

**INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA  
CATARINA**

**CÂMPUS FLORIANÓPOLIS**

**DEPARTAMENTO ACADÊMICO DE METAL MECÂNICA**

**CURSO SUPERIOR DE ENGENHARIA MECATRÔNICA**

**RICHARD THOMAS PROBST HANTSHCEL**

**DESENVOLVIMENTO E IMPLEMENTAÇÃO DE HARDWARE PARA  
APLICAÇÕES EM TOMOGRAFIA CAPACITIVA ELÉTRICA**

**FLORIANÓPOLIS, DEZEMBRO DE 2019.**

**INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA  
CATARINA**

**CÂMPUS FLORIANÓPOLIS**

**DEPARTAMENTO ACADÊMICO DE METAL MECÂNICA**

**BACHARELADO EM ENGENHARIA MECATRÔNICA**

**RICHARD THOMAS PROBST HANTSCHEL**

**DESENVOLVIMENTO E IMPLEMENTAÇÃO DE HARDWARE PARA  
APLICAÇÕES EM TOMOGRAFIA CAPACITIVA ELÉTRICA**

Trabalho de Conclusão de Curso  
submetido ao Instituto Federal de  
Educação, Ciência e Tecnologia de  
Santa Catarina como parte dos  
requisitos para obtenção do título de  
Engenheiro Mecatrônico.

Professor Orientador: Francisco Rafael  
Moreira da Mota, Dr. Eng.

**FLORIANÓPOLIS, DEZEMBRO DE 2019.**

Ficha de identificação da obra elaborada pelo autor.

Hantschel, Richard Thomas Probst

DESENVOLVIMENTO E IMPLEMENTAÇÃO DE HARDWARE PARA APLICAÇÕES EM TOMOGRAFIA CAPACITIVA ELÉTRICA / Richard Thomas Probst Hantschel; orientação de Francisco Rafael Moreira da Mota. - Florianópolis, SC, 2019. 61pg.

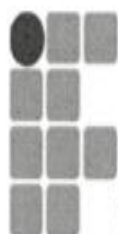
Trabalho de Conclusão de Curso (TCC) - Instituto Federal de Santa Catarina, Campus Florianópolis. Bacharelado em Engenharia Mecatrônica. Departamento Acadêmico de Metal Mecânica.

Inclui Referências.

1. Tomografia Capacitiva Elétrica. 2. Hardware.

3. Proteus. 4. Capacitância. 5. Tensão DC.

I. Moreira da Mota, Francisco Rafael. II. Instituto Federal de Santa Catarina. Departamento Acadêmico de Metal Mecânica. III. Desenvolvimento e Implementação de hardware para aplicações em Tomografia Capacitiva Elétrica.



INSTITUTO FEDERAL  
SANTA CATARINA

MINISTÉRIO DA EDUCAÇÃO

SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA  
INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA  
CAMPUS FLORIANÓPOLIS

## DECLARAÇÃO DE FINALIZAÇÃO DE TRABALHO DE CURSO

Declaro que o estudante **Richard Thomas Probst Hantschel**, matrícula n° **1510057692**, do Curso de Engenharia Mecatrônica, defendeu o trabalho intitulado **Desenvolvimento e Implementação de Hardware para Reconstrução de Imagem Aplicado à Tomografia Capacitiva Elétrica**, o qual está apto a fazer parte do banco de dados da Biblioteca Hercílio Luz do Instituto Federal de Santa Catarina, Campus Florianópolis.

Florianópolis, 06 de fevereiro de 2020.

Prof. Orientador do TCC: Francisco Rafael Moreira da Mota

## **AGRADECIMENTOS**

À minha família, especialmente aos meus pais, por sempre me incentivar, acreditar e acompanhar cada etapa vencida durante toda a graduação.

Ao meu professor/orientador Francisco Rafael, por todo apoio, amizade, suporte e orientação diária ao longo de todo o desenvolvimento deste projeto.

Aos meus amigos, em especial Gabriel Schultz Moraes, Patrícia Mayer e Luan Florence de Medeiros pelos momentos felizes, de nervosismo, de projetos desenvolvidos e de aprendizados durante esses anos de curso.

Aos professores do curso de Engenharia Mecatrônica, por toda bagagem acadêmica transmitida.

Ao Instituto Federal de Santa Catarina pela estrutura laboratorial de equipamentos capazes de realizar este trabalho.

## RESUMO

A tomografia Capacitiva Elétrica (ECT–*Electrical Capacitance Tomography*) é uma técnica atualmente muito utilizada, na qual se analisa a distribuição de permissividade relativa que está associada à distribuição geométrica do material (meio) observado. Explorada desde os anos 80 em processos industriais, a ECT se destaca por ser uma tecnologia não intrusiva e não invasiva, ser de baixo custo, além de apresentar robustez e ser de fácil implementação. Um sistema de tomografia capacitiva elétrica é constituído por três componentes básicos: o sensor, o *hardware* de aquisição de dados e o computador para a geração da imagem. Quanto ao *hardware*, existem dois tipos de circuitos de medição de capacitância que são os mais indicados para o uso em ECT: o circuito de carga e descarga e o circuito baseado em corrente alternada. A técnica de ECT é baseada na medição dos valores de capacitância mútua obtidos a partir de um sensor com multieletrodos que circunda a região de interesse. Neste presente trabalho, utilizou-se o circuito baseado em corrente alternada e teve como objetivo desenvolver um *hardware* que fosse capaz de medir a capacitância dos eletrodos. Para tanto, foram utilizados os programas de simulação MATLAB e PROTEUS para avaliar os circuitos desenvolvidos em relação a capacitância de medição, bem como a placa EVAL-AD7746EBZ para aquisição dos valores das capacitâncias nas medições reais. Além disso, foram projetadas duas placas de circuito impresso: a placa de medição e a placa de interfaceamento. Por fim, comparou-se o conjunto de resultados obtidos utilizando as placas desenvolvidas e a placa AD7746EBZ e observou-se um erro máximo de 15% nas medições, uma linearidade aceitável ao projeto e uma relação sinal ruído sustentável para atestar a validade do sistema tomográfico desenvolvido.

**Palavras-chave:** Tomografia Capacitiva Elétrica. Capacitância. *Hardware*. Circuito baseado em Corrente Alternada.

## ABSTRACT

Electrical Capacitive Tomography (ECT) is a widely used technique, which analyzes the relative permittivity distribution associated with the phase distribution in a multiphase flow. Exploited since the 1980s in industrial processes, ECT stands out for being a non-intrusive and non-invasive technology, low cost, robust and easy to implement. An electrical capacitive tomography system consists of three basic components: the sensor, the data acquisition hardware, and the computer for imaging. As for hardware, there are two types of capacitance measuring circuits that are best suited for use in ECT the charging and discharging circuit and the alternating current based circuit. The ECT technique is based on the measurement of mutual capacitance values obtained from a multi-electrode sensor that surrounds the region of interest. The present work used the current-based and alternating circuit and aimed to develop a hardware capable of measuring the capacitance of the electrodes. For this purpose, the MATLAB and PROTEUS simulation programs were used to evaluate the circuits developed in relation to the measuring capacitance, as well as the EVAL-AD7746EBZ board for the acquisition of capacitance values in real measurements. In addition two designs of printed circuit boards were built, one of them referred to as the main board, consisting of two fundamental parts, the switching circuit and the measuring circuit, where the input signal goes through amplification, rectification and filter. The other concerns the motherboard, where all main boards were coupled, besides being responsible for feeding control and power signals to all main boards of the system. Finally, with the developed boards, the capacitance results of the developed hardware were compared with the actual capacitance measurements on the AD7746EBZ board and there was a maximum error of 15% in the measurements, an acceptable design linearity and a sustainable signal to noise ratio. to attest to the validity of the developed tomographic system.

*Keywords:* Electrical Capacitance Tomography, Capacitance, Hardware, AC- Based Circuit.

## LISTA DE FIGURAS

Figura 1 – Comportamento das linhas de campo elétrico geradas na região de interesse em sensores (a) <i>soft-field</i> e (b) <i>hard-field</i> .....	14
Figura 2 – Sistema ECT.....	15
Figura 3 – Sistema de Tomografia Capacitiva Elétrica.....	20
Figura 4 – Aparato Experimental de um Sistema ECT em Microrreator.....	23
Figura 5 – Configuração Circuito de Carga e Descarga.....	24
Figura 6 – Configuração Circuito Baseado em CA.....	25
Figura 7 – Configuração Circuito Base de Retificação.....	25
Figura 8 – Configuração Circuito Base de Amplificação.....	26
Figura 9 – Configuração Base Circuito de Filtro.....	26
Figura 10 – Circuito Base de Medição.....	28
Figura 11 – Circuito de Chaveamento.....	29
Figura 12 – Configuração Final ADG-419 Circuito de Chaveamento.....	30
Figura 13 – Circuito elétrico Ponte AC.....	30
Figura 14 – (a) Placa de aquisição de dados de capacitância e (b) Interface do <i>software</i> fornecido.....	33
Figura 15 – Diagrama de Blocos do Circuito Completo.....	37
Figura 16 – Conceito Final Placa Principal (Circuito de Medição) .....	38
Figura 17 – Conceito Final Placa Mãe.....	39
Figura 18 – Teste em Simulação no Proteus Circuito de chaveamento e Ponte AC.....	40
Figura 19 – Circuito de Amplificação no <i>software</i> Proteus.....	41
Figura 20 – Circuito de Retificação no <i>Software</i> Proteus.....	42
Figura 21 – Circuito de Filtro <i>software</i> Proteus.....	43
Figura 22 – Circuito Ponte AC com <i>switches</i> .....	44
Figura 23 – Configuração Final da Placa Principal do circuito proposto.....	46
Figura 24 – Configuração Final Placa Mãe.....	47
Figura 25 – Sistema Completo de ECT .....	47
Figura 26 – Curva de Calibração do Circuito de Capacitância .....	50
Figura 27 – SNR do Sistema .....	51
Figura 28 – Erro Absoluto do Hardware Proposto .....	52
Figura 29 – Variação do Erro Absoluto com Desvio Padrão .....	52
Figura 30 – Erro Relativo do Sistema .....	53



## LISTA DE TABELAS

Tabela 1 – Componentes da Placa de Medição.....	32
Tabela 2 – Resultados em Bancada Ponte AC.....	44
Tabela 3 – Teste Ponte AC com <i>switches</i> .....	45
Tabela 4 – Teste em Bancada Circuito para Chaveamento.....	45
Tabela 5 – Teste de Histerese em <i>Protoboard</i> .....	48
Tabela 6 – Teste de Histerese em Soquete de Pinos.....	48
Tabela 7 – Valores de capacitâncias fornecidas pelo fabricante e valores medidos utilizando a placa AD7745.....	49
Tabela 8 – Valores de tensão obtidos utilizando a placa fabricada.....	49
Tabela 9 – Valores de capacitância utilizados para validação.....	50
Tabela 10 – Desvio Padrão do Sistema.....	51

## LISTA DE ABREVIATURAS

ECT - *Electrical Capacitance Tomography* (Tomografia Capacitiva Elétrica).

IFSC – Instituto Federal de Santa Catarina.

RMS - *Root Mean Square* (raiz média quadrada).

SNR – Relação Sinal-Ruído.

PCB – Placa de Circuito Impresso.

dB – Unidade de medida elétrica Decibel.

AC – Corrente Alternada.

DC – Corrente Contínua.

CMOS – *Complementary Metal Oxide Semiconductor*

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO</b>	<b>13</b>
<b>1.1</b>	<b>Objetivos</b>	<b>15</b>
1.1.1	Objetivo Geral	15
1.1.2	Objetivos Específicos	16
<b>1.2</b>	<b>Justificativa e Relevância</b>	<b>16</b>
<b>2</b>	<b>FUNDAMENTAÇÃO TEÓRICA</b>	<b>19</b>
<b>2.1</b>	<b>Tomografia</b>	<b>19</b>
<b>2.2</b>	<b>Tomografia Capacitiva Elétrica</b>	<b>20</b>
<b>2.3</b>	<b>Capacitância</b>	<b>21</b>
<b>2.4</b>	<b>Aplicações de ECT</b>	<b>21</b>
<b>2.5</b>	<b>Hardware para Medição de Capacitâncias</b>	<b>23</b>
2.5.1	Circuito de Carga e Descarga	23
2.5.2	Circuito Baseado em CA	24
<b>2.6</b>	<b>Circuito de Conversão CA para CC – Retificadores, Filtro e Amplificação</b>	<b>25</b>
<b>3</b>	<b>MATERIAIS E MÉTODOS</b>	<b>27</b>
<b>3.1</b>	<b>Construção das Placas de Circuito Impresso</b>	<b>27</b>
3.1.1	Circuito de Chaveamento	28
3.1.2	Ponte AC	30
3.1.3	Circuito de Amplificação	30
3.1.4	Circuito de Retificação	31
3.1.5	Circuito de Filtro	31
<b>3.2</b>	<b>Software de Simulação e Prototipagem de Placas</b>	<b>31</b>
<b>3.3</b>	<b>Hardware e Procedimento para Calibração</b>	<b>32</b>
<b>3.4</b>	<b>Parâmetros de Desempenho Estático</b>	<b>33</b>
3.4.1	Relação Sinal Ruído e Desvio Padrão	34
3.4.2	Precisão e Linearidade	34
3.4.3	Sensibilidade e Repetibilidade	35
<b>3.5</b>	<b>Tempo de <i>Warming Up</i></b>	<b>36</b>
<b>4</b>	<b>RESULTADOS</b>	<b>37</b>
<b>4.1</b>	<b>Visão Geral do Circuito de Medição de Capacitância</b>	<b>37</b>

<b>4.2</b>	<b>Resultados de Simulação.....</b>	<b>39</b>
4.2.1	Circuito de Chaveamento e Ponte AC.....	39
4.2.2	Circuito com Amplificador.....	40
4.2.3	Circuito Retificador.....	41
4.2.4	Circuito de Filtro.....	42
<b>4.3</b>	<b>Resultados Experimentais.....</b>	<b>44</b>
4.3.1	Ponte AC.....	44
4.3.2	Circuito de Chaveamento.....	45
4.3.3	Placas Fabricadas.....	46
<b>4.4</b>	<b>Análise de Histerese.....</b>	<b>48</b>
<b>4.5</b>	<b>Calibração do Circuito de Medição.....</b>	<b>49</b>
<b>4.6</b>	<b>Desempenho Estático.....</b>	<b>50</b>
<b>5</b>	<b>CONCLUSÃO.....</b>	<b>55</b>
	<b>REFERÊNCIAS.....</b>	<b>56</b>
	<b>ANEXOS.....</b>	<b>58</b>
	<b>Anexo A – Esquemático Elétrico Circuito Placa Principal.....</b>	<b>58</b>
	<b>Anexo B – Visualização 3D Circuito Elétrico Placa Principal.....</b>	<b>59</b>
	<b>Anexo C – Visualização 3D Circuito Elétrico Placa Mãe.....</b>	<b>60</b>



## 1. INTRODUÇÃO

A tomografia aplicada a processos industriais teve seu desenvolvimento inicial a partir dos anos 1980. Sua aplicação envolve a utilização de métodos de imagem tomográfica para realizar a manipulação de dados obtidos por sensores remotos, a fim de adquirir informações quantitativas precisas de locais comumente inacessíveis. É uma área de pesquisa multidisciplinar e a instrumentação aplicada ao problema envolve a compreensão de princípios básicos de métodos de detecção para a aquisição das medições de algoritmos de reconstrução de imagens e técnicas de tratamento de sinais. Há diversos tipos de sistemas de tomografia, dentre os quais pode-se citar a tomografia elétrica, ultrassônica, radioativa, micro-ondas e ótica.

Uma abordagem particularmente bem-sucedida em aplicações industriais envolvendo a tomografia elétrica é a determinação da distribuição de materiais em uma região de interesse a partir das suas propriedades elétricas. Três técnicas têm recebido especial atenção. A Tomografia Capacitiva Elétrica (ECT – *Electrical Capacitance Tomography*), Tomografia Elétrica Resistiva (ERT – *Electrical Resistance Tomography*) e a Tomografia por Impedância (EIT – *Electrical Impedance Tomography*).

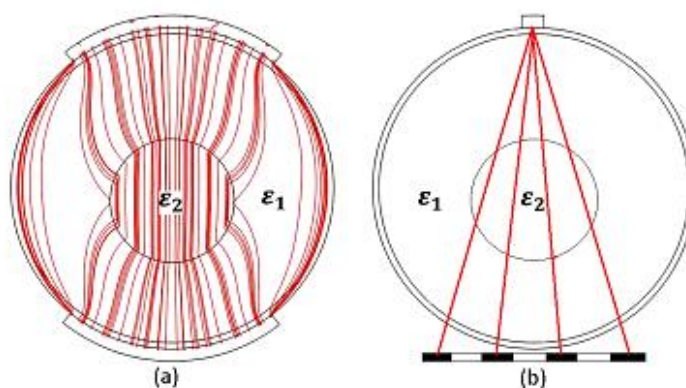
O princípio dos métodos capacitivos baseia-se na diferença entre as constantes dielétricas (permissividades relativas) das fases no escoamento e na capacitância medida através do sensor que depende da fração volumétrica das fases. No entanto, como apontado por Ahmed (2006), há alguns desafios na utilização das técnicas capacitivas. Por exemplo, a medição da capacitância é afetada pela distribuição geométrica do material devido à não uniformidade do campo elétrico na região sensível do sensor. As medições são afetadas pelas mudanças nas propriedades elétricas do meio devido à temperatura. Outro problema diz respeito ao ruído devido ao campo eletromagnético ao redor do sensor e às capacitâncias parasitas.

A Tomografia Capacitiva Elétrica é uma tecnologia de imagem *soft-field* não invasiva e não intrusiva aplicada para visualizar a distribuição espacial de permissividade elétrica dentro de uma região de interesse. A técnica de ECT é baseada na medição dos valores de capacitância mútua obtidos a partir de um sensor com multieletródos que circunda a região de interesse. Os sistemas de medição baseados em ECT apresentam baixo custo de implementação, boa imunidade a

ruídos e interferências elétricas, além de apresentarem resultados de medição de forma relativamente rápida, tornando-os uma boa opção para aplicações em tempo real, como por exemplo, o monitoramento de escoamentos multifásicos (Mota, 2015).

A principal desvantagem e principal desafio dessa técnica é a baixa resolução espacial da imagem resultante, pois ao contrário, por exemplo, da tomografia de raio-x, a qual é uma tecnologia de imagem *hard-field*, na tomografia capacitiva elétrica o campo elétrico não pode ser confinado em um feixe direto entre o transmissor e o receptor, dando-lhe uma característica não linear, típica de técnicas do tipo *soft-field*. O efeito *soft-field* ocorre em função de o campo elétrico gerado sofrer a influência da distribuição das fases (meio), ou seja, sofrer uma distorção quando depara-se com uma interface ou material que apresenta permissividade relativa ou condutividade diferente, acarretando em uma distribuição de sensibilidade não homogênea na região de interesse e tendo como principal característica, alta sensibilidade nas proximidades das paredes do duto e baixa sensibilidade na região central da seção transversal. A Fig. 1 mostra um esquema representativo do comportamento das linhas de campo elétrico em sensores de tipo *soft-field* e *hard-field*, respectivamente.

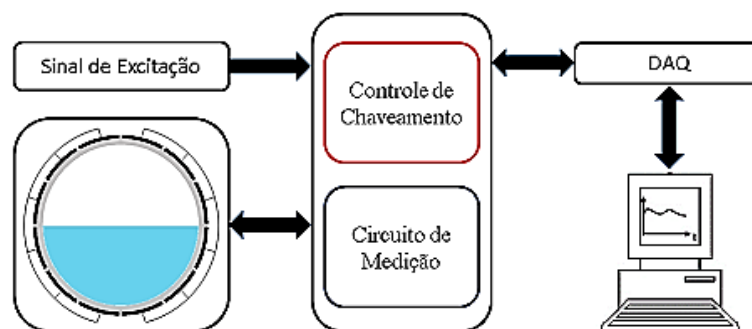
**Figura 1 – Comportamento das linhas de campo elétrico geradas na região de interesse em sensores (a) *soft-field* e (b) *hard-field***



Fonte: Mota (2015)

Um sistema de medição ECT típico, cujo esquema pode ser visto na Fig. 2, é constituído por um sensor de capacitância, um circuito eletrônico responsável pela excitação, medição, controle de comutação, módulo de aquisição e condicionamento do sinal e uma unidade de processamento de dados contendo um *software*, o qual realiza a resolução do problema inverso e reconstrução da imagem.

Figura 2 – Sistema ECT



Fonte: Mota (2015)

O *hardware* de tomografia capacitiva elétrica divide-se em duas partes: o controle de chaveamento e o circuito de medição. No controle de chaveamento, incluem a seleção de todas as combinações de par de eletrodo, sendo um deles na forma de emissão e outro como detecção. Já o circuito de medição, afere as capacitâncias entre todas as combinações possíveis e, além disso, é nessa etapa que ocorre a conversão do valor medido de capacitância em sinais digitais e a interface da parte de aquisição de dados com o computador de reconstrução de imagem. Capacitâncias parasitas, relação sinal ruído baixo, mal condicionamento dos componentes, interferências em cabos, alterações externas e internas de campo elétrico, são alguns dos enfrentamentos para o desenvolvimento do projeto. Os problemas de *design* de *hardware* de um sistema ECT estão principalmente na eletrônica de detecção. A capacitância parasita deve ter efeito nulo sobre a capacitância de medição. É selecionado o circuito de medição baseado em CA devido a capacidade do circuito de proporcionar boa relação sinal/ruído (SNR).

## 1.1 Objetivos

### 1.1.1 Objetivo Geral

Desenvolver e implementar um *hardware* que seja capaz de medir a capacitância em um processo de tomografia elétrica capacitiva.

### 1.1.2 Objetivos Específicos



- a) Estudar, implementar e simular, utilizando do *software* Proteus, os principais circuitos para controle de chaveamento e medição de capacitância identificados durante o levantamento bibliográfico;
- b) Implementar o *hardware* para medição e controle de chaveamento;
- c) Testar o *hardware* de medição de capacitância dos eletrodos;
- d) Fabricar placas de circuito impresso;
- e) Desenvolver a interface *hardware* – *software*.
- f) Avaliar os resultados através de medição de erros, linearidade, sensibilidade.

## 1.2 Justificativa e Relevância

O sistema de tomografia de capacitância elétrica é um sistema que pode ser usado para processos industriais de múltiplos componentes. Nas últimas duas décadas, técnicas de Tomografia Capacitiva Elétrica (ECT), baseadas em AC, fizeram um grande progresso em termos de *software* para reconstrução de imagens e *hardware*, especialmente utilizando componentes digitais.

O princípio dos métodos capacitivos baseia-se na diferença entre as constantes dielétricas (permissividades relativas) do meio observado e na capacitância medida através do sensor. Por ser uma tecnologia que não utiliza radiação, como nos casos de raios-X e raios-gama, não ser intrusiva nem invasiva, além de ser um processo de baixo custo, proporciona uma resposta rápida e que pode suportar alta temperatura e pressão. A tomografia capacitiva elétrica é a modalidade de tomografia mais difundida no monitoramento e controle de processos industriais.

O projeto do hardware tem por objetivo otimizar fatores prejudiciais para a análise em tempo real de tomografia capacitiva elétrica. Estudos envolvendo a redução de ruídos, tratamento de sinal, foram definidos como essenciais, além de um estudo de cada componente do circuito para gerar resultados condizentes com o método aplicado.

Levou-se em conta para a aplicação desse estudo a vasta experiência do professor orientador na área, tendo em vista a aplicabilidade de estudo aprofundado em sua tese de doutorado. Esse trabalho abordará uma parte específica, que consiste em aplicar conceitos de tomografia capacitiva elétrica em um *hardware* que seja capaz de realizar a leitura de um sinal do sensor capacitivo e através de seu circuito de

medição, chaveamento e controle converter o sinal AC em DC, que seja capaz de ser interpretado para a criação de uma imagem da seção transversal do sensor.



## 2. FUNDAMENTAÇÃO TEÓRICA

### 2.1 Tomografia

Tomografia é uma técnica que permite registrar imagens de diferentes planos ou secções de um corpo. Através da imagem tomográfica descobre-se as complexidades da estrutura a ser analisada sem necessitar estar no interior do objeto. O termo objeto pode representar corpos extensos, recipientes, reatores, ou ainda, tubulações ou esteiras que contêm ou transportam materiais diversos ou multifásicos. O desenvolvimento da instrumentação tomográfica está difundido entre diversos ramos da ciência, tais como, a biologia, medicina, geofísica e arqueologia. Nos anos 90, a indústria passou a utilizar os recursos de maneira mais eficiente e para satisfazer a demanda e a legislação sobre a qualidade do produto e da redução das emissões ambientais. Portanto, há uma necessidade crescente de saber mais sobre a maneira exata como os fluxos internos nos equipamentos de processos estão se comportando. Muitas vezes, isso deve ser feito de forma não invasiva por instrumentação tomográfica, porque os instrumentos de medição convencionais podem ser inadequados para a exposição às condições internas adversas do processo ou, por sua presença, perturbar a operação do processo (Beck e Williams, 1996).

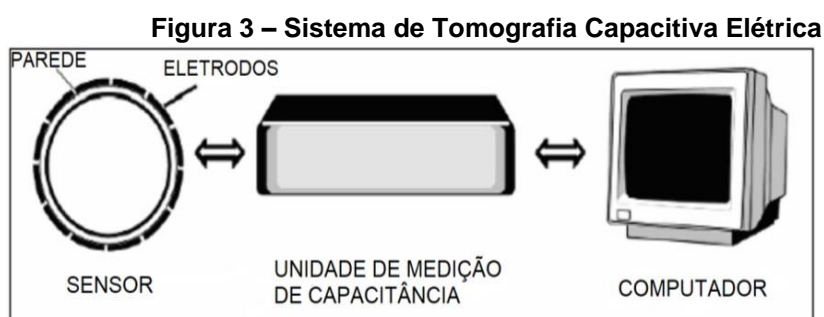
Existem diversos tipos de sistemas de tomografia, tais como, tomografia elétrica, ultrassônica, radioativa, micro-ondas e ótica. Entretanto, segundo Mota, (2015), muitas técnicas envolvendo a medição de propriedades elétricas têm recebido considerável atenção: Tomografia Capacitiva, Tomografia Resistiva e Tomografia Eletromagnética. A principal desvantagem dessas técnicas é a baixa resolução espacial da imagem resultante, pois ao contrário da tomografia de raio-x, por exemplo, o campo elétrico não pode ser confinado em um feixe direto entre o transmissor e o receptor, dando-lhe uma característica não linear típica de técnicas do tipo *soft-field*. Todavia, dentre às técnicas envolvendo propriedades elétricas, a tomografia capacitiva se destaca por apresentar uma configuração não intrusiva e não invasiva, além de não utilizar fontes radioativas e apresentar baixo custo de fabricação, manutenção e instalação.

## 2.2 Tomografia Capacitiva Elétrica

A Tomografia Capacitiva Elétrica (ECT – *Electrical Capacitance Tomography*) é considerada como uma tomografia do tipo *soft field*, ou seja, o campo de medida sofre bastante interação com o meio a ser visualizado, devido às variações de permissividade elétrica, magnética ou condutividade do fluxo. Este é um fator limitante no que diz respeito à resolução espacial da técnica em comparação com as técnicas que utilizam sensores de campo do tipo *hard field* (raios X, raios  $\gamma$ ).

A Tomografia Capacitiva Elétrica é uma técnica atualmente muito utilizada em análise de escoamentos multifásicos, na qual se analisa a distribuição de permissividade relativa que está associada a distribuição das fases através da medição das capacitâncias de um sistema com eletrodos montados ao redor de um tubo não condutor. Os sistemas ECT são usados para se obter imagens da distribuição de permissividade no interior do sensor para qualquer mistura de materiais com diferentes permissividades (Mota, 2015).

O sistema ECT é composto por sensor, unidade de medição de capacitância e computador, conforme representa a Figura 3. O sensor é composto por um conjunto de eletrodos ao redor da periferia do tubo ou do compartimento a ser analisado. A unidade de medição condiciona o sinal obtido do sensor e transmite-os ao computador. O computador processa as informações obtidas e constrói imagens de distribuição de permissividade correspondente à seção transversal visualizada pelos sensores. Todos os parâmetros medidos e calculados são normalizados para reduzir os erros de medição (Donthi, 2014).



Fonte – Donthi (2014) (Adaptado)

## 2.3 Capacitância

A capacitância medida entre duas placas ou eletrodos de um capacitor é influenciada pela área das superfícies condutoras e suas geometrias, pela distância que as separa e pela característica dielétrica do material que preenche o volume entre elas (Warren; Wilcox, 2006).

Entende-se por dielétrico o material isolante que retém parte da energia requerida para o estabelecimento do campo elétrico. A propriedade característica dos dielétricos é a permissividade elétrica, que é a capacidade do dielétrico em permitir o adensamento do fluxo de campo elétrico. A constante dielétrica, ou permissividade relativa, é a relação entre a capacitância observada quando o dielétrico é o material estudado e a capacitância observada quando o dielétrico é o vácuo. O caráter elétrico capacitivo surge, então, ao se aproximar dois materiais condutores (eletrodos), isolados entre si por um dielétrico. A capacitância é, portanto, a capacidade desse conjunto de armazenar cargas elétricas (Mota, 2015). A capacitância é definida pela razão entre o valor absoluto da carga  $q$  em um dos eletrodos e o valor absoluto da diferença de potencial  $u$  entre os eletrodos de um capacitor.

$$C = \frac{q}{u} = \frac{q}{\varphi_e - \varphi_r} \quad (2.1)$$

em que  $\varphi_e$  e  $\varphi_r$  representam o potencial elétrico no eletrodo emissor e no eletrodo receptor, respectivamente.

## 2.4 Aplicações de ECT

Dentre as aplicações industriais, historicamente, os sistemas de tomografia capacitiva elétrica têm se destacado. Abaixo, lista-se algumas aplicações industriais nos quais o sistema ECT foi aplicado com sucesso.

A deposição de materiais dentro de tubulações é um problema enfrentado pela indústria de processos e afeta as fases de produção, transmissão e distribuição, causando problemas desde a operação da tubulação até a entrega do produto para o cliente final. Diferentes formas de deposição de materiais apresentam-se nas

tubulações das mais variadas indústrias de processos, especialmente no setor de óleo e gás.

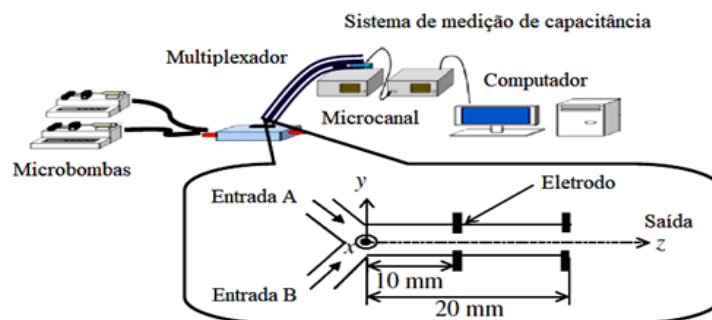
As aplicações de tomografia capacitiva elétrica para inspeção em tubulações, foram desenvolvidas por (Hosani; Zhang; Soleimani, 2015) utilizando um sistema ECT com um sensor composto por 12 eletrodos para fazer a detecção da ocorrência de deposição de materiais em tubulações. Segundo os autores, a aplicação da técnica para esta finalidade é promissora devido à recente substituição, principalmente na indústria de óleo e gás, dos dutos de metal por polidutos, já que eles apresentam maior resistência aos processos químicos, menor custo e são leves e de fácil instalação. Outro motivo que torna a técnica promissora está relacionado ao fato de os sistemas ECT serem rápidos, compactos e de baixo custo em comparação com os sistemas comerciais existentes e aplicados para este fim.

Em aplicações de microrreatores (Othman; Takei, 2015), definem microrreatores como dispositivos com características estruturais internas medidas em microns, e capazes de realizar, controlar e processar reações químicas ou biológicas de maneira contínua. Uma plataforma microfluídica típica possui uma configuração do tipo *lab-on-chip* (LOC) e é capaz de manipular pequenos volumes (de fentolitros a microlitros) de fluidos que estão restritos dentro de canais microfluídicos.

Um microrreator básico pode ser constituído de microcanais fechados, uma unidade de mistura simples, uma fonte de calor e um sistema de bombeamento para controlar o fluxo de fluido ou gás. As plataformas microfluídicas têm sido amplamente utilizadas nos campos da biologia e da química, desempenhando um papel importante nas indústrias química e de processo. Sistemas que envolvem duas ou mais fases são comuns nas áreas de processamento de combustíveis e produtos químicos para a produção de ração para animais, alimentos, produtos farmacêuticos e materiais especializados.

Recentemente, (Othman; Obara; Takei, 2013), desenvolveram um sistema de medição baseado em ECT com um sensor constituído de 60 eletrodos multicamadas, para determinar a concentração de nanopartículas em um microcanal em cinco posições diferentes. Aplicando a técnica ECT, foi possível obter a imagem da distribuição das nanopartículas e, a partir das imagens reconstruídas, estimar o comportamento de difusão/migração das partículas em um escoamento. A Fig. 4 apresenta um esquema do aparato experimental utilizado.

**Figura 4 – Aparato Experimental de um Sistema ECT em Microrreator**



Fonte: Adaptado de Othman, Obara e Takei (2013)

## 2.5 Hardware para Medição de Capacitâncias

Segundo (Sun; Yang 2017), O hardware do sistema ECT é dividido em duas partes principais: uma unidade de medição de capacitância e um controle de unidade. A unidade de medição de capacitância é usada para conversão do sinal de entrada. A unidade de controle é usada para geração de sinal de excitação, seleção de canal e dados de transmissão do circuito para o computador. As funções do circuito de capacitância, conforme (Johana, 2011), incluem a seleção do par de eletrodos, medição de capacitâncias entre todas as combinações possíveis, conversão do valor medido da capacitância em sinais digitais e interface da parte de aquisição de dados com o computador de reconstrução de imagem.

De modo geral, os módulos básicos utilizados num *hardware* de ECT são quatro: o módulo de ponte AC, o módulo de amplificação, o módulo de retificação e o módulo de filtro e os circuitos que melhor explicam o sistema ECT, são os circuitos de carga e descarga e o circuito baseada em corrente alternada.

### 2.5.1 Circuito de Carga e Descarga

O circuito de carga e descarga (CD), Figura 5, utiliza do princípio de transferência de carga. Este princípio carrega e descarrega repetidamente a capacitância desconhecida  $C_x$ . Através da ação de chaves semicondutoras a carga flui desde a fonte de tensão  $V_e$  do capacitor a ser medido  $C_x$  e é convertida em tensão pelo amplificador operacional no seu período de carga. Por outro lado, no período de descarga a carga armazenada no capacitor  $C_x$  é descarregada através do



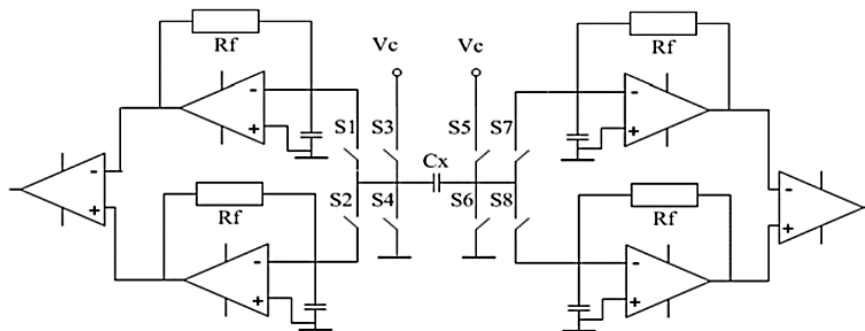
amplificador operacional. Um outro amplificador diferencial é usado, com ganho  $K$ , usado para somar esses dois sinais, fornecendo, uma tensão proporcional a capacitância medida:

$$V_3 = K(V_2 - V_1) = 2KfV_eC_xR_f \quad (2.2)$$

em que  $f$  representa a frequência de operação e  $R_f$  representa o valor da resistência de realimentação (*feedback*).

O circuito de carga e descarga sofre com a injeção de carga problema devido a muitos comutadores CMOS (*Complementary Metal Oxide Semiconductor*) usados para controlar a operação de carga e descarga e selecionar eletrodos de excitação e detecção.

**Figura 5 – Configuração Circuito de Carga e Descarga**



Fonte: Adaptado de Johana [2011].

### 2.5.2 Circuito Baseado em CA

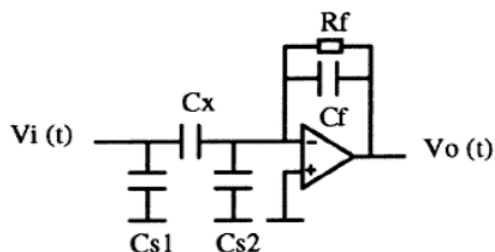
No circuito baseado em CA, Figura 6, aplica-se no capacitor a ser medido  $C_x$  uma tensão senoidal  $V_i(t)$ , produzindo uma corrente CA de entrada. Um amplificador operacional com um capacitor de *feedback* e um resistor de *feedback*,  $C_f$  e  $R_f$ , respectivamente, convertem essa corrente em tensão CA da seguinte forma:

$$V_o \cong \frac{j\omega C_x R_f}{j\omega C_f R_f + 1} V_i \quad (2.3)$$

em que,  $\omega$  é a frequência angular do sinal de tensão senoidal. Atribui-se ao projeto um valor grande para  $R_f$ , sendo assim, tem-se que  $|j\omega C_f R_f| \gg 1$  (por exemplo, se  $\omega = 2\pi 500 \times 10^3$ ,  $f = 500\text{kHz}$ ,  $C_f = 100\text{pF}$ ,  $R_f = 1\text{M}\Omega$ , então  $|j\omega C_f R_f| = 314,2$  que é maior que 1). Ou seja, a equação (2.2) pode ser reescrita da seguinte forma:

$$V_o = -\frac{C_x}{C_f} V_i \quad (2.4)$$

**Figura 6 – Configuração Circuito Baseado em CA**



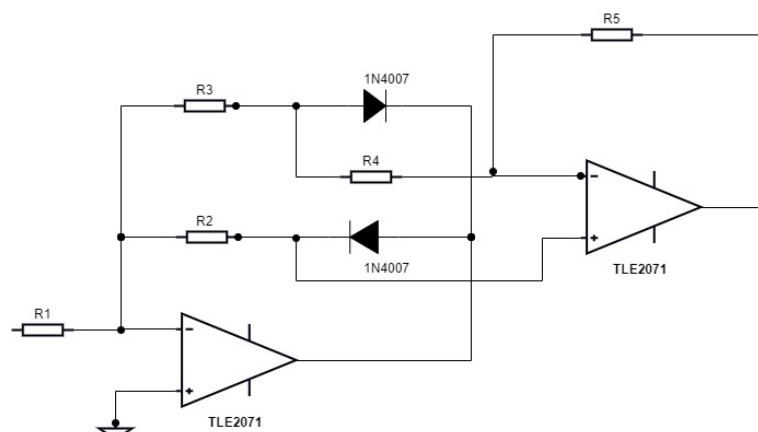
Fonte: Adaptado de JOHANA [2011]

Portanto, o circuito baseado em CA produz um sinal de CA com uma magnitude proporcional à capacitância medida.

## 2.6 Circuito de Conversão CA para CC – Retificadores, Filtro e Amplificação

Os retificadores podem ser classificados segundo a sua capacidade de ajustar o valor da tensão de saída, sendo elas, os retificadores controlados, os quais utilizam tiristores ou transistores como elementos de retificação e os não controlados, que usam diodos para retificar. Também são classificados de acordo com o número de fases de tensão alternada de entrada (monofásica, bifásica, trifásica etc.) e ainda em função do tipo de conexão dos elementos retificadores (meia-ponte x ponte completa). O circuito de retificação utilizado neste trabalho é apresentado na Figura 7.

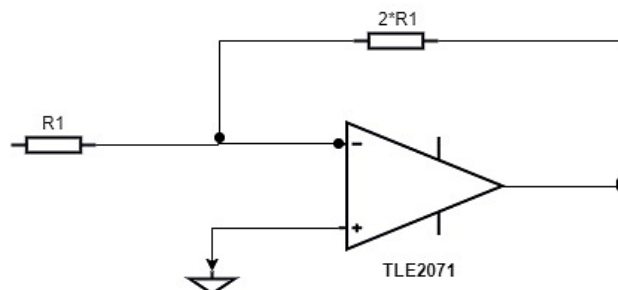
**Figura 7 – Configuração Circuito Base de Retificação.**



Fonte: Adaptado de JOHANA (2011).

Antes de ser retificado, o sinal proveniente da ponte AC necessita passar pelo estado de amplificação, Figura 8.

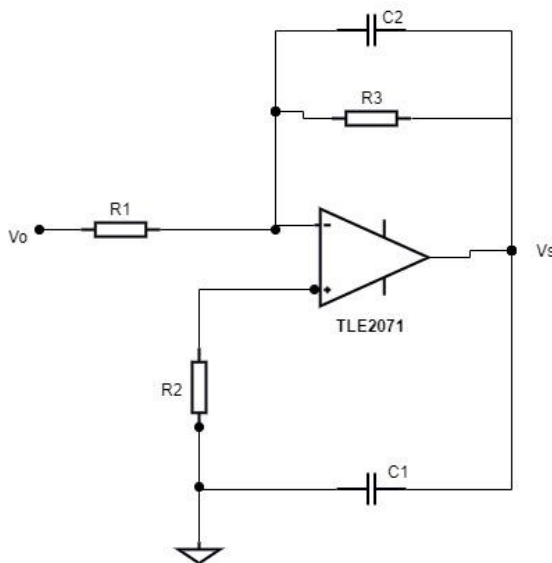
**Figura 8 – Configuração Circuito Base de Amplificação.**



Fonte: Adaptado de JOHANA (2011).

Depois de retificado o sinal é filtrado. Para tanto, utilizou-se um filtro passa baixa, Figura 9.

**Figura 9 – Configuração Base Circuito de Filtro.**



Fonte: Adaptado de JOHANA (2011).

### 3. MATERIAIS E MÉTODOS

Os materiais e métodos necessários para a implementação desta pesquisa são apresentados nas seguintes seções: Circuito de medição, *Software* de simulação e prototipagem de placas, *Hardware* e Procedimentos de Calibração e Parâmetros de Desempenho Estático.

Para a construção do *hardware*, os materiais necessários foram: placas dupla face para circuito impresso (PCB, fibra de vidro), resistores (1K $\Omega$ , 5,1K $\Omega$ , 5,6k $\Omega$ , 6,8K $\Omega$ , 10K $\Omega$ , 56K $\Omega$ , 1M $\Omega$ ), capacitores cerâmicos (1pF a 6pF), capacitores de poliéster (0,22 $\mu$ F), diodos (1n4148), soquetes torneados de oito pinos, barras de pino 2x10 vias 90°, conector BNC para PCI, dispositivos analógicos de chaveamento (ADG419), cabos *flat* e amplificadores operacionais (TLE2071).

Com relação a confecção da placa, usou-se o *software* Proteus ISIS para o desenvolvimento do esquema elétrico inicial e o Proteus ARES para o esquemático da PCI com os componentes a serem impressos. A impressão ocorreu na LPKF, máquina de prototipagem de PCB do laboratório de projetos do curso de engenharia mecatrônica do Instituto Federal de Santa Catarina.

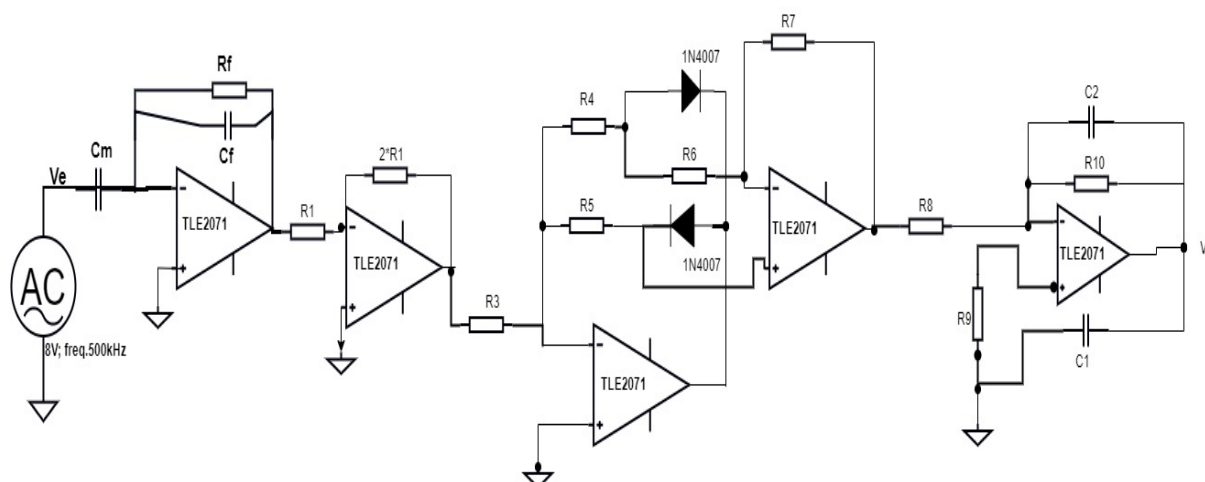
Em sequência, para a aquisição de dados, utilizou-se a placa EVAL-AD7745/46EBZ *Evaluation board* e o *software* AD7745/46 *Evaluation*. Além disso, um computador pessoal do tipo *notebook* foi usado para a verificação e armazenamento dos dados adquiridos, um gerador de função Minipa modelo MFG-4205B, um osciloscópio *Scopemeter* FLUKE modelo 125 e uma *Protoboard*.

O desenvolvimento deste projeto realizou-se no Instituto Federal de Santa Catarina, Câmpus Florianópolis, com a utilização de recursos disponíveis nos laboratórios de Projeto Integrador (LABPI) e do Laboratório de Pesquisa e Desenvolvimento (P&D).

#### 3.1 Circuito de Medição

O circuito de medição é constituído pelo circuito de chaveamento, ponte AC, circuito de amplificação, circuito de retificação e circuito de filtro. O modelo base para o desenvolvimento dessa pesquisa foi desenvolvido por JOHANA (2011), Figura 10.

**Figura 10 – Circuito Base de Medição**



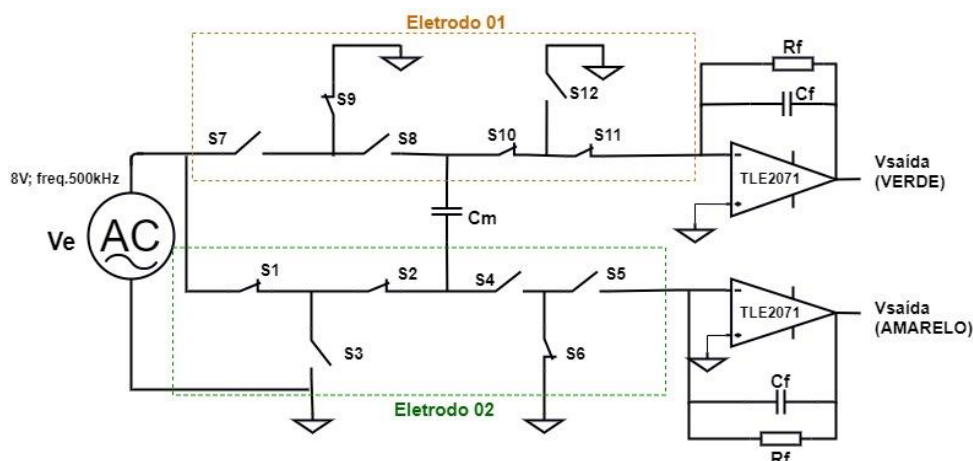
Fonte: Adaptado de Johana (2011)

É através do circuito de medição que o sinal gerado em corrente alternada é convertido em um sinal de corrente contínua.

### 3.1.1. Circuito de Chaveamento

O circuito de chaveamento, responsável por habilitar o modo de operação do eletrodo (receptor ou emissor), é composto, fundamentalmente, por chaves (*switches*) eletrônicas. Para estudo de causa, analisou-se três possíveis soluções, sendo elas: o *Reedrelay*, o Ci ADG-419 e o Ci MAX317. Para verificar o melhor Ci para o circuito, levou-se em conta a quantidade de canais, a interferência no sinal, a simplicidade de montar o circuito e a quantidade de ruídos. O circuito de chaveamento possui quatro modos fundamentais: o modo de excitação, o modo de detecção, o modo de aterramento e o modo flutuante. O modelo desenvolvido que avalia os quatro modos de chaveamento e a configuração baseada em *Reedrelay* é apresentado na Figura 11.

Figura 11 – Circuito de Chaveamento.



Fonte: O Autor (2019)

O conjunto de *switches* S1 a S6 representam no sistema real um eletrodo, já o conjunto de *switches* S7 a S12 representam outro eletrodo, com a intenção de simular os quatro modos de chaveamento.

O modo de excitação consiste, baseado na Fig. 11, em os *switches* S1, S2, S6 fechados, ou no caso do outro eletrodo os *switches* S7, S8 e S12 fechados. É através dele que o eletrodo é conectado a fonte de excitação, tornando-se o eletrodo emissor.

O modo de detecção, assim como o modo de excitação envolve os mesmos *switches*, porém, eles devem estar abertos. Dessa forma, o eletrodo é conectado ao circuito de detecção, tornando-se, portanto, um eletrodo receptor.

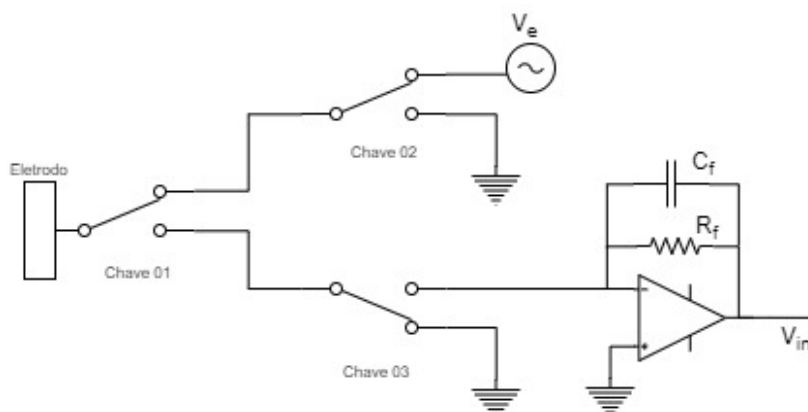
No modo de aterramento, os *switches*, S2, S3, S4 e S6 são fechados, assim como, os *switches* S8, S9, S10 e S12. Nesse modo, o eletrodo é conectado à malha de terra do circuito.

No modo flutuante, os *switches* S1, S2, S4 e S5 são abertos (ou S7, S8, S10, S11). Assim, o eletrodo é considerado um circuito aberto.

Na Fig. 11, pode-se observar que o eletrodo 1 está no modo de detecção do sinal e o eletrodo de número 2 estar no modo de excitação, ou seja, o sinal está percorrendo os *switches* de número S1, S2, S10 e S11.

Para analisar os Ci's ADG-419 e MAX317, necessita-se configurar os *switches* de outra forma (Figura 12). Nesta configuração, o circuito de chaveamento é otimizado e reduzido.

**Figura 12 – Configuração Final ADG-419 Circuito de Chaveamento**

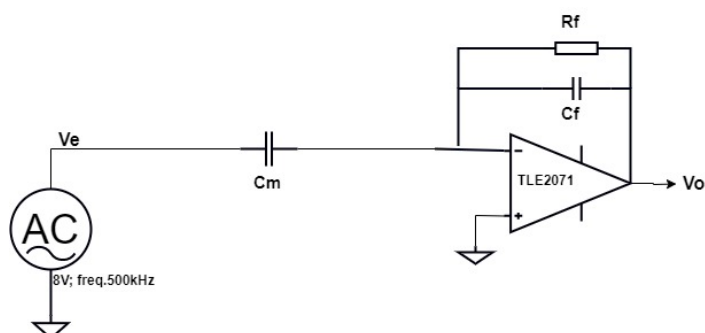


Fonte: O Autor (2019)

### 3.1.2 Ponte AC

A Ponte AC é responsável pelo primeiro estágio de tratamento do sinal senoidal. É através dela que a corrente de deslocamento através dos eletrodos é convertida em um valor de tensão. Como visto anteriormente, a ponte AC é composta por um amplificador operacional (neste caso, o TLE2071), com realimentação negativa através de um capacitor de *feedback* ( $C_f$ ) e um resistor de *feedback* ( $R_f$ ). A configuração base da Ponte AC é representada na Figura 13.

**Figura 13 – Circuito elétrico Ponte AC**



Fonte: O autor (2019).

### 3.1.3 Circuito de Amplificação

O condicionamento do sinal do circuito necessita de dois estágios de amplificação para ser lido e interpretado ao final do circuito. A configuração base de um circuito de amplificação, conforme Figura 8, é composto por um amplificador

operacional e dois resistores. A resposta desta etapa, intensifica o sinal, aumentando sua amplitude pico a pico.

#### 3.1.4 Circuito de Retificação

O circuito de Retificação possui a conversão do sinal AC para DC. Essa conversão é feita por diodos configurados conforme já apresentado na Figura 7. Para que possa haver a interpretação do sinal por parte do computador, faz-se necessário esta etapa.

#### 3.1.5 Circuito de Filtro

Constituído por capacitores e resistores configurados conforme já representado figura 9, esta etapa tem como objetivo reduzir a oscilação do sinal, tornando-o mais contínuo e linear possível.

### 3.2 Software de Simulação e Prototipagem de Placas

O *software* Proteus (*Proteus Design Suite*), é uma suíte que agrega o ambiente de simulação de circuitos eletrônicos ISIS e o programa para desenho de circuito impresso ARES professional. O Proteus é um software para simulação de microprocessadores, captura esquemática e placa de circuito impresso (PCB design). O projeto da placa principal foi realizado no *software* ISIS Proteus baseado nas etapas a serem seguidas para o bom funcionamento do processo de tomografia capacitiva elétrica. É nesta etapa em que os módulos que dividem o circuito de medição foram simulados. A organização e posicionamento dos componentes foi desenvolvido no *software* ARES Proteus, levando em consideração, o espaço ocupado por cada componente, a sequência de etapas de tratamento de sinal e com a intenção de criar uma placa em que as trilhas ocupem a maior parte dos espaços possíveis, além de criar a menor placa possível. O projeto da placa principal no Proteus é apresentado no Anexo B.

Os componentes eletrônicos selecionados são apresentados na Tabela 1, com suas respectivas quantidades, sendo dispostos da melhor maneira, que seja



capaz de criar um circuito simples e que a impressão possa ter trilhas, otimizadas na dupla face da placa, para reduzir a chance de mal contato e interferência parasita.

**Tabela 1 – Componentes da Placa de Medição**

<b>Componente</b>	<b>Modelo</b>	<b>Quantidade</b>
Amplificador Operacional	TLE2071CP	6
Conector BNC para PCI	Fêmea / 90°	1
Barra de Pino	2x10 / 90°	1
Soquete torneado	8 pinos	9
Dispositivo analógico	ADG419	3
Diodo	1N4148	2
Resistor	1K	2
Resistor de Precisão	5K	5
Resistor	5.6K	1
Resistor	10K	2
Capacitor 10pF	Cerâmico	1
Capacitor 0,22µF	Poliéster	2
Resistor	6,8K	2
Resistor	1M	1

Fonte: O autor (2019).

### **3.3 Hardware e Procedimento para Calibração**

A placa EVAL-AD7745/46 é um conversor de capacitância de alta resolução para digital de 24 bits com sensor de temperatura. A capacitância a ser medida é conectada diretamente às entradas do dispositivo, possui uma linearidade alta ( $\pm 0,01\%$ ) e alta precisão ( $\pm 4 fF$ , calibrada de fábrica). A faixa de entrada de capacitância é de  $4pF$ . O projeto de aquisição de dados inicia-se no procedimento de medição das capacitâncias pela placa EVAL-AD7745/46. Placa esta, caracterizada por ser uma placa de avaliação. Operada com um computador através de conexão USB padrão com o *software* fornecido, que permite ao usuário realizar uma análise detalhada desse componente que converte diretamente a capacitância medida para a forma digital. Neste projeto, utilizou-se deste recurso para avaliar o real valor de alguns

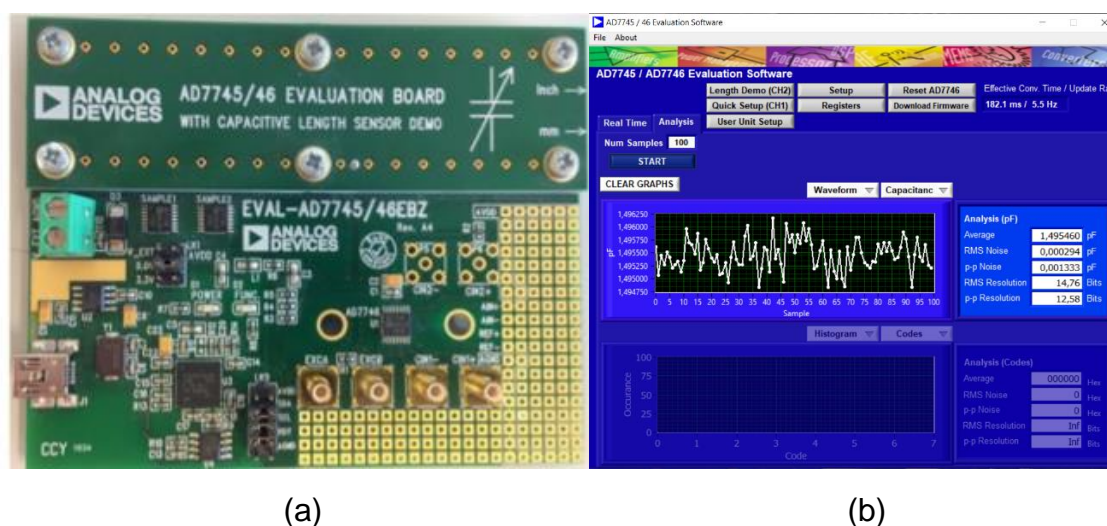
conjuntos de capacitores. Os capacitores foram arranjados de forma a medir valores de 0,1667pF até 6pF. Para isso, foram utilizados conjuntos de capacitores em série e em paralelo. As equações que representam o valor de capacitância em série e em paralelo, respectivamente, são descritas por

$$\frac{1}{C_{eq}} = \frac{1}{C1} + \frac{1}{C2} + \dots + \frac{1}{Cn} \quad (3.1)$$

$$C_{eq} = C1 + C2 + \dots + Cn \quad (3.2)$$

O *software* possui uma interface simples interativa com resultados claros para o usuário. A Fig. 14 representa a placa utilizada e a interface do *software* fornecido.

Figura 14 – (a) Placa de aquisição de dados de capacitância e (b) Interface do *software* fornecido



Fonte – O Autor (2019)

### 3.4 Parâmetros de Desempenho Estático

Os parâmetros que descrevem o desempenho do circuito são classificados em desempenho estático e dinâmico. Neste trabalho, foram analisados os seguintes parâmetros estáticos: relação sinal-ruído (SNR, *Signal to Noise Ratio*), desvio padrão, precisão, linearidade, sensibilidade e repetibilidade. Para uma aceitável precisão ou SNR, a capacitância mínima mensurável, ou seja, o limite inferior da faixa de medição está relacionado ao nível de ruído. Se o nível de ruído no circuito puder ser reduzido,

o limite da faixa da medição pode ser menor, implicando a faixa de medição mais ampla.

### 3.4.1 Relação Sinal Ruído e Desvio Padrão

A relação sinal-ruído (SNR) é usada para comparar o nível de um sinal desejado com o nível de ruído de fundo. Para a medição do circuito de capacitância, o SNR é definido como

$$SNR = 10 \log \sum_{i=1}^M \frac{C(i)^2}{|C(i) - \bar{C}|^2} \quad (3.3)$$

onde  $C(i)$  é a  $n$ -ésima amplitude, e  $\bar{C}$  e  $M$  são a média e o número total de unidades demoduladas de amplitudes ou fases, respectivamente. Um valor acima de 0 dB indica maior sinal do que ruído. O ruído do sistema do circuito é afetado, principalmente, pela ondulação da fonte de alimentação, do *layout* da placa de circuito impresso (PCB) e pelo desempenho dos elementos eletrônicos.

O desvio padrão de uma variável,  $\sigma$ , mede a quantidade de variação ou dispersão da variável de sua média. O desvio padrão para capacitância é calculado da seguinte forma

$$\sigma = \sqrt{\frac{\sum_{i=1}^M |C(i) - \bar{C}|^2}{M-1}} \quad (3.4)$$

onde  $C(i)$  é a  $n$ -ésima amplitude e  $\bar{C}$  e  $M$  são a média e o número total de unidades de amplitudes ou fases, respectivamente. Um pequeno desvio padrão indica que os valores de capacitância medidos tendem a ser muito próximo ao valor médio, enquanto um grande desvio padrão indica que os valores de capacitância medidos estão espalhados em uma faixa mais ampla.

### 3.4.2 Precisão e Linearidade

A precisão da medição da capacitância é o grau de proximidade do valor da medição com o valor verdadeiro da capacitância medida. Os seguintes parâmetros são usados para expressar a precisão do circuito: erro absoluto e erro relativo. O erro absoluto é definido como

$$Ea = |Cm - Ce| \quad (3.5)$$

onde  $Cm$  é o valor da capacitância medido pelo circuito e  $Ce$  é o valor esperado de capacitância que geralmente é medido pelo analisador de capacitância (nessa pesquisa, foi utilizada a placa EVAL-AD7745/46). O erro relativo é definido como

$$Er = \frac{|Cm - Ce|}{Ce} \times 100\% \quad (3.6)$$

Linearidade refere-se a uma relação ou função matemática que pode ser representado graficamente como uma linha reta. Para um circuito de medição de capacitância, a tensão medida e capacitância são, idealmente, proporcionais entre si. o erro de linearidade na medição de capacitância é definido como

$$el = \frac{\Delta max}{Cu - Ci} \times 100\% \quad (3.7)$$

onde  $\Delta max$  é a diferença máxima entre os valores medidos valores de capacitância e a linha ajustada, e  $Cu$  e  $Ci$  são os limites superiores e limite inferior da faixa de medição do circuito, respectivamente.

### 3.4.3 Sensibilidade e Repetibilidade

A sensibilidade de um circuito de medição de capacitância,  $S$ , é definida como a razão entre a variação de tensão medida e a variação de capacitância correspondente.

Repetibilidade é a variação em várias medições tomada por um circuito no mesmo item e nas mesmas condições. Para um circuito de medição de capacitância, o erro de repetibilidade é dada por

$$d = \frac{\Delta rmax}{Cu - Ci} \times 100\% \quad (3.8)$$

onde  $\Delta rmax$  é a diferença máxima entre múltiplas medições em um intervalo determinado de medições.

### 3.5 Tempo de *Warming Up*

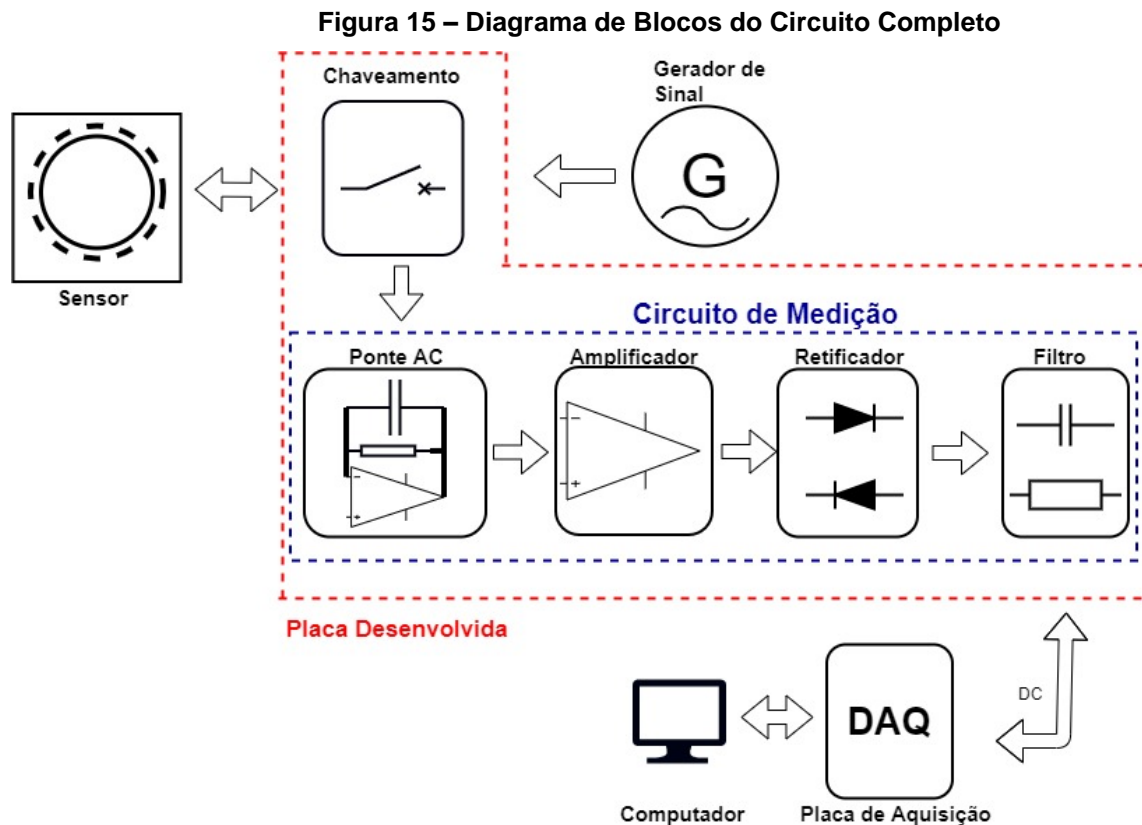
Quando um circuito é ligado, a temperatura dos componentes no circuito aumenta gradualmente. O intervalo entre o momento em que o circuito é ligado e o momento em que o desempenho do circuito atinge um o estado de equilíbrio é chamado de tempo de *warming up*. Geralmente, a medição de capacitância não pode ser realizada até que o circuito seja aquecido e tenha sua medição estabilizada. No circuito em questão, observou que o tempo de *warming up* foi de 20 minutos.

## 4. RESULTADOS

Os resultados alcançados para o *hardware* desenvolvido para o processo de tomografia capacitiva elétrica são descritos nesse capítulo, o qual é dividido em visão geral do circuito de medição de capacitância, resultados de simulação e resultados experimentais.

### 4.1 Visão Geral do Circuito de Medição de Capacitância

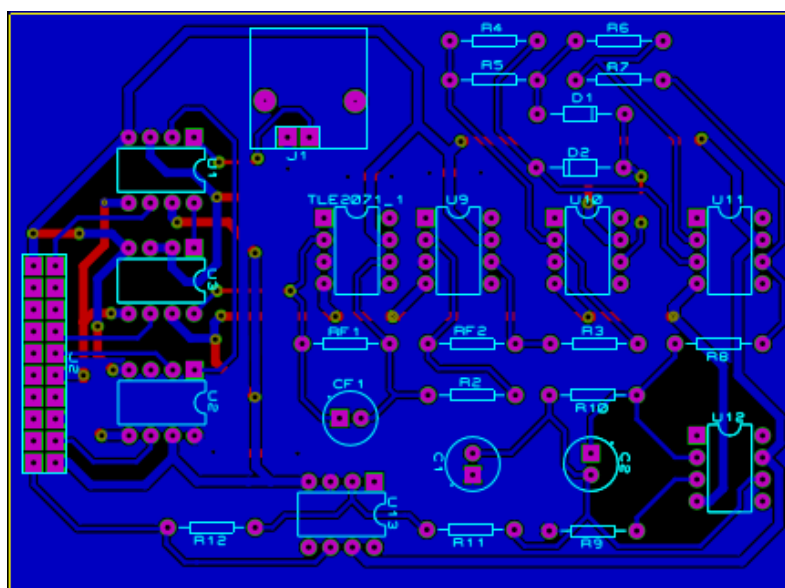
Compreendido os diversos conceitos relacionados ao processo da tomografia capacitiva elétrica, o estudo dos possíveis erros de medições e apresentado os conceitos dos componentes capazes de desenvolver essa pesquisa, gerou-se a concepção final do circuito de medição do projeto. A Figura 15 apresenta o diagrama do circuito proposto, nele observa-se o projeto composto por sensor, *software* e, evidenciado na cor vermelha, o *hardware* desenvolvido.



Fonte: O autor (2019)

O *hardware* desenvolvido possui como finalidade a redução de ruídos e interferência de capacitância parasita, além da geração do melhor sinal de tensão DC na saída do circuito. A concepção final do projeto da placa principal é apresentada na Figura 16. É através da placa principal que o sinal gerado é convertido em sinal de tensão para ser interpretado para a geração da imagem da distribuição de material no interior do sensor.

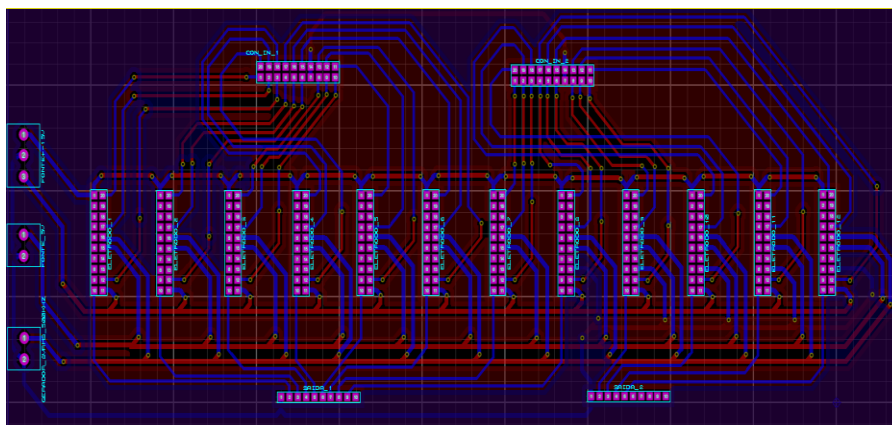
**Figura 16 – Conceito Final Placa Principal (Circuito de Medição)**



Fonte: O Autor (2019).

Além da constituição da placa contendo o circuito de medição, foi desenvolvido também um circuito extra para a placa mãe. Esta é responsável por conter todas as conexões de sinais de tensão e de alimentação do circuito principal, além de ter espaços para cada circuito de medição acoplado. Para este estudo foi desenvolvido espaço para doze circuitos de medição, considerando que o projeto base de sensor foi realizado com doze eletrodos. A estrutura da placa apresenta os sinais de entrada na parte superior e os sinais de saída na parte inferior, assim como *bornes* de alimentação de +5V e  $\pm 15V$  e *borne* para o sinal de excitação (gerador de sinal). A Figura 17 representa o modelo desenvolvido para placa mãe.

**Figura 17 – Conceito Final Placa Mãe**



Fonte: O Autor (2019).

## 4.2 Resultados de Simulação

Como visto na seção 3.1, desenvolveu-se no *software* Proteus o esquema elétrico do circuito completo (Anexo A). A partir da implementação do circuito completo analisou-se cada etapa do circuito de medição: Circuito de chaveamento, ponte AC, Amplificador, Retificador e Filtro.

Para todos os testes descritos, definiu-se através de cálculos os valores de  $C_f = 10\text{pF}$  e  $R_f = 1\text{M}\Omega$ , garantindo assim que a equação 2.4 seja válida.

### 4.2.1 Circuito de Chaveamento e Ponte AC

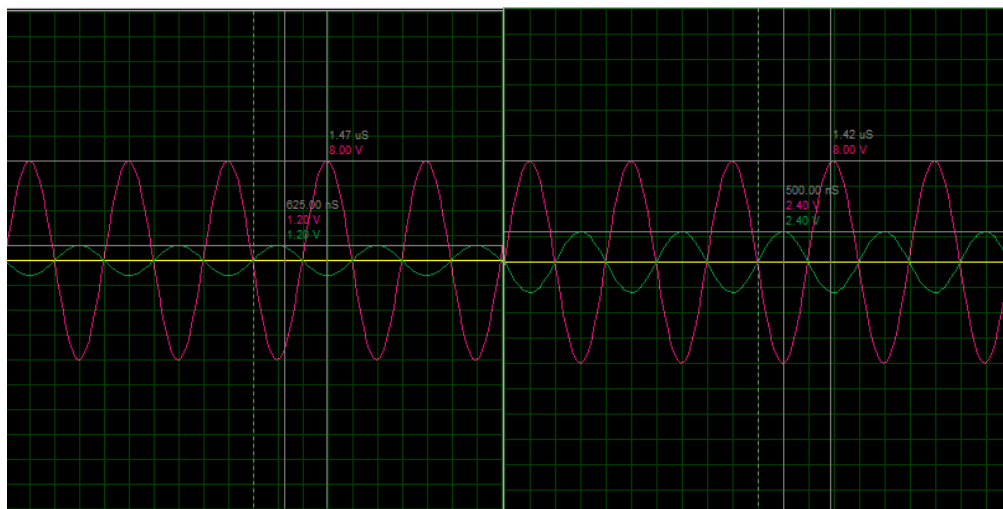
Conforme Figura 11, o circuito de chaveamento e a Ponte AC foram implementados no *software* Proteus. O teste realizado consistiu em alterar a capacitância de medição ( $C_x$ ) para analisar a tensão de saída gerada (Figura 18). O teste foi realizado com capacitâncias de 1,5pF, 3,0pF, 4,7pF e 10pF e sinal de excitação senoidal de 8Volts e frequência de 100kHz.

O resultado de simulação condiz com o esperado. Conforme explicado na seção 3.1.1, o sinal de entrada está sendo emitido pelo eletrodo dois (sinal amarelo) e detectado pelo eletrodo um (Sinal verde). Ou seja, ao passar pelo estágio de ponte AC, o sinal é defasado  $180^\circ$ , devido a realimentação negativa no amplificador operacional (TLE2071). Os valores de tensão obedecem a equação 2.4 para os valores de capacitância 1,5pF, 3,0pF, 4,7pF e 10pF, os valores de tensão obtidos foram, respectivamente, 1,20V, 2,40V, 3,70V e 8V.



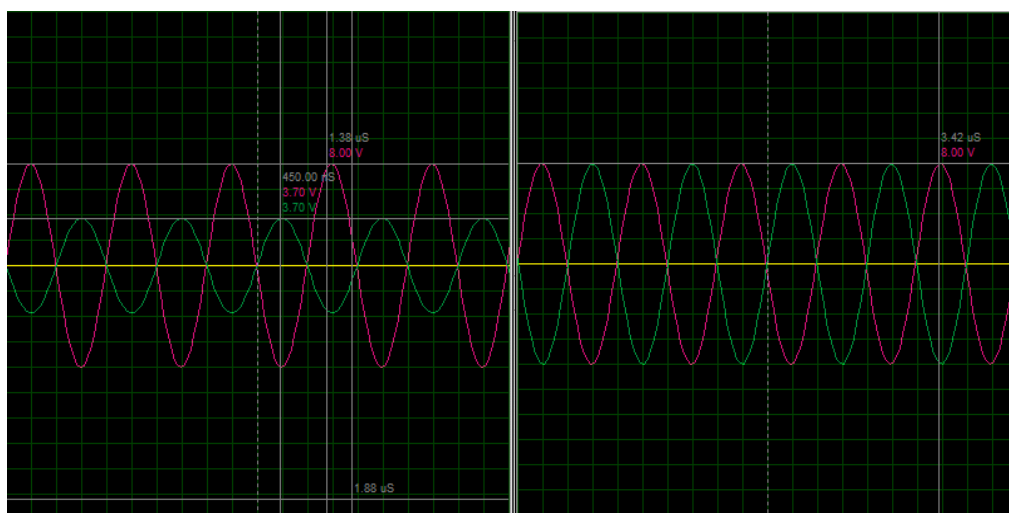
**Figura 18 – Teste em Simulação no Proteus Circuito de chaveamento e Ponte AC**

**(a) Teste para 1,5pF; (b) Teste para 3,0pF; (c) Teste para 4,7pF; (d) Teste para 10pF**



(a)

(b)



(c)

(d)

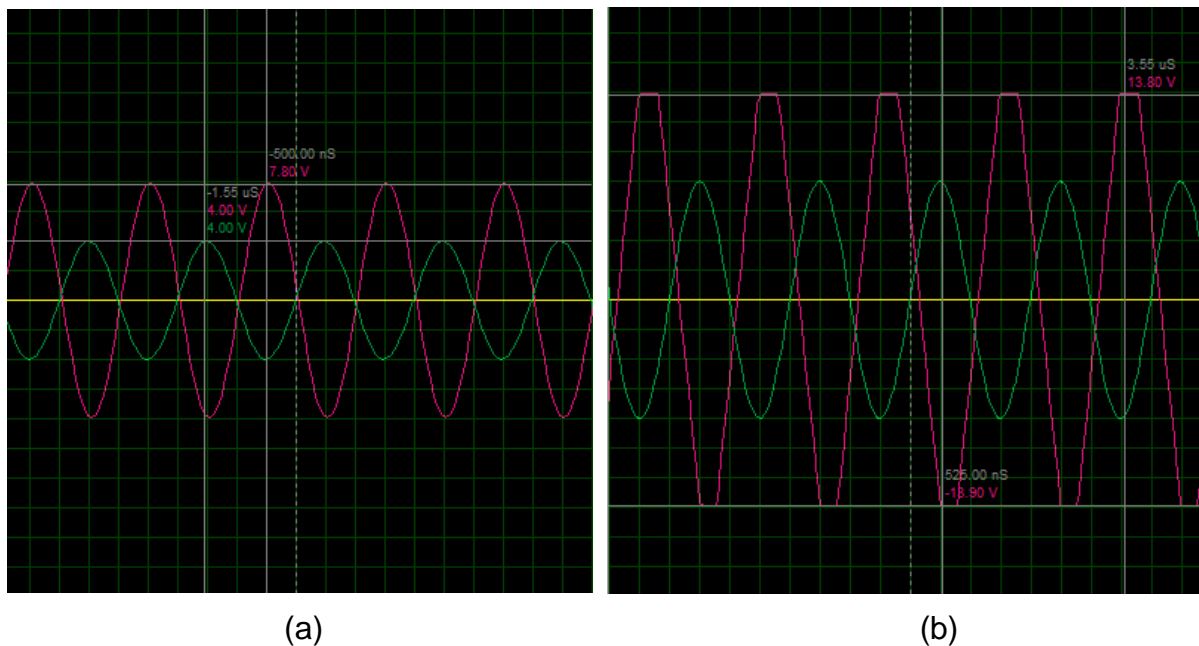
Fonte: O Autor (2019)

#### 4.2.2 Circuito com Amplificador

O circuito de amplificação, conforme já representado na Figura 8, utiliza um resistor de  $5\text{k}\Omega$  para R1 e um resistor de realimentação de  $10\text{k}\Omega$ , amplificando e dobrando o sinal de entrada do circuito. Para o teste foi realizado a medida com capacitores ( $C_x$ ) de  $5,0\text{pF}$  e  $10\text{pF}$ . A Figura 19 apresenta os gráficos com o resultado de tensão para as capacitâncias citadas.

**Figura 19 – Circuito de Amplificação no software Proteus**

**(a) Medição para 5pF (b) Medição para 10pF.**



Fonte: O Autor (2019)

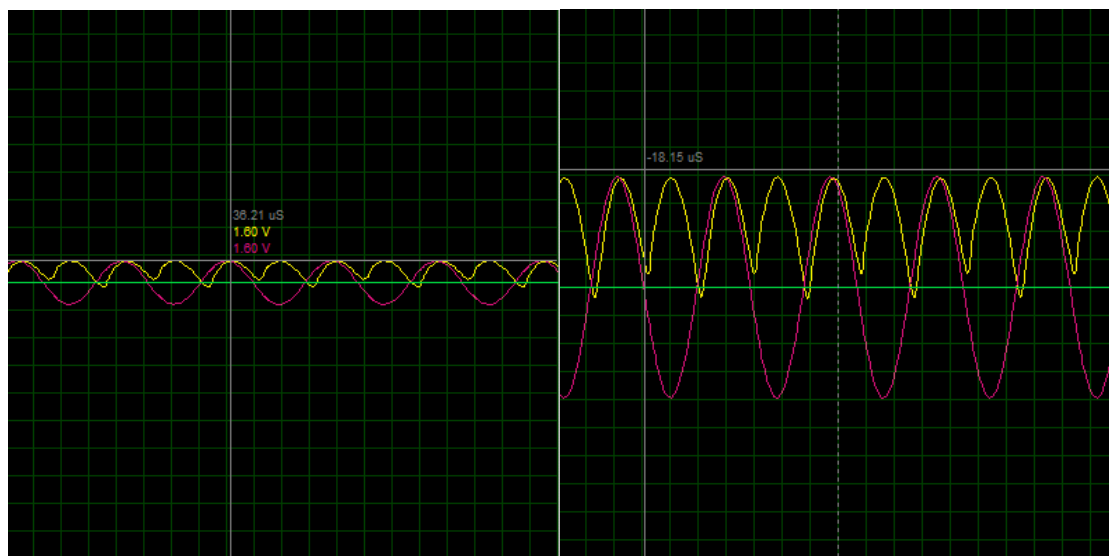
Para  $C_x$  igual a 5,0pF o valor obtido foi de 8V e para 10pF o valor obtido de tensão de saída foi de 13,90V. Percebe-se que para capacitância de 10pF o sinal torna-se saturado, ou seja, o valor de capacitância não poderá ser usado na prática.

#### 4.2.3 Circuito Retificador

Como explicado na seção 2.6, o circuito retificador converte sinal AC para DC. Os dados analisados foram de medições de tensões para as capacitâncias de 1pF, 5pF e 8pF (Figura 20).

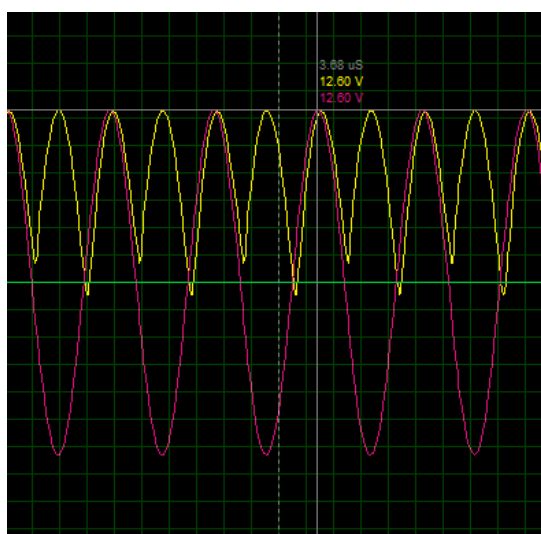
Os valores de tensão de saída obtidos foram respectivamente, 1,60V, 7,80V e 12,60V.

**Figura 20 – Circuito de Retificação no Software Proteus**  
**(a) Teste para 1pF (b) Teste para 5pF (c) Teste para 8pF**



(a)

(b)



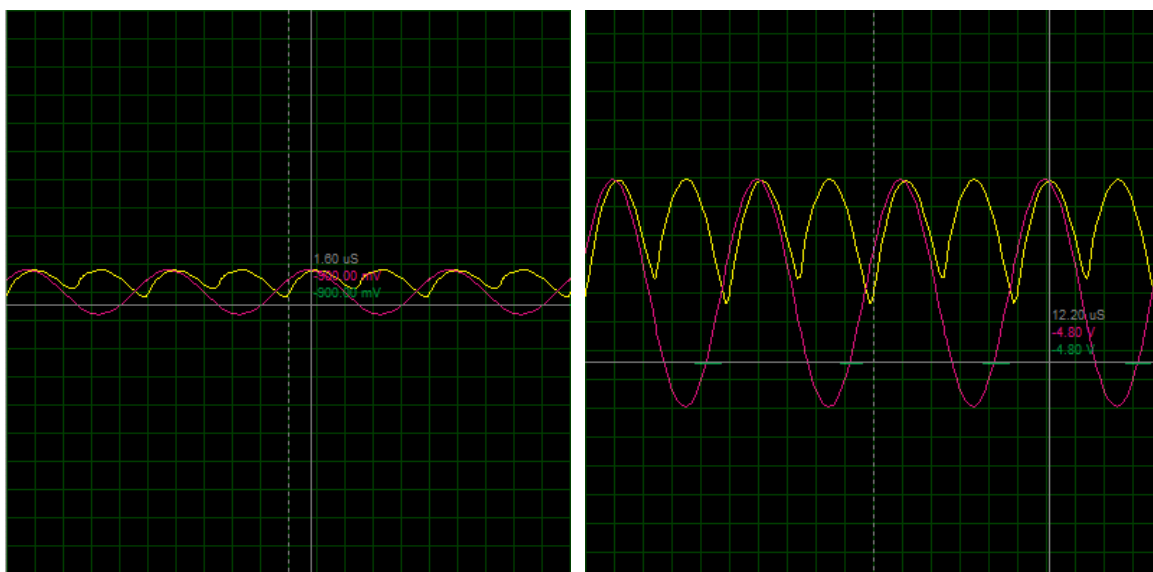
(c)

Fonte: O Autor (2019)

#### 4.2.4 Circuito de Filtro

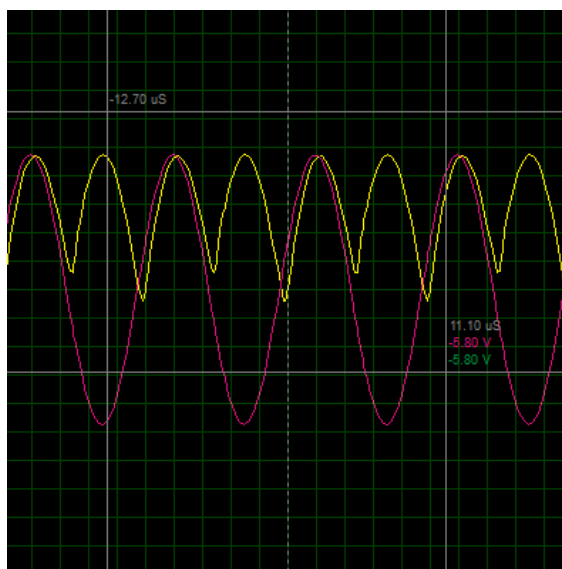
Após passar pelo estágio de retificação, o sinal é filtrado utilizando o circuito já representado na Figura 9. Os resultados para as capacitâncias de 1pF, 5pF e 8pF são apresentados na Figura 21.

Figura 21 – Circuito de Filtro software Proteus



(a)

(b)



(c)

Fonte: O Autor (2019)

Observa-se que a tensão de saída gerada é negativa. Os valores gerados de tensão foram: -900mV, -4,80V e -5,80V para os capacitores medidos. Dessa maneira, realiza-se um novo estágio de amplificação com ganho unitário, apenas para tornar o sinal de saída VDC do circuito de medição positivo.

### 4.3 Resultados Experimentais

#### 4.3.1 Ponte AC

Os valores medidos no teste de bancada utilizando o mesmo gerador de sinal de 8V com frequência de 100kHz, o amplificador TLE2071, o capacitor de *feedback* de 1M $\Omega$  e o capacitor de *feedback* de 10pF. São apresentados na Tabela 2.

**Tabela 2 – Resultados em Bancada Ponte AC**

Capacitância (pF)	Vo medido (Vrms)	Vo calculado (Vrms)
1,50	1,73	1,20
3,00	2,83	2,40
4,50	3,82	3,60
10,0	7,68	8,00

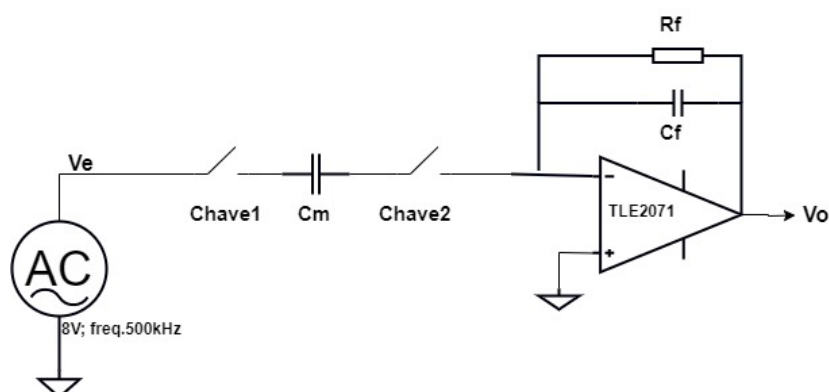
Fonte: O Autor (2019)

Assim como os resultados simulados, os resultados de bancadas envolvendo a Ponte AC, assemelham-se ao valor teórico.

Como segundo teste foi verificado a influência da capacitância parasita, sendo ela gerada antes do capacitor de medição ou após o capacitor de medição ou em ambos os casos. Os testes foram realizados com capacitores de valor 100pF. Para os três resultados constatou-se que não há uma interferência na medida da tensão de saída Vo.

Dando sequência, verificou-se a interferência do sinal devido aos *switches*. Sendo colocados uma chave antes do capacitor de medição e uma chave depois do capacitor de medição, conforme Figura 22.

**Figura 22 – Circuito Ponte AC com *switches***



Fonte: Autor (2019)

As chaves foram simuladas como sendo os circuitos integrados aplicados no circuito e buscou-se descobrir a interferência deles no resultado da tensão de saída ( $V_o$ ). O valor de  $C_m$  foi de 10pF. O resultado é apresentado na Tabela 3 e comprova a interferência dos *switches*.

**Tabela 3 – Teste Ponte AC com *switches***

Condicionamento das Chaves	$V_o$ medido ( $V_{rms}$ )
Chaves 1 e 2 abertas	0,07V
Chave 1 fechada	0,46V
Chaves 1 e 2 fechadas	8,58V

Fonte: O Autor (2019)

#### 4.3.2 Circuito de Chaveamento

O circuito de chaveamento possui duas configurações possíveis de acordo com o CI utilizado: *Reedrelay* ou ADG419. A Tabela 4 mostra os resultados de tensão medidos em *protoboard* para ambos os casos.

**Tabela 4 – Teste em Bancada Circuito para Chaveamento**

Capacitância (PF)	Tensão de Saída medida (VDC) <i>Reedrelay</i>	Tensão de Saída medida (VDC) ADG419	Tensão de Saída (VDC)
1,50	2,60	1,45	1,20
3,00	3,68	2,63	2,40
4,50	4,66	4,15	3,60
10,0	8,28	7,80	8,00

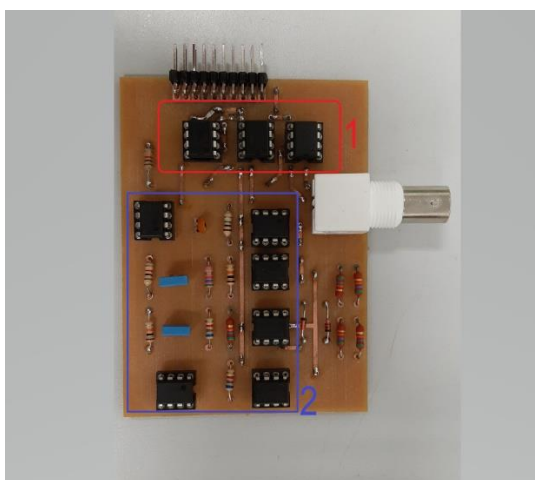
Fonte: O Autor (2019)

Por apresentar melhor resultado de medição, assim como ter menor número de canais fez-se a escolha do componente ADG419 para ser utilizado no circuito de chaveamento. São necessários três ADG419 para cada eletrodo. O primeiro será conectado ao eletro, o segundo receberá o sinal do gerador de função e o terceiro dará sequência ao circuito distribuindo o sinal ao circuito de detecção.

### 4.3.3 Placas Fabricadas

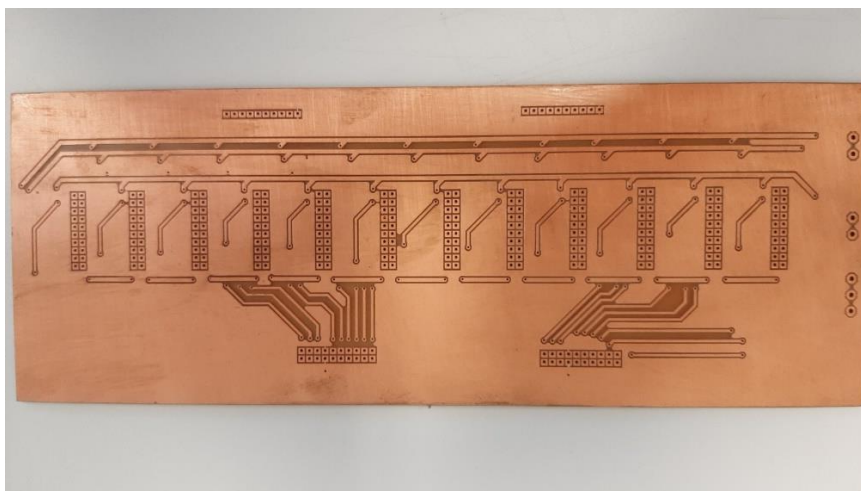
Escolhido o componente do circuito de chaveamento, projetou-se a placa principal, responsável por transformar o sinal de corrente alternada da fonte, tratá-lo e convertê-lo em corrente contínua. Os componentes da placa já descritos foram organizados conforme sequência de etapas do tratamento de sinal descritos na seção 4.1. O circuito de chaveamento utilizado com ADG419 está alocado próximo à barra de pinos, cujo intuito será alimentar a placa, com as fontes de tensão necessárias para cada componente. Em sequência, ao passar pelo conector BNC (responsável por emitir ou receber o sinal do sensor), o sinal entra no circuito de medição, onde o sinal CA será convertido em CC, pelos estágios, em sequência de amplificação, retificação, filtro e amplificação. O projeto final impresso com todos os componentes soldados é apresentado na Figura 23.

**Figura 23 – Configuração Final da Placa Principal do circuito proposto**  
**(1) – Circuito de chaveamento; (2) Circuito de medição;**



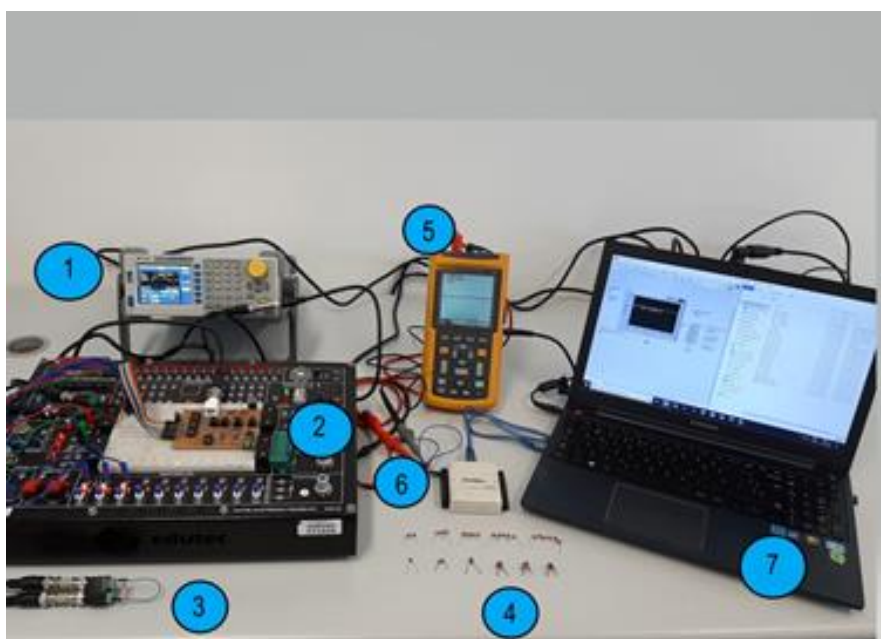
Fonte: o Autor (2019)

Outra placa fabricada foi a placa mãe, responsável por harmonizar e deixar fixos em um único suporte todas as doze placas de medições dos eletrodos do sensor, além disso é na placa mãe que serão conectados o sinal de entrada vindo do gerador de sinal, e as fontes de alimentação do circuito. O projeto final é apresentado na Figura 24.

**Figura 24 – Configuração Final Placa Mãe**

Fonte: O Autor (2019).

Para realizar os experimentos e avaliação do *hardware* fabricado, montou-se o *setup* representado na Figura 25. O *setup* é composto pelo gerador de frequência (1), a placa de circuito impresso com os circuitos de chaveamento e de medição (2), o capacitor de medição  $C_x$  (3), conectado a placa principal por conectores BNC, o conjunto de capacitores testados nesse projeto (4), de 0,2pF a 6pF, o osciloscópio (5), ferramenta usada para medir a tensão de saída e acompanhar o sinal gerado, a DAQ aquisição de dados (6) e o *notebook* (7), responsável por toda a interface e interação com o sistema descrito.

**Figura 25- Sistema Completo De ECT**

Fonte: o Autor (2019)



#### 4.4 Análise de Histerese

Com a placa fabricada, criou-se o teste de histerese dos resultados de tensão de saída para placa. Para isso utilizou-se uma medição crescente utilizando capacitores de 1 a 9 pF. Os testes foram realizados com os capacitores presos em *Protoboard*, Tabela 5, e presos ao soquete de pino modelo 228-3345, Tabela 6, para analisar a diferença entre elas e principalmente a variação gerada.

**Tabela 5 – Teste de Histerese em *Protoboard***

Capacitância (pF)	Tensão de saída (VDC) Crescente	Tensão de Saída (VDC) Decrescente
1,00	4,29	4,35
2,00	4,97	4,95
3,00	5,66	5,66
4,00	6,27	5,87
5,00	6,03	5,96
6,00	5,87	5,74
7,00	5,15	5,11
8,00	5,02	4,99
9,00	4,95	4,94

Fonte: O Autor (2019)

**Tabela 6 – Teste de Histerese em Soquete de Pinos**

Capacitância (pF)	Tensão de saída (VDC) Crescente	Tensão de saída (VDC) Decrescente
1,00	3,19	3,36
2,00	3,99	4,12
3,00	4,76	4,90
4,00	5,56	5,63
5,00	5,89	5,90
6,00	6,23	5,68
7,00	5,89	5,47
8,00	5,48	5,76
9,00	5,05	4,95

Fonte: O Autor (2019)

Observa-se, claramente, a presença de histerese nos dois resultados. Por apresentar menor histerese, decidiu-se realizar os demais experimentos utilizando o soquete ao invés de deixá-lo preso a *protoboard*. Observou-se, também, que o maior valor de capacitância medido é de aproximadamente 6pF. Para este teste, utilizou-se um sinal de excitação senoidal de 10Vpp e frequência de 500kHz.

#### 4.5 Calibração do Circuito de Medição

Para calibrar a placa de medição, foram utilizados sete valores de capacitância variando de 0,167 a 3 pF (valores especificados pelo fabricante). A placa AD7745 foi utilizada para leitura de tais valores de capacitâncias, sendo, portanto, os resultados definidos como valores padrão para a calibração.

A Tabela 7 apresenta os valores de capacitância fornecidos pelos fabricantes dos capacitores e seus respectivos valores medidos pela placa AD7745.

**Tabela 7 – Valores de capacitâncias fornecidos pelo fabricante e valores medidos utilizando a placa AD7745**

Capacitância (pF), fabricante	Capacitância (pF), placa AD7745
0,200	0,180577
0,250	0,257702
0,330	0,36901
0,500	0,603916
1,00	1,126095
2,00	2,228254
3,00	3,286922

Os valores de tensão obtidos utilizando a placa fabricada estão dispostos na Tabela 8. O sinal de excitação senoidal utilizado caracteriza-se por uma amplitude de 10 Vpp e frequência de 100kHz. Com auxílio do *software* Matlab, tais valores foram utilizados para gerar um polinômio de primeira ordem, Equação 4.1, que relaciona o valor de tensão medida com o valor de capacitância de referência. Na Figura 26, pode-se observar a relação entre os valores obtidos pela Equação 4.1 e aqueles dispostos na Tabela 8.

**Tabela 8 – Valores de tensão obtidos utilizando a placa fabricada**

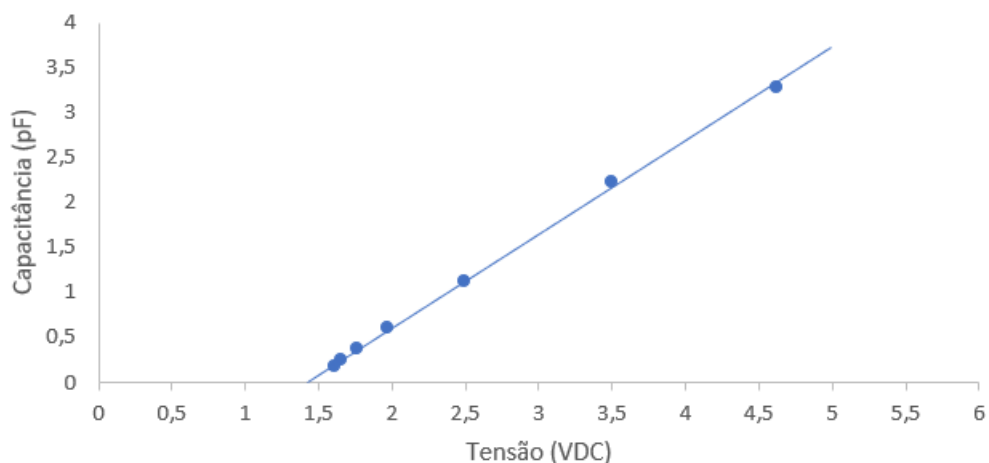
Capacitância (pF)	Tensão de saída (VDC)
0,180577	1,6141
0,257702	1,65658
0,36901	1,7592
0,603916	1,96744
1,126095	2,49851
2,228254	3,49637
3,286922	4,62492

Fonte: O Autor (2019)

$$Y = 1,04X - 1,473 \quad (4.1)$$

**Figura 26 – Curva de Calibração do Circuito de Capacitância**

Calibração da Curva do Circuito de Capacitância



Fonte: o Autor (2019)

Para fins de validação, utilizou-se quatro capacitores de valores diferentes daqueles utilizados para a calibração e, utilizando o a Equação 4.1, obteve-se os valores de capacitância apresentados na Tabela 9.

**Tabela 9 – Valores de capacitância utilizados para validação**

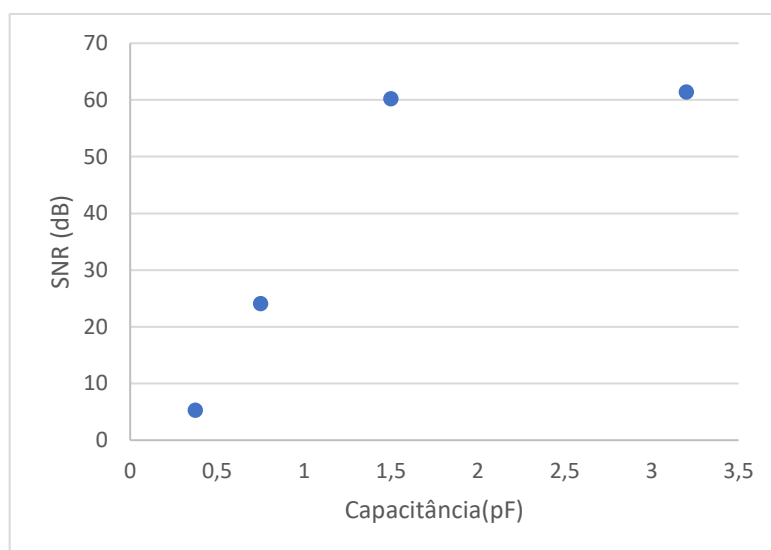
Capacitância (pF)	Capacitância medida (pF)
0,465	0,461
0,951	0,934
1,93	1,80
3,59	3,56

Fonte: O Autor (2019).

#### 4.6 Desempenho Estático

Como pode-se observar na Figura 27, foram utilizados quatro valores de capacitância para analisar a relação sinal-ruído da placa fabricada, de acordo com a Equação 3.1. Observa-se, também, que o sistema apresenta melhor SNR para valores de capacitância acima de 1,5 pF.

Figura 27 – SNR do sistema



Fonte: o Autor (2019)

A sensibilidade do sistema, conforme mencionado na seção 3.5.3 pode ser calculada da seguinte forma, tensão pico a pico dividido pela maior capacitância medida. Adotando-se o valor de 3pF como valor da capacitância máxima a ser medida e por ter 10V pico a pico a tensão de entrada VAC, a sensibilidade  $S$  do sistema é de 3,333 Vpp/pF.

Na Tabela 11, pode-se observar os valores de desvio padrão para diferentes valores de capacitância. O maior valor de dispersão obtido foi  $4,3 \times 10^{-3}$ , demonstrando, portanto, que os dados medidos estão coerentes com o valor médio do sistema.

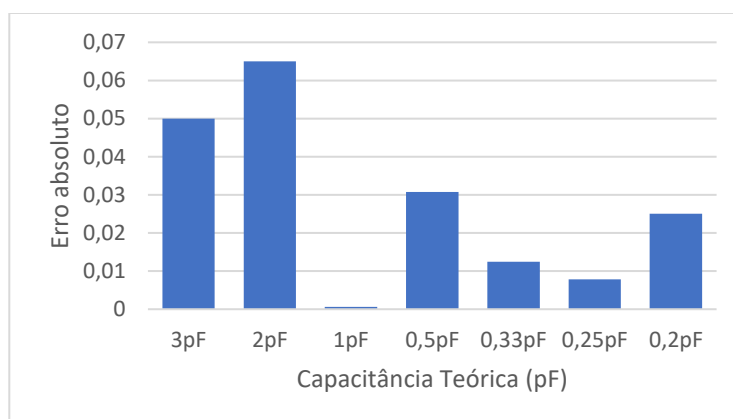
Tabela 10 – Desvio Padrão do sistema

Capacitância (pF), fabricante	Desvio Padrão ( $\sigma$ )
0,2	0,00141
0,25	0,00430
0,33	0,00103
0,375	0,00249
0,5	0,00219
0,75	0,00253
1	0,00221
1,5	0,00176
2	0,00222
3	0,00308
3,2	0,00302

Fonte: O Autor (2019).

A precisão do sistema é analisada através dos parâmetros de erros do sistema. Utilizando-se a equação 3.3, calculou-se o erro absoluto entre os valores verdadeiros (capacitâncias medidas com a placa AD7745) e aqueles obtidos com a placa de medição fabricada. Os resultados são apresentados na Figura 28.

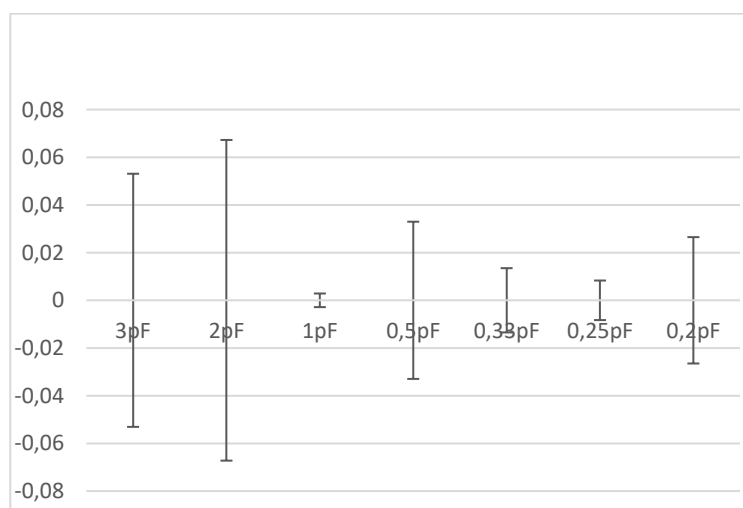
**Figura 28 – Erro Absoluto do Hardware Proposto**



Fonte: o Autor (2019)

O maior erro observado foi para o valor de 2 pF. Para melhor visualização, na Figura 29, pode-se observar os valores de erro absoluto acompanhados de suas respectivas dispersões.

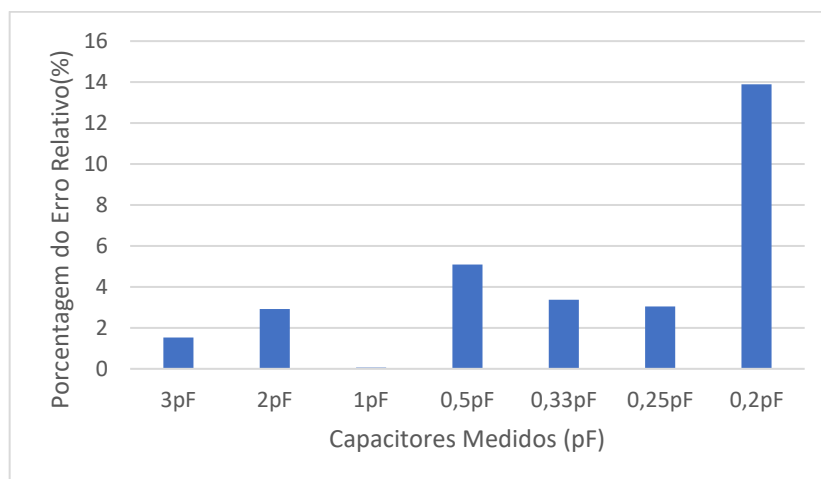
**Figura 29 - Variação do Erro Absoluto com Desvio Padrão**



Fonte: o Autor (2019)

De acordo com a Equação 3.4, observa-se na Figura 30 os valores de erro relativo do sistema; outro parâmetro analisado para a precisão do projeto. O maior valor obtido foi de aproximadamente 14% para o valor de capacitância igual a 0,2 pF.

**Figura 30 – Erro relativo do sistema**



Fonte: O Autor (2019)

O erro de linearidade do sistema de 2,16%, foi calculado considerando os valores mínimo e máximo de tensão medidos pela placa fabricada (1,6141V e 4,62492V, respectivamente) e considerando a máxima variação dos pontos observados em relação à reta dada pelo polinômio de calibração.



## 5. CONCLUSÃO

O trabalho em questão refere-se ao estudo de desenvolvimento de um *hardware* para aplicações em tomografia capacitiva elétrica. Sendo capaz de realizar a leitura de capacitâncias que simulam eletrodos do sensor de ECT e tendo como objetivo o tratamento e conversão do sinal AC para DC, tornando possível a interpretação deste sinal para a construção de imagem da seção transversal do sensor.

Inicialmente, realizou-se um levantamento da teórica acerca do funcionamento da tomografia capacitiva elétrica, principalmente, voltada aos componentes que incorporam o circuito de ECT, o circuito de chaveamento e o circuito de medição.

Sido feito o levantamento dos possíveis componentes, levantou-se dados para a validação dos componentes no circuito através de simulação de bancada e via *software* Proteus, necessário para comparar e comprovar a efetividade das diversas etapas do processo.

Em seguida, construiu-se uma placa de circuito impresso, com os componentes selecionados para o circuito de chaveamento e o circuito de medição, constituído pelos módulos de amplificação, retificação, filtro e uma nova amplificação do sinal de entrada AC, convertendo e gerando na saída um sinal contínuo DC. Esta placa serviu de base para as simulações e comprovações do *hardware* desenvolvido.

O projeto do *hardware* foi validado, visto a proximidade entre os valores de capacitâncias geradas pelas simulações com aquelas geradas pelas medições experimentais.

Por ser um projeto de eletrônica, observou-se que a mínima variação dos testes, seja ela, alterando a frequência de entrada, a amplitude de entrada, o capacitor de medição gerava resultados muito diferentes, para isso foi necessário seguir o método apresentado e um padrão de medições para gerar resultados condizentes. Além disso, observou-se a interferência relativamente alta devido aos cabos de alimentação e de sinal.

Neste trabalho foi aplicado em uma análise estática. Propõe-se, como trabalho futuro, um estudo das características dinâmicas do *hardware* e a implementação do sistema completo para monitoramento de um processo industrial.



## REFERÊNCIAS

AHMED, W.H. (2006). **Capacitance sensor for void fraction measurement and flow pattern identification in air-oil two-phase flow**. IEEE Sensors Journal, Vol. 6pp. 5.

AZEVEDO, A. C. (2002). **Desenvolvimento de um Sistema de Tomografia Capacitiva para Processos Multifásicos**. Tese de Doutorado, Universidade Estadual de Campinas, Faculdade de Engenharia Mecânica

BECK, M. S. e WILLIAMS, R. A. **Process Tomography: a European Innovation and its Applications**, 1996.

CHISHOLM, D. **Two-phase flow in pipelines and heat exchangers**. Georg Goldwin, 1983.

DENG, X. and YANG, W. Q. (2012). **Fusion research of electrical tomography with others sensors for two phase-flow measurement**. Measurement.

HOSANI, E. A.; ZHANG, M.; SOLEIMANI, M. **A limited region electrical capacitance tomography for detection of deposits in pipelines**. IEEE Sensors Journal, v. 15, n. 11, p. 6089-6099, nov. 2015.

MOTA, F. R. M. **Tomometria Capacitiva Aplicada à Medição de Fração de Água em Escoamentos Bifásicos**, 2015. Tese de Doutorado em Engenharia de Automação e Sistemas. Florianópolis SC – Universidade Federal de Santa Catarina.

OTHMAN, N. A.; TAKEI, M. **Industrial tomography: Systems and applications**. In: *Woodhead Publishing, 2015. Cap. Application of tomography in icroreactiions*, p. 667-692.

OTHMAM, N. T. A.; OBARA, H.; TAKEI, M. **Cross-sectional capacitance measurement of particles concentration in a microchannel with multy-layered electrodes**. Flow Measurement and Instrumentation, v. 31, p. 47-54, 2013.

WARREN, T.; WILCOX, D. R. **Feasibility study of capacitive tomography**. In: *Proceedings of the 2006 International Conference on Image Processing, Computer Vision and Pattern Recognition*, Las Vegas, NV: June 26-29, 2006.

**YANG, W. Q. (1996b). Hardware design of electrical capacitance tomography systems.** Meas. Sci. Technol, Vol. 7pp. 225–232.

**DONTHI, S. S. Capacitance based Tomography for Industrial Applications,** 2014.

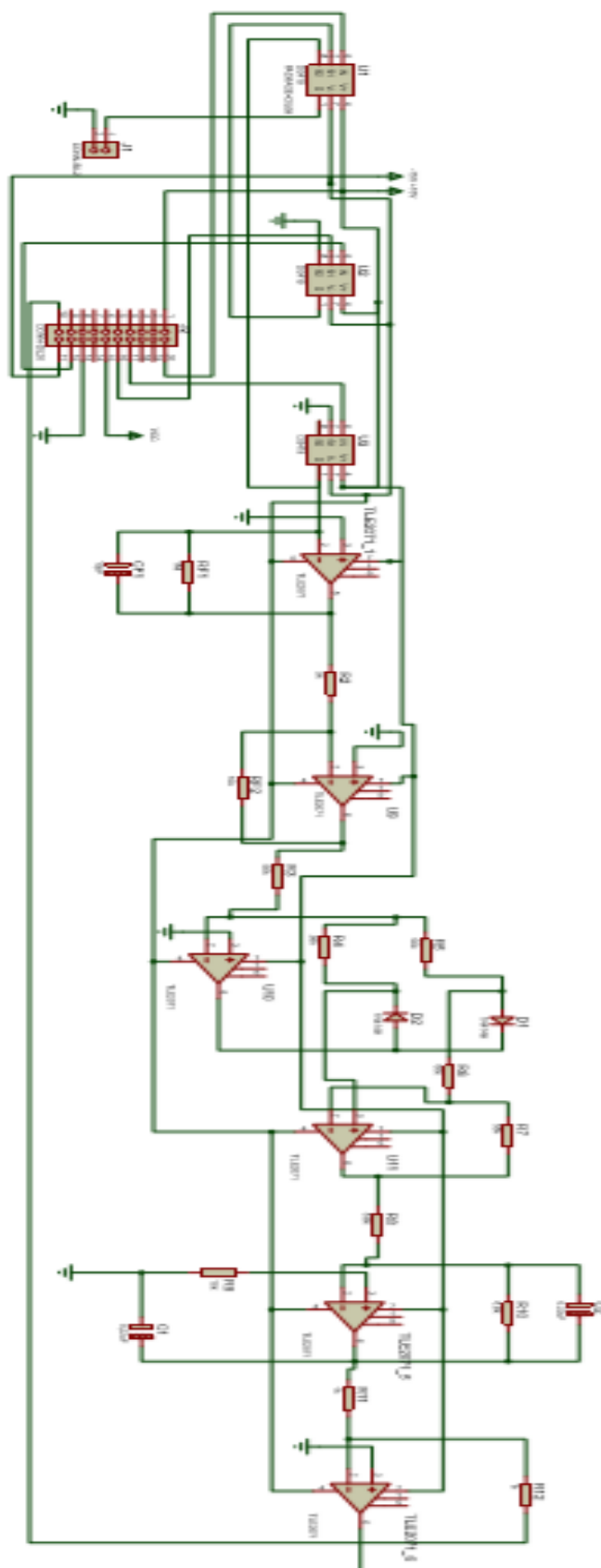
**SUN, S., HUANG, A., XU, L., & YANG, W. (2017). A High-Speed Digital Electrical Capacitance Tomography System Combining Digital Recursive Demodulation and Parallel Capacitance Measurement.** IEEE Sensors Journal, 17(20), 6690-6698.

**YANG, W.Q. Hardware design of electrical Capacitance Tomography systems,** 1995.

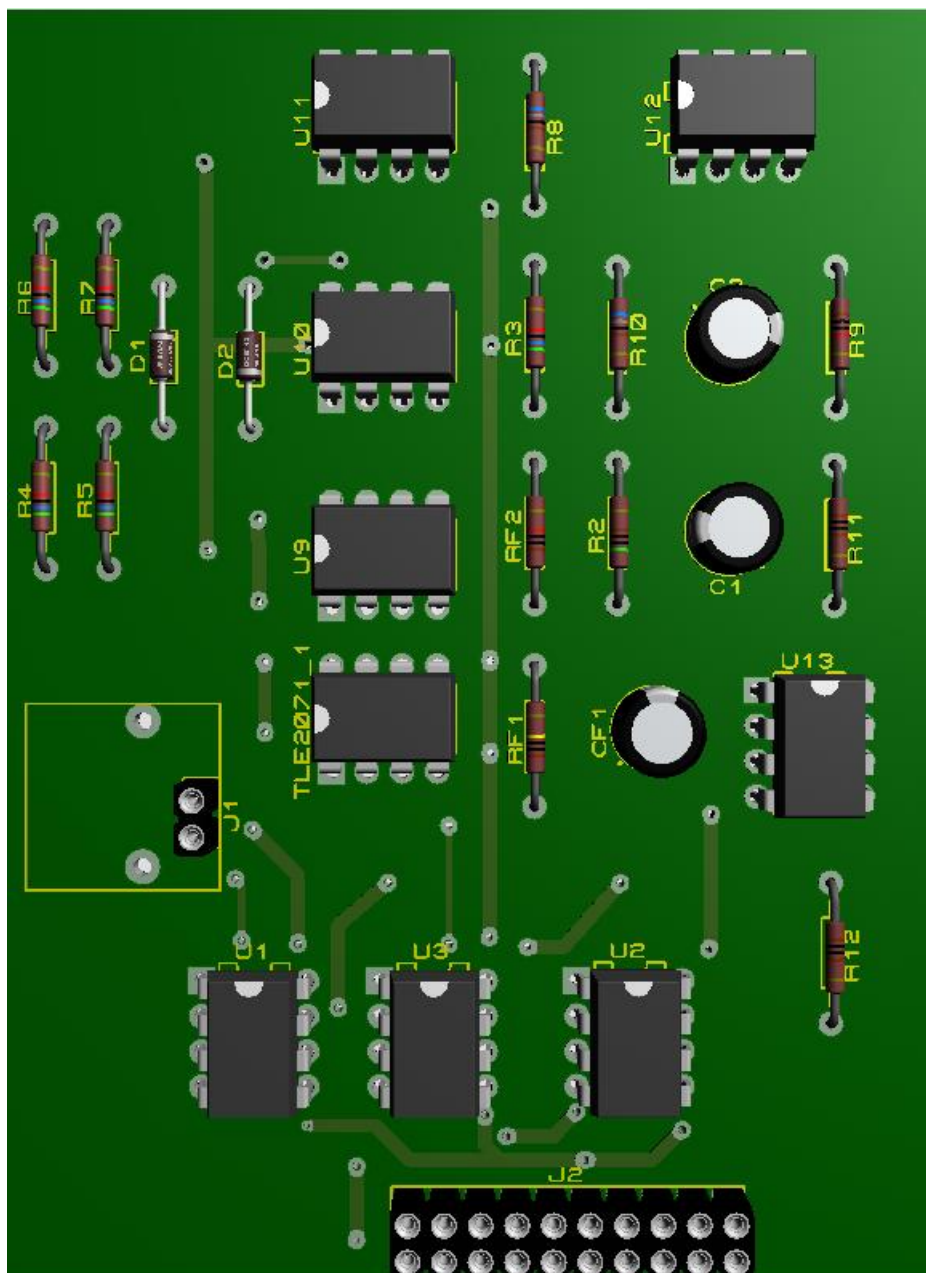
**JOHANA, E. Hardware development of Electrical Capacitance tomography for imaging a mixture of water and oil,** 2011.

## ANEXOS

## Anexo A – Esquemático Eléctrico Circuito Placa Principal



## Anexo B – Visualização 3D Circuito Elétrico Placa Principal



## Anexo C – Visualização 3D Circuito Elétrico Placa Mãe

