

**INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE
SANTA CATARINA – CAMPUS FLORIANÓPOLIS
DEPARTAMENTO ACADÊMICO DE ELETRÔNICA
CURSO SUPERIOR DE ENGENHARIA ELETRÔNICA**

GUSTAVO VIGARANI SCALCO

**COVERSOR BOOST APLICADO AO DESENVOLVIMENTO DE
CONVERSORES CA-CA HÍBRIDOS**

FLORIANÓPOLIS, 2020

**INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE
SANTA CATARINA – CAMPUS FLORIANÓPOLIS
DEPARTAMENTO ACADÊMICO DE ELETRÔNICA
CURSO SUPERIOR DE ENGENHARIA ELETRÔNICA**

GUSTAVO VIGARANI SCALCO

**COVERSOR BOOST APLICADO AO DESENVOLVIMENTO DE
CONVERSORES CA-CA HÍBRIDOS**

Trabalho de Conclusão de Curso submetido
ao Instituto Federal de Educação, Ciência e
Tecnologia de Santa Catarina como parte
dos requisitos para obtenção do título de
Engenheiro Eletrônico.

Orientador:
Flabio Alberto Bardemaker Batista, Dr. Eng

FLORIANÓPOLIS, 2020

Scalco, Gustavo V.

Conversor Boost aplicado ao desenvolvimento de conversores CA-CA híbridos / Gustavo Vigarani Scalco; Orientador: Flávio Alberto Bardemake Batista, Dr. Eng – Florianópolis, SC, 2020.

98 p. : il. color.

Trabalho de Conclusão de Curso (Eng. Eletrônica) – Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina. Inclui referências.

1. Eletrônica de Potência. 2. Boost PFC. 3. Conversor CA-CA.
I. Batista, Flávio A. B. II. Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina. III. Boost pfc bidirecional aplicado ao desenvolvimento de conversores CA-CA híbridos.

COVERSOR BOOST APLICADO AO DESENVOLVIMENTO DE CONVERSORES CA-CA HÍBRIDOS

GUSTAVO VIGARANI SCALCO

Este trabalho foi julgado adequado para obtenção do Título de Engenheiro Eletrônico e aprovado na sua forma final pela banca examinadora do Curso Superior de Engenharia Eletrônica do Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina.

Florianópolis, 22 de outubro de 2020.

Banca Examinadora:

**FLABIO ALBERTO
BARDEMAKER
BATISTA:71595902015**

Assinado de forma digital por
FLABIO ALBERTO BARDEMAKER
BATISTA:71595902015
Dados: 2020.11.16 10:15:24
-03'00'

Flabio Alberto Bardemaker Batista, Dr. Eng

**CLOVIS ANTONIO
PETRY:89207041
987**

Assinado de forma digital
por CLOVIS ANTONIO
PETRY:89207041987
Dados: 2020.11.16 10:29:00
-03'00'

Clóvis Antônio Petry, Dr. Eng

**MAURO TAVARES
PERACA:670267100
87**

Assinado de forma digital por
MAURO TAVARES
PERACA:67026710087
Dados: 2020.11.13 11:55:56
-03'00'

Mauro Tavares Peraça, Dr. Eng

AGRADECIMENTOS

Agradeço à minha família pelo apoio e incentivo para atingir meus objetivos.

Agradeço ao meu orientador Flávio Alberto Bardemaker Batista pela oportunidade e pela dedicação de seu tempo ao meu projeto de pesquisa.

Agradeço aos meus colegas do laboratório LPEE pela ajuda durante o projeto.

Agradeço ao Instituto Federal de Santa Catarina (IFSC) e todo seu corpo docente.

RESUMO

Este trabalho apresenta o estudo de um conversor Boost PFC bidirecional aplicado a um conversor híbrido. O objetivo foi desenvolver um conversor híbrido que opere com fluxo bidirecional de energia e satisfaça os requisitos de regulação de tensão. O estudo se apoiou inicialmente, em um trabalho realizado no IFSC por de Faveri (2018), o qual tratou de estratégias de controle para conversores híbridos. Estes conversores misturam a tecnologia lenta a base de relés e rápida a base de transistores para proporcionar uma menor variação de tensão na saída. No presente trabalho, a metodologia empregada consistiu em pesquisas bibliográficas de vários autores, simulações para validar os cálculos e o funcionamento do circuito, além do desenvolvimento de placas de circuito impresso para os testes práticos. Apresentam-se o equacionamento, os cálculos e resultados de simulações dos conversores utilizados e, posteriormente, o detalhamento dos resultados obtidos na implementação prática.

Palavras-chave: Eletrônica de Potência. Boost PFC. Conversor CA-CA. Conversor Híbrido.

ABSTRACT

This work presents a study of a bidirectional Boost PFC converter applied on a hybrid converter. The objective was to develop a hybrid converter with bidirectional energy flow and that satisfies the voltage regulation parameters. Based on a previously work produce by Faveri (2018), which studied modern control technics applied on hybrid converters. These converters utilize slow switching technology and fast switching technology, such as relays and transistors, to provide a more stable voltage. The methodology of this work has consisted of bibliographic research, simulation and development of printed circuit boards for the practical experiments. The equation, simulation results of the converters and the results obtained in the practical experiments are presented.

Keywords: Power Electronics. Boost PFC. AC-AC Converter. Hybrid Converter.

LISTA DE ILUSTRAÇÕES

| | |
|--|----|
| Figura 1 – Diagrama de blocos do sistema simplificado | 19 |
| Figura 2 – Boost PFC Bidirecional | 21 |
| Figura 3 – Funcionamento durante o semiciclo positivo em um período T de chaveamento. a) Primeiro ciclo de armazenamento b) Primeiro ciclo de transferência | 21 |
| Figura 4 – Funcionamento durante o semiciclo positivo em um período T de chaveamento. a) Segundo ciclo de armazenamento. b) Segundo ciclo de transferência | 22 |
| Figura 5 – Funcionamento durante o semiciclo negativo em um período T de chaveamento. a) Primeiro ciclo de armazenamento. b) Primeiro ciclo de transferência | 22 |
| Figura 6 – Funcionamento durante o semiciclo negativo em um período T de chaveamento. a) Segundo ciclo de armazenamento. b) Segundo ciclo de transferência | 23 |
| Figura 7 – Principais formas de onda. a) Semiciclo positivo. b) Semiciclo negativo..... | 24 |
| Figura 8 – Inversor..... | 25 |
| Figura 9 – Estratégia de modulação PWM | 26 |
| Figura 10 – Principais formas de onda. a) Semiciclo positivo. b) Semiciclo negativo..... | 27 |
| Figura 11 – Circuito PLL monofásico..... | 28 |
| Figura 12 – Control card com o TMS320F28335 | 29 |
| Figura 13 – Variação da tensão de saída em função da tensão de entrada | 31 |
| Figura 14 – Variação da tensão de saída em função número de taps..... | 32 |
| Figura 15 – Resultado do projeto | 34 |
| Figura 16 – Comportamento da tensão de saída em relação a tensão de entrada | 34 |
| Figura 17 – Curva de funcionamento do estabilizador projetado..... | 35 |
| Figura 18 – Tensões médias no indutor do Boost durante um período de chaveamento..... | 35 |
| Figura 19 – Modelo médio de pequenos sinais..... | 39 |
| Figura 20 – Diagrama de blocos da malha de corrente..... | 40 |
| Figura 21 – Diagrama de blocos da malha de tensão | 40 |
| Figura 22 – Diagrama de blocos do compensador PI | 41 |

| | |
|---|----|
| Figura 23 – Resposta em frequência para o controle de tensão | 45 |
| Figura 24 – Resposta em frequência para o controle de corrente | 45 |
| Figura 25 – Oscilação da tensão de saída | 46 |
| Figura 26 – Corrente do indutor comparada à tensão de entrada | 46 |
| Figura 27 – Corrente do indutor comparada à referência senoidal..... | 47 |
| Figura 28 – Corrente nas chaves | 47 |
| Figura 29 – Corrente no capacitor..... | 48 |
| Figura 30 – IRF540: (a) RDS em função da temperatura. (b) ID em função da temperatura | 49 |
| Figura 31 – Tensões médias no indutor do inversor durante um período de chaveamento..... | 51 |
| Figura 32 – Circuito equivalente do inversor | 54 |
| Figura 33 – Diagrama de blocos do controle do inversor | 54 |
| Figura 34 – Resposta em frequência do compensador..... | 57 |
| Figura 35 – Tensão antes e após a filtragem..... | 57 |
| Figura 36 – Correntes nas chaves..... | 58 |
| Figura 37 – Sincronização da tensão de referência para uma entrada sem ruídos..... | 59 |
| Figura 38 – Sincronização da tensão de referência para uma entrada com ruídos..... | 60 |
| Figura 39 – Ângulo de referência e potência trifásica para uma entrada com ruídos..... | 60 |
| Figura 40 – Diagrama de blocos do sistema simplificado | 61 |
| Figura 41 – Resposta em frequência do compensador..... | 63 |
| Figura 42 – Tensão de saída corrigida | 63 |
| Figura 43 – Oscilação da tensão de saída corrigida | 64 |
| Figura 44 – Tensão de saída do Boost..... | 64 |
| Figura 46 – Corrente do indutor do inversor. (a) Compensação positiva. (b) Compensação negativa | 66 |
| Figura 47 – Comportamento da saída para uma tensão distorcida na entrada do estabilizador..... | 66 |
| Figura 48 – Fluxograma da programação geral do processador | 67 |
| Figura 49 – Fluxograma da programação do controle do Boost. (a) malha de tensão (b) malha de corrente..... | 68 |
| Figura 50 – Fluxograma da programação do DPLL | 69 |

| | |
|--|----|
| Figura 51 – Fluxograma da programação do controle do inversor | 70 |
| Figura 52 – Diagrama de ligações do sensor LV20-P | 71 |
| Figura 53 – Diagrama de ligações do transdutor LTSP 25-NP | 72 |
| Figura 54 – Relação entre o número de espiras e o ganho de corrente | 72 |
| Figura 55 – Ligações utilizadas no LTSP 25-NP | 73 |
| Figura 56 – Filtro passa-baixas MFB | 73 |
| Figura 57 – Resposta em frequência do filtro passa-baixas MFB | 74 |
| Figura 58 – Gate Driver C1.0, INEP - 2012 | 75 |
| Figura 59 – Vista superior da placa de potência | 76 |
| Figura 60 – Vista inferior da placa de potência | 76 |
| Figura 61 – Vista superior da placa de controle e condicionamento | 77 |
| Figura 62 – Vista inferior da placa de controle e condicionamento | 77 |
| Figura 63 – Protótipo | 78 |
| Figura 64 – Variação crescente da tensão da entrada | 79 |
| Figura 65 – Variação decrescente da tensão da entrada | 79 |
| Figura 66 – Comportamento da tensão de saída em relação a variação da tensão da entrada para o primeiro estabilizador | 80 |
| Figura 67 – Comportamento da tensão de saída para o segundo estabilizador com tensão de alimentação 115 V | 80 |
| Figura 68 – Comportamento da tensão de saída para o segundo estabilizador com tensão de alimentação 220 V | 81 |
| Figura 69 – Oscilação da tensão de saída para o terceiro estabilizador | 81 |
| Figura 70 – Saída do inversor em comparação à tensão de saída do estabilizador | 82 |
| Figura 71 – Circuito para simulação do estabilizador | 86 |
| Figura 72 – Circuito para simulação do Boost | 87 |
| Figura 73 – Circuito para simulação do inversor | 88 |
| Figura 74 – Circuito para simulação do sistema completo | 89 |
| Figura 75 – Esquemático do conversor Boost | 90 |
| Figura 76 – Esquemático do inversor | 90 |
| Figura 77 – Esquemático dos circuitos de comando | 91 |
| Figura 78 – Esquemático dos sensores de tensão | 91 |
| Figura 79 – Esquemático dos filtros dos sensores de tensão do estabilizador ... | 92 |
| Figura 80 – Esquemático dos filtros dos sensores de tensão e corrente do conversor Boost | 93 |

LISTA DE TABELAS

| | |
|--|----|
| Tabela 1 – Valores exatos para a oscilação da saída em função do número de taps | 33 |
| Tabela 2 – Grandezas para o projeto do Boost | 42 |
| Tabela 3 – Resultado dos cálculos..... | 42 |
| Tabela 4 – Parâmetros para o projeto do compensador da malha de corrente .. | 43 |
| Tabela 5 – Parâmetros para o projeto do compensador da malha de tensão | 43 |
| Tabela 6 – Grandezas calculadas para o compensador de corrente..... | 44 |
| Tabela 7 – Grandezas calculadas para o compensador de tensão | 44 |
| Tabela 8 – Comparação entre os valores calculados e os obtidos em simulação | 48 |
| Tabela 9 – Grandezas consideradas no cálculo das perdas | 49 |
| Tabela 10 – Perdas na chave..... | 50 |
| Tabela 11 – Valores para o projeto do inversor | 55 |
| Tabela 12 – Resultado dos cálculos..... | 56 |
| Tabela 13 – Parâmetros para o projeto do compensador do inversor | 56 |
| Tabela 14 – Grandezas calculadas para o compensador do inversor | 56 |
| Tabela 15 – Comparação entre os valores calculados e os obtidos em simulação | 58 |
| Tabela 16 – Perdas na chave..... | 59 |
| Tabela 17 – Valores para o projeto do filtro do inversor para o sistema completo | 61 |
| Tabela 18 – Parâmetros para o projeto do novo compensador do inversor..... | 62 |
| Tabela 19 – Grandezas calculadas para o novo compensador do inversor..... | 62 |
| Tabela 20 – Componentes estipulados e calculados para o filtro passa-baixas . | 74 |

LISTA DE SÍMBOLOS

| | |
|--------------------------|--|
| f_{sw} | Frequência de comutação |
| f_r | Frequência da rede |
| D | Razão cíclica |
| V_{in} | Tensão de entrada do estabilizador |
| V_{est} | Tensão de saída do estabilizador |
| V_{out} | Tensão de saída compensada do sistema completo |
| $I_{sw1}, I_{sw2} \dots$ | Corrente do interruptor 1, corrente do interruptor 2 ... |
| I_{swT}^{AVG} | Corrente média do interruptor em um período de comutação |
| I_{sw}^{AVG} | Corrente média do interruptor em um período completo de rede |
| $I_{sw\omega}^{AVG}$ | Corrente média do interruptor em um meio período de rede |
| I_{swT}^{RMS} | Corrente eficaz do interruptor em um período de comutação |
| I_{sw}^{RMS} | Corrente eficaz do interruptor em um período completo de rede |
| $I_{sw\omega}^{RMS}$ | Corrente eficaz do interruptor em um meio período de rede |
| V_{sw}^p | Tensão de pico do interruptor |
| I_C | Corrente do capacitor do conversor Boost |
| I_{CT}^{RMS} | Corrente eficaz do capacitor do conversor Boost em um período de comutação |
| $I_{C\omega}^{RMS}$ | Corrente eficaz do capacitor do conversor Boost em um período de rede |
| I_L | Corrente do indutor do conversor Boost |
| I_L^{RMS} | Corrente eficaz do indutor do conversor Boost |
| I_L^p | Corrente de pico do indutor do conversor Boost |
| I_{ob} | Corrente de saída do conversor Boost |
| $\Delta I_{m\acute{a}x}$ | Oscilação máxima da corrente do indutor do conversor Boost |
| P_{ob} | Potência de saída do conversor Boost |
| V_L | Tensão do indutor do conversor Boost |
| V_{ib} | Tensão de entrada do conversor Boost |
| V_{ib}^{pp} | Tensão pico a pico de entrada do conversor Boost |
| V_{ib}^{RMS} | Tensão eficaz de entrada do conversor Boost |

| | |
|--------------|--|
| V_{ob} | Tensão de saída do conversor Boost |
| ΔV_c | Oscilação de tensão do capacitor do conversor Boost |
| α | Relação entre a tensão de pico da entrada e a tensão de saída do conversor Boost |
| V_{iinv} | Tensão de entrada do inversor |
| V_{oinv} | Tensão de saída do inversor |
| m | Índice de modulação do inversor |
| C_f | Capacitor do filtro do inversor |
| L_f | Indutor do filtro do inversor |
| R_o | Resistência de carga do inversor |
| Cx | Função de transferência do compensador PI |
| Gi | Função de transferência da malha de corrente |
| Gv | Função de transferência da malha de tensão |
| H | Função de transferência de malha aberta |
| ω_c | Frequência de cruzamento em zero |
| ω_z | Frequência do zero do compensador PI |
| k_c | Ganho proporcional |
| k_x | Ganho de realimentação |
| $kpwm$ | Ganho de modulação PWM |
| z_v | Frequência do zero do compensador PID |
| p_v | Frequência do pólo do compensador PID |
| ζ | Fator de amortecimento |
| V_p | Tensão de pico da onda triangular de controle |
| Vp^{ref} | Tensão de pico da senóide de referência |
| MF | Margem de fase |
| P_{cond} | Perdas por condução |
| P_{com} | Perdas por comutação |
| P_{total} | Perdas totais |
| $R_{DS(ON)}$ | Resistência entre dreno e source |
| t_r | Tempo de subida do interruptor |
| t_f | Tempo de descida do interruptor |

| | |
|----------------|--|
| R_{ja} | Resistência térmica entre junção e ambiente |
| T_j | Temperatura da junção |
| T_a | Temperatura ambiente |
| $H_{LP}(f)$ | Função de transferência do filtro passa-baixas |
| K | Fator de ganho do filtro passa-baixas |
| FSF | Fator de escala da frequência de corte |
| f_c | Frequência de corte |
| Q | Fator de qualidade |
| $x(k)$ | Equação discretizada de x |
| $PI(s)$ | Função de transferência do compensador PI do PLL |
| $I(s)$ | Função de transferência do integrador do PLL |
| V_{N+1} | Relação de transformação para cada <i>tap</i> do estabilizador |
| Δ | Oscilação de tensão em função do número de <i>taps</i> |
| γ_{RMS} | Cálculo do valor RMS utilizando somatório |

SUMÁRIO

| | | |
|------------|---|-----------|
| 1 | INTRODUÇÃO | 17 |
| 1.1 | Justificativa..... | 18 |
| 1.2 | Definição do problema | 18 |
| 1.3 | Objetivo geral..... | 18 |
| 1.4 | Objetivos específicos | 18 |
| 2 | FUNDAMENTAÇÃO TEÓRICA | 19 |
| 2.1 | Conversor híbrido..... | 19 |
| 2.2 | Estabilizador | 20 |
| 2.3 | Boost PFC bidirecional..... | 20 |
| 2.4 | Inversor | 25 |
| 2.5 | Sinal de referência utilizando DPLL..... | 27 |
| 2.6 | TMS320F28335 | 29 |
| 3 | METODOLOGIA..... | 30 |
| 4 | DESENVOLVIMENTO DO PROJETO..... | 31 |
| 4.1 | Projeto do estabilizador | 31 |
| 4.1.1 | Cálculos | 33 |
| 4.1.2 | Resultados da simulação | 34 |
| 4.2 | Projeto do Boost PFC bidirecional | 35 |
| 4.2.1 | Indutor..... | 36 |
| 4.2.2 | Capacitor..... | 37 |
| 4.2.3 | Semicondutores de potência..... | 37 |
| 4.2.4 | Controle de tensão e corrente..... | 39 |
| 4.2.5 | Cálculos | 42 |
| 4.2.6 | Resultados da simulação | 46 |
| 4.2.7 | Cálculo das perdas | 48 |
| 4.3 | Projeto do inversor | 50 |
| 4.3.1 | Semicondutores de potência..... | 51 |
| 4.3.2 | Cálculos | 55 |
| 4.3.3 | Resultados da simulação | 57 |
| 4.3.4 | Cálculos das perdas | 58 |
| 4.4 | Projeto do DPLL..... | 59 |

| | | |
|------------|--|-----------|
| 4.4.1 | Resultados da simulação | 59 |
| 4.5 | Sistema completo | 61 |
| 4.5.1 | Resultados da simulação | 63 |
| 4.6 | Programação do processador | 67 |
| 4.6.1 | Programação do conversor Boost | 67 |
| 4.6.2 | Programação do DPLL..... | 68 |
| 4.6.3 | Programação do controle do inversor | 69 |
| 4.7 | Sensoriamento e filtragem | 70 |
| 5 | RESULTADOS EXPERIMENTAIS | 75 |
| 5.1 | Desenvolvimento do protótipo..... | 75 |
| 5.2 | Testes dos estabilizadores..... | 78 |
| 5.3 | Teste do Inversor em malha fechada | 82 |
| 6 | CONCLUSÃO..... | 83 |
| | REFERÊNCIAS | 84 |
| | APÊNDICES..... | 85 |
| | APÊNDICE A – CIRCUITO PARA SIMULAÇÃO DO ESTABILIZADOR | 86 |
| | APÊNDICE B – CIRCUITO PARA SIMULAÇÃO DO BOOST | 87 |
| | APÊNDICE C – CIRCUITO PARA SIMULAÇÃO DO INVERSOR | 88 |
| | APÊNDICE D – CIRCUITO PARA SIMULAÇÃO DO SISTEMA COMPLETO..... | 89 |
| | APÊNDICE E – ESQUEMÁTICOS | 90 |
| | APÊNDICE F – PROGRAMAÇÃO GERAL | 94 |
| | APÊNDICE G – PROGRAMAÇÃO DO CONTROLE DO BOOST | 96 |
| | APÊNDICE H – PROGRAMAÇÃO DO DPLL | 97 |
| | APÊNDICE I – PROGRAMAÇÃO DO CONTROLE DO INVERSOR..... | 98 |

1 INTRODUÇÃO

A maioria dos estabilizadores utilizam uma tecnologia antiga a base de relés e servem como amenizadores para os problemas de instabilidade da rede elétrica, impedindo que os equipamentos tenham funcionamento inadequado.

A tensão fornecida pelos estabilizadores é relativamente estável, entretanto, segundo Faveri (2018), muitos equipamentos são sensíveis a pequenas variações em sua alimentação, como por exemplo, cargas hospitalares (equipamentos chamados eletromédicos), cargas industriais ou laboratoriais, como fornos, sondas, sensores, cargas de transmissão de áudio e vídeo digital, ou mesmo cargas de tecnologia da informação, como as encontradas em *Data Centers*.

Para obter uma variação menor na tensão de saída, é possível acrescentar ao estabilizador conversores a base de transistores que realizam a compensação da tensão e proporcionam uma tensão mais estável. Esse sistema é denominado conversor híbrido.

No trabalho anterior, elaborado por Faveri em 2018, foi desenvolvido um conversor híbrido com fluxo unidirecional de energia, ou seja, a compensação de tensão do estabilizador ocorria apenas para a topologia abaixadora. O próximo passo foi projetar um circuito eletrônico que possibilitasse um fluxo bidirecional de energia, no sentido da fonte para a carga e vice-versa, para operação com a topologia abaixadora e elevadora.

O conversor híbrido unidirecional utiliza um ponte retificadora de diodos com filtro capacitivo na etapa de conversão DC, já o bidirecional exige o uso de um conversor chaveado.

Em conversores do tipo PFC, pode-se obter uma corrente na entrada praticamente senoidal e em fase com a tensão e entrada por meio da utilização de uma corrente senoidal de referência na lógica de chaveamento dos transistores. Desse modo, a vantagem em utilizar um conversor Boost PFC na etapa bidirecional é que seu fator de potência é praticamente unitário, não afetando o fator de potência do estabilizador.

1.1 Justificativa

Por meio de conversores já consolidados e com controle conhecido e que podem operar de forma bidirecional, pode-se melhorar o funcionamento do estabilizador convencional reduzindo a variação da sua tensão de saída tanto na topologia abaixadora quanto na abaixadora e elevadora, de forma a atender cargas sensíveis. Dessa forma, pode-se obter a vantagem da regulação de tensão associada a um alto fator de potência e baixa distorção harmônica geral quando comparado a retificação por ponte de diodos na versão unidirecional.

1.2 Definição do problema

Seria possível projetar um conversor CA-CC que permita o fluxo bidirecional de energia, possibilitando a compensação de tensão para o estabilizador com topologia abaixador e elevador?

1.3 Objetivo geral

Desenvolver um conversor híbrido que opere com fluxo bidirecional de energia e satisfaça os requisitos de regulação de tensão a partir do desenvolvimento de conversores a base de transistores.

1.4 Objetivos específicos

- a) Projetar um conversor Boost PFC bidirecional;
- b) Projetar um inversor;
- c) Comprovar a validade dos projetos por meio de simulações;
- d) Desenvolver protótipos;
- e) Comprovar o funcionamento do sistema por meio de testes práticos.

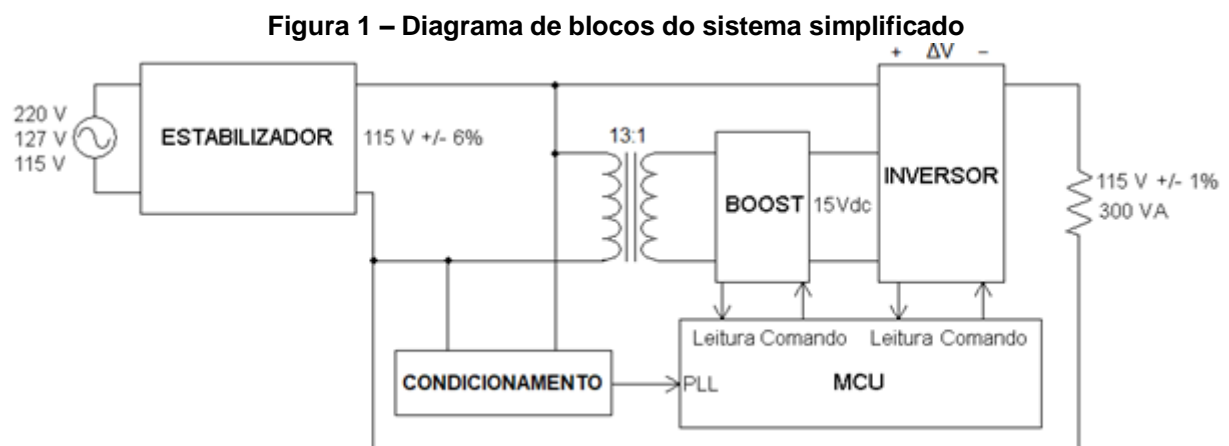
2 FUNDAMENTAÇÃO TEÓRICA

Neste capítulo será explicado o funcionamento teórico de cada bloco que compõe o sistema.

2.1 Conversor híbrido

Um conversor híbrido é um conversor que emprega uma tecnologia de chaveamento mais lenta por meio da utilização de relés associada a uma tecnologia de chaveamento rápida usando transistores. O controle utilizando transistores permite um ajuste mais eficaz da tensão sobre a carga, proporcionando uma tensão com menor variação quando comparada ao chaveamento unicamente por relés.

A Figura 1 mostra o diagrama de blocos do sistema simplificado. O sistema é composto por um estabilizador comercial que fornece uma tensão de 115 V, um circuito Boost que gera uma tensão contínua e um inversor que realiza a compensação da tensão fornecida à carga. A etapa de condicionamento da tensão de saída do estabilizador serve para geração do sinal de sincronismo para o inversor.



Fonte: Elaboração própria (2020).

A tensão de saída do conversor Boost foi definida a partir dos 6 % de oscilação da saída do estabilizador, ou seja, 9,76 Vpp. Considerando uma margem de segurança, definiu-se o valor de 15 V, o qual serviu como referência para a escolha da relação de transformação de 13:1 do transformador auxiliar.

2.2 Estabilizador

Os estabilizadores são equipamentos que mantêm a tensão de sua saída dentro de uma determinada faixa com relação a variações da alimentação da rede elétrica, protegendo a carga e também fornecendo uma energia de maior qualidade por meio da eliminação de ruídos. Essa faixa depende da quantidade de *taps* do autotransformador utilizado, de modo que ela é tão menor quanto maior for o número de *taps*.

Os estabilizadores podem utilizar um autotransformador abaixador ou elevador e abaixador. O primeiro mantém a tensão de saída menor ou igual a nominal, enquanto que o segundo possui uma variação para mais e para menos.

Por meio da leitura da tensão eficaz da rede é possível determinar a lógica de chaveamento dos *taps*.

A norma NBR14373 de 2006 fixa os requisitos mínimos exigíveis de desempenho e segurança para estabilizadores de tensão de potência de até 3 kVA. Entre os requisitos de projeto está a exigência de funcionamento dentro de uma faixa mínima de alimentação de 45 % para tensões nominais abaixo de 150 V e de 40 % para tensões acima de 150 V e a obrigatoriedade da tensão de saída estar dentro de uma variação máxima de ± 6 %. A norma não impõe uma distribuição específica dessas porcentagens, de forma que ela é de livre escolha para o fabricante (ABNT, 2006).

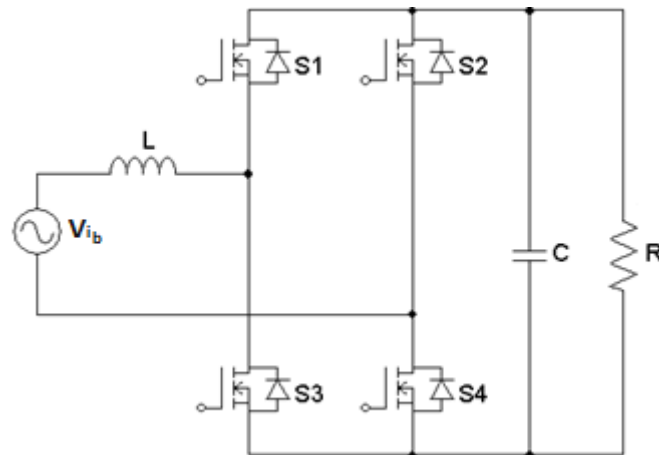
2.3 Boost PFC bidirecional

O conversor Boost PFC é um conversor estático que recebe uma tensão alternada em sua entrada e fornece em sua saída uma tensão contínua de amplitude maior e com fator de potência muito próximo da unidade.

Segundo Lazzarin e Barcelos (2019), cargas não-lineares e cargas comutadas injetam um elevado conteúdo harmônico na rede, ocasionando distorção harmônica de tensão e corrente, além de baixo fator de potência. Como resultado, ocorre o aquecimento excessivo dos condutores, erros em equipamentos de medição, interferências eletromagnéticas e problemas em equipamentos ligados a rede elétrica. Sendo assim, o Boost PFC pode ser aplicado para corrigir o fator de potência e a distorção harmônica.

A operação do conversor Boost PFC bidirecional no modo de condução contínua é caracterizada por apresentar somente as etapas de armazenamento e de transferência. Nesse modo de operação, a corrente do indutor não passa pelo zero a cada período de comutação. A Figura 2 apresenta o conversor utilizado.

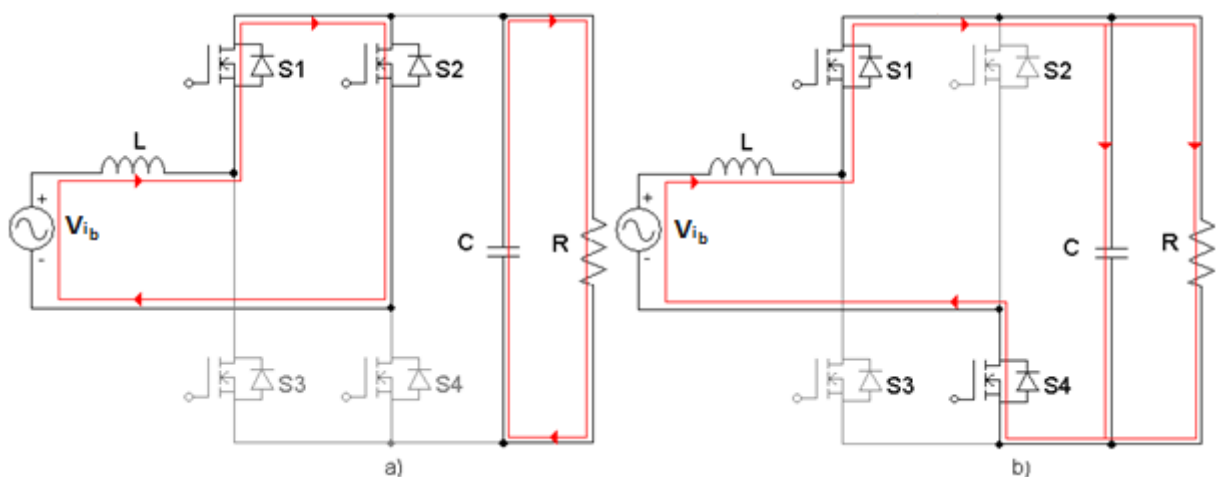
Figura 2 – Boost PFC Bidirecional



Fonte: Elaboração própria (2020).

Inicia-se a análise do funcionamento do circuito considerado primeiramente o semiciclo positivo da tensão de entrada. A Figura 3 apresenta o primeiro ciclo de armazenamento e transferência de energia. Energia é acumulada no indutor por meio da ativação das chaves S1 e S2 durante um tempo de DT segundos. Em seguida, a energia é transferida para o capacitor e carga por meio das chaves S1 e S4 durante Δt segundos. As chaves S2 e S4 tem ação complementar, assim como S1 e S3.

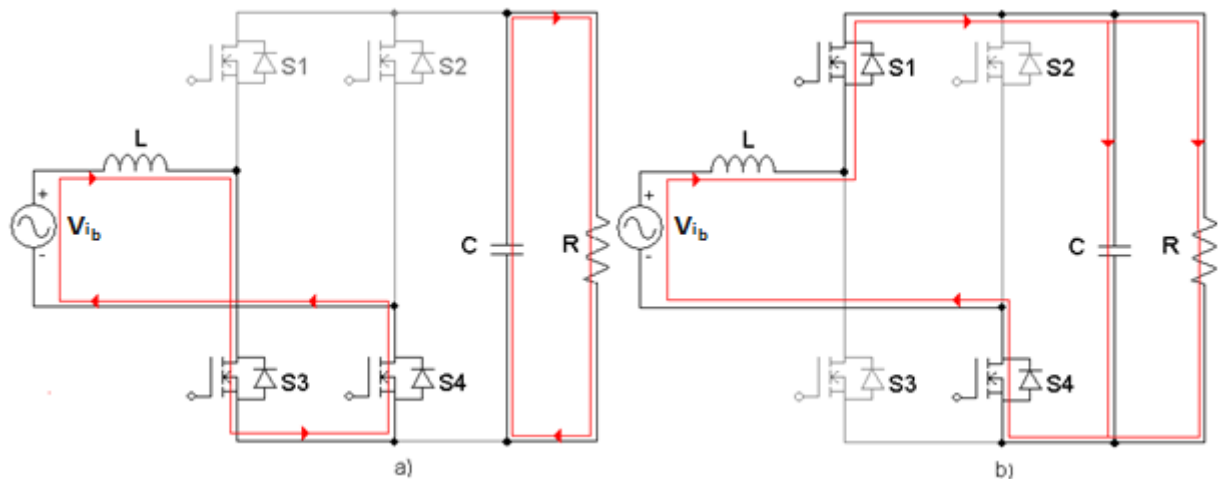
Figura 3 – Funcionamento durante o semiciclo positivo em um período T de chaveamento. a) Primeiro ciclo de armazenamento b) Primeiro ciclo de transferência



Fonte: Elaboração Própria (2020).

A Figura 4 mostra o segundo ciclo de armazenamento e transferência de energia. S3 e S4 conduzem por um tempo de DT segundos, armazenando energia no indutor. Depois, o capacitor e a carga recebem a energia por meio de S1 e S4 durante Δt segundos.

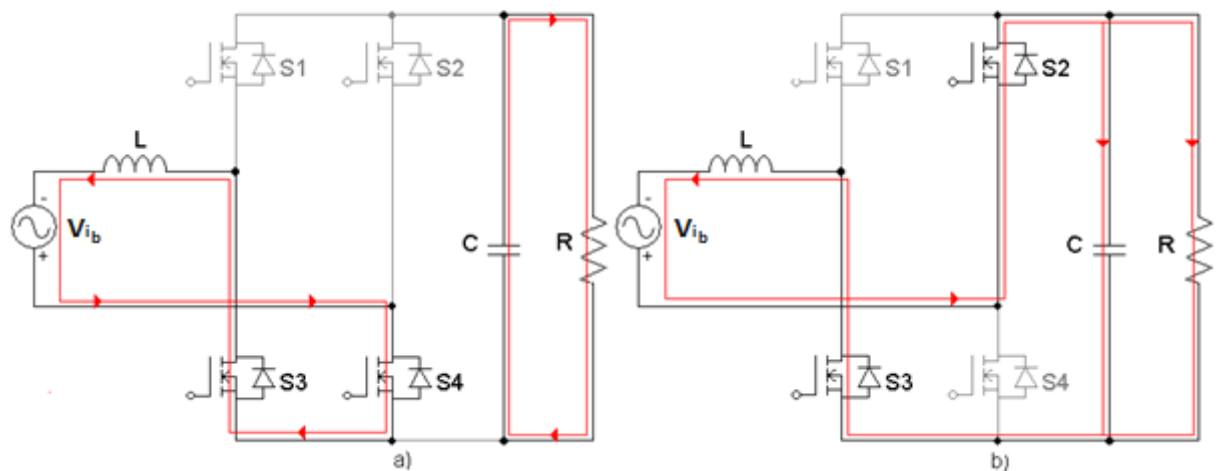
Figura 4 – Funcionamento durante o semiciclo positivo em um período T de chaveamento. a) Segundo ciclo de armazenamento. b) Segundo ciclo de transferência



Fonte: Elaboração Própria (2020).

O semiciclo negativo da tensão de entrada também possui dois ciclos de armazenamento e transferência de energia. O primeiro ciclo é apresentado pela Figura 5. S3 e S4 possibilitam o acúmulo de energia no indutor durante DT segundos, enquanto S2 e S3 realizam a transferência de energia durante Δt segundos.

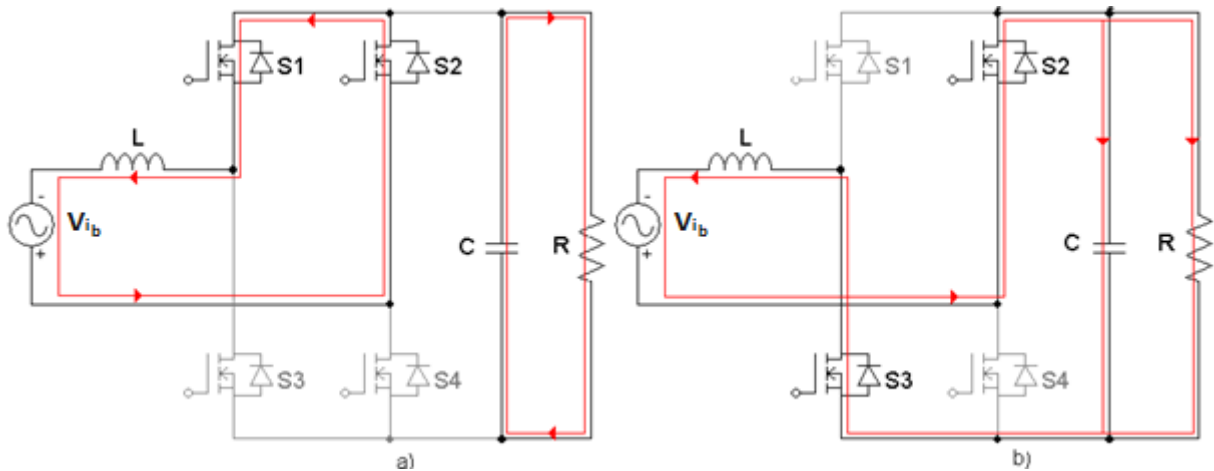
Figura 5 – Funcionamento durante o semiciclo negativo em um período T de chaveamento. a) Primeiro ciclo de armazenamento. b) Primeiro ciclo de transferência



Fonte: Elaboração Própria (2020).

O segundo ciclo é mostrado pela Figura 6. S1 e S2 possibilitam o acúmulo de energia no indutor, enquanto S2 e S3 realizam a transferência de energia.

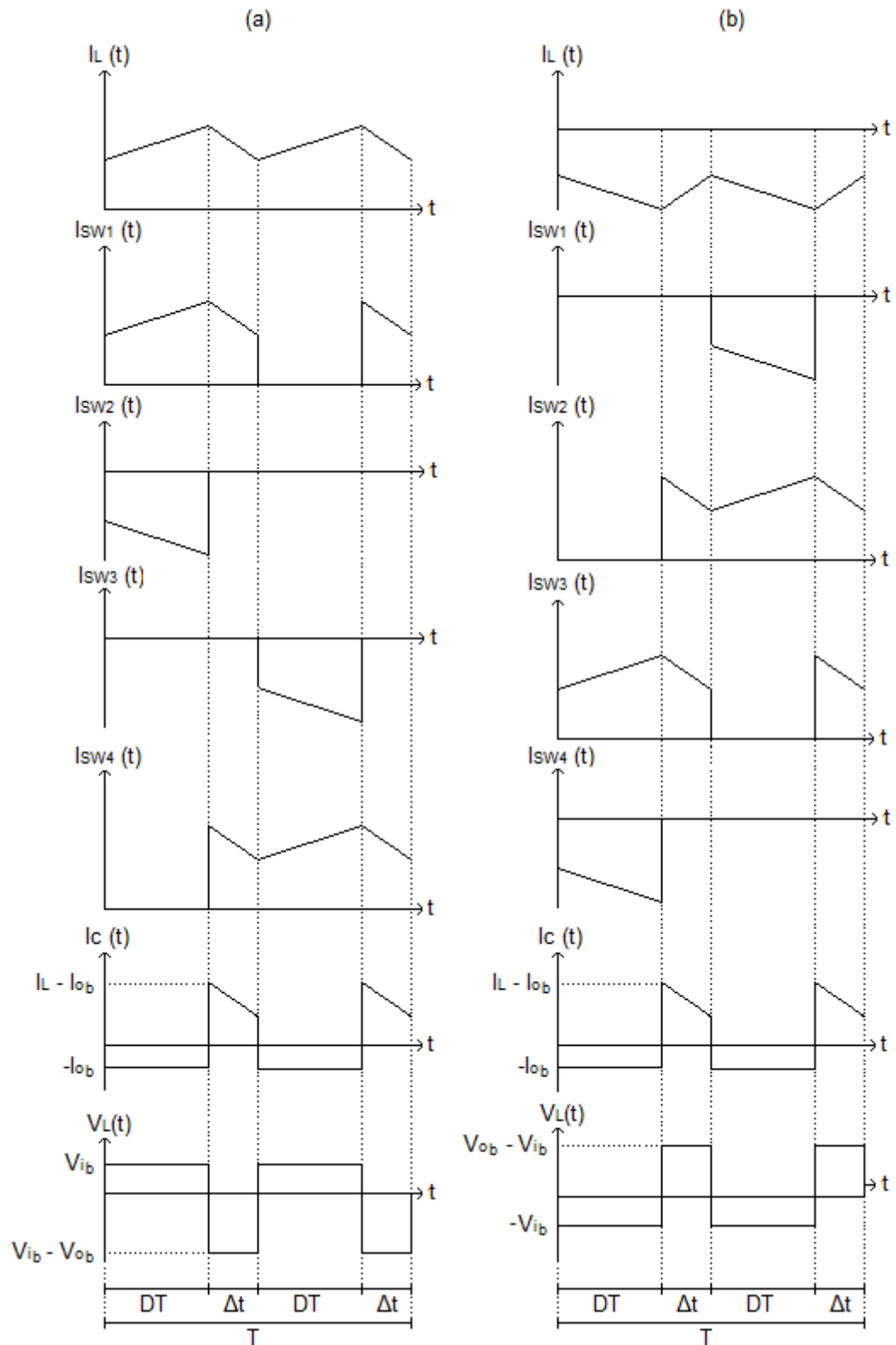
Figura 6 – Funcionamento durante o semiciclo negativo em um período T de chaveamento. a) Segundo ciclo de armazenamento. b) Segundo ciclo de transferência



Fonte: Elaboração Própria (2020).

As principais formas de onda em um período de comutação estão apresentadas na Figura 7.

Figura 7 – Principais formas de onda. a) Semiciclo positivo. b) Semiciclo negativo

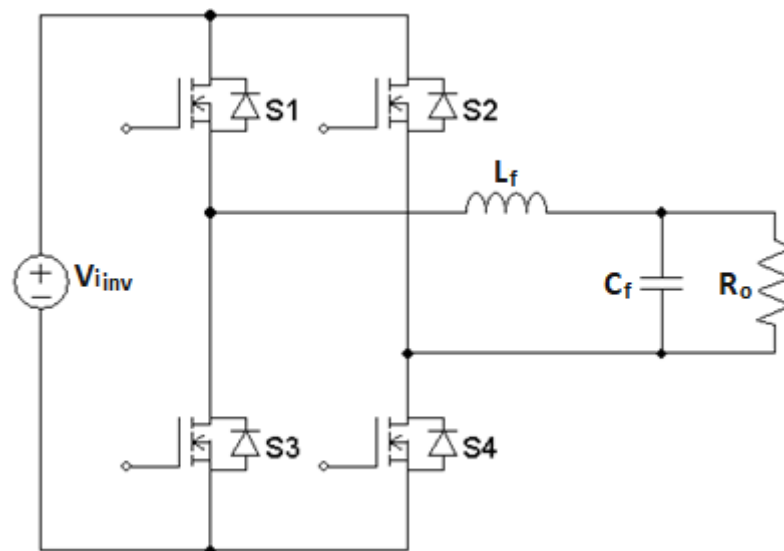


Fonte: Elaboração Própria (2020).

2.4 Inversor

Um inversor de tensão é um conversor CC-CA que fornece em sua saída uma tensão senoidal a partir de uma tensão contínua em sua entrada. A Figura 8 apresenta o circuito do inversor em ponte completa.

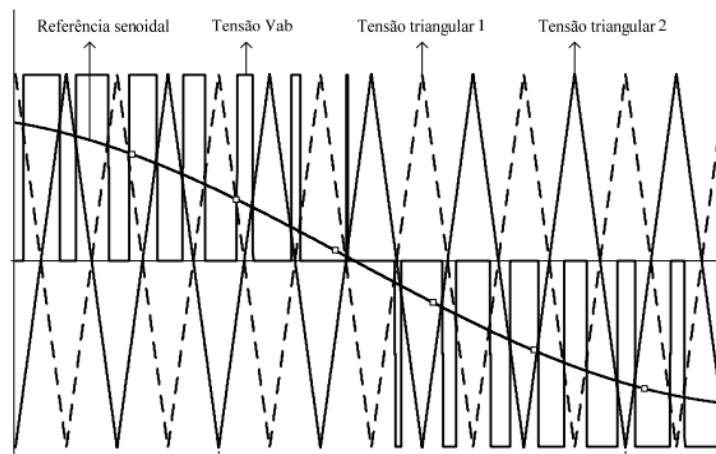
Figura 8 – Inversor



Fonte: Elaboração própria (2020).

Inicialmente, S1 e S4 são ativadas e conduzem a corrente de carga e a saída recebe a tensão de entrada proporcional ao fator de modulação. Ao serem bloqueadas, o indutor descarrega sua corrente por meio dos diodos das chaves 2 e 3. Depois, S2 e S3 estão ativadas e conduzem a corrente de carga e a saída recebe a tensão de entrada negativa proporcional ao fator de modulação. Ao serem desativadas, a corrente no indutor é descarregada pelos diodos dos interruptores 1 e 4.

A modulação PWM varia a razão cíclica dos interruptores em uma alta frequência de comutação suprimindo uma determinada tensão na saída em baixa frequência. Na modulação por largura de pulso senoidal, o sinal de referência senoidal modulante é comparado com um sinal portador triangular, o qual determina a frequência de comutação, gerando os pulsos de comando para um par de chaves. O outro par é acionado por um sinal defasado de 180° . A Figura 9 apresenta a estratégia de modulação (BARBI, 2007).

Figura 9 – Estratégia de modulação PWM

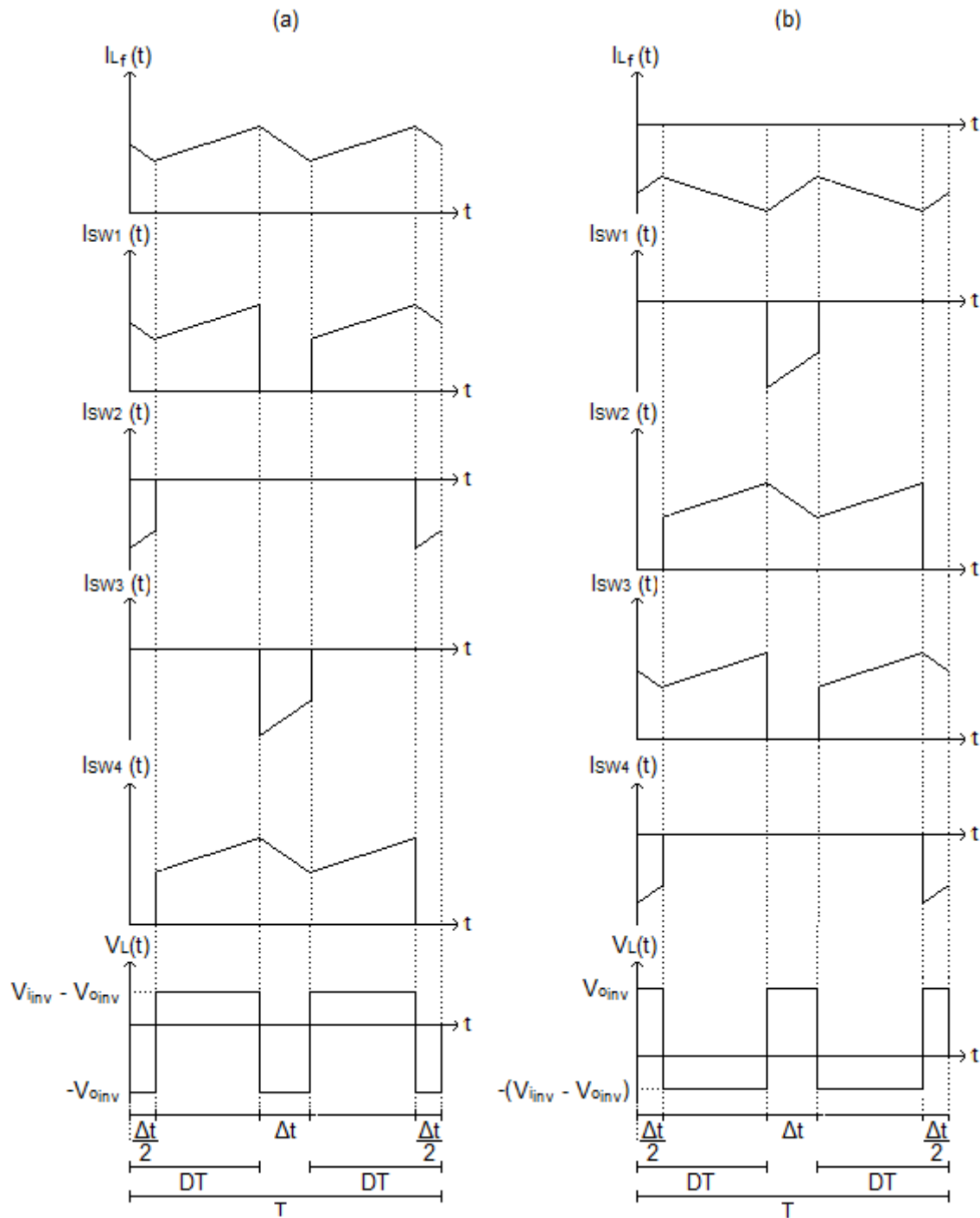
Fonte: Barbi (2007).

A tensão senoidal na saída possui sua amplitude alterada pelo fator de modulação, o qual é a relação entre a tensão de pico da saída e a tensão DC na entrada, e sua frequência fundamental determinada pela frequência da onda modulante.

A operação dos interruptores em alta frequência produz harmônicos indesejáveis na saída do inversor, sendo usualmente utilizado um filtro LC para que somente a parcela relativa a frequência fundamental esteja disponível na saída (BARBI, 2007).

As principais formas de onda em um período de comutação estão apresentadas na Figura 10.

Figura 10 – Principais formas de onda. a) Semiciclo positivo. b) Semiciclo negativo



Fonte: Elaboração própria (2020).

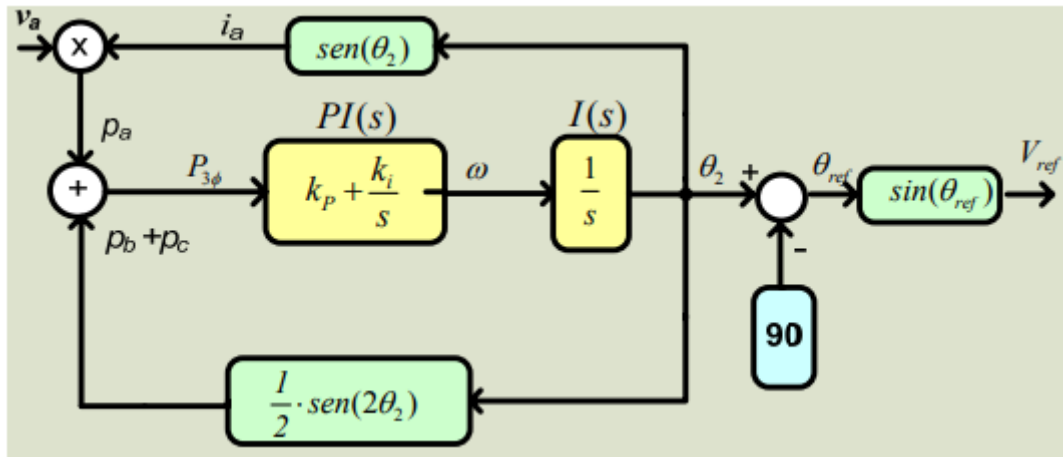
2.5 Sinal de referência utilizando DPLL

A tensão a ser compensada na saída do inversor deve ter a mesma fase e frequência da tensão de saída do estabilizador. Dessa maneira, é necessário sincronizar as duas tensões.

O DPLL (*Digital Phase Locked Loop*) é uma forma de gerar um sinal de sincronismo a partir de uma tensão de referência. Assim como Faveri em 2018, seguiu-se a metodologia descrita por Gomes (2007).

A Figura 11 mostra o circuito PLL monofásico, o qual é obtido por meio de simplificações do PLL trifásico. A tensão v_a é o sinal a partir do qual se obtém o sincronismo. Por meio do ângulo θ_2 , obtém-se a corrente virtual i_a , a partir da qual calcula-se a potência da fase a, e também são obtidas as potências das fases b e c. Da soma das 3 potências, surge uma potência trifásica. Um compensador PI faz então com que a potência trifásica estabilize em zero, restando apenas a frequência ω , e um integrador gera o ângulo θ_2 , o qual subtraído de 90° gera o ângulo de referência θ_{ref} . Dessa maneira, pode-se obter uma tensão sincronizada a partir do ângulo de referência.

Figura 11 – Circuito PLL monofásico



Fonte: Gomes (2007).

As Equações 1 e 2 apresentam as funções de transferência do compensador PI e do integrador, cujas respostas em frequência foram testadas e validadas por Gomes (2007) considerando o conteúdo harmônico e desbalanceamento das tensões da rede elétrica (Gomes, 2007).

$$PI(s) = \left(\frac{3500 + 116s}{s} \right) \quad (1)$$

$$I(s) = \frac{1}{s} \quad (2)$$

2.6 TMS320F28335

O TMS320F28335 é um processador digital de sinais (DSP), pertencente à família C2000, produzido pela Texas Instruments. Os processadores dessa família são otimizados para o processamento e atuação em aplicações de controle em malha fechada. O *control card* com o DSP está apresentado na Figura 12.

Entre as características mais importantes do processador estão sua arquitetura de 32 bits, operação com frequências de até 150 MHz, disponibilidade de 12 canais PWM e de 16 canais de ADC com resolução de 12 bits.

Figura 12 – Control card com o TMS320F28335



Fonte: Texas Instruments (2020).

3 METODOLOGIA

A metodologia empregada consistiu em pesquisa exploratória e bibliográfica de vários autores na área de eletrônica de potência e controle digital.

Utilizou-se o *software* de simulação PSIM para validar os cálculos e o funcionamento do circuito. Para o desenvolvimento dos *layouts* das placas empregou-se os *softwares* Kicad, Proteus e Altium. Para a programação do *firmware* foi utilizado o *software* Code Composer Studio.

4 DESENVOLVIMENTO DO PROJETO

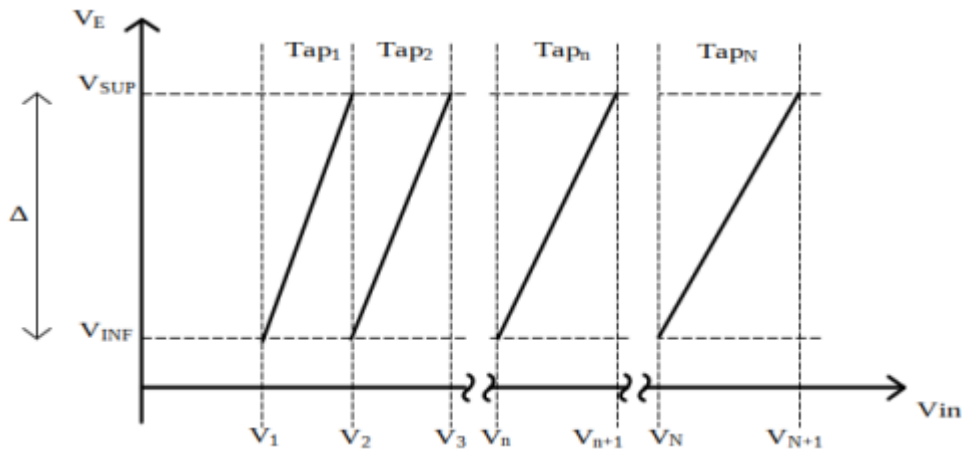
Neste capítulo apresenta-se o equacionamento, cálculo e resultados de simulação dos conversores que constituem o sistema completo a partir da fundamentação teórica prévia.

4.1 Projeto do estabilizador

Para estudar o comportamento do conversor híbrido e garantir a correta operação do sistema é necessário projetar um estabilizador, o qual será utilizado apenas durante as simulações, pois nos testes práticos serão usados estabilizadores comerciais.

A Figura 13 apresenta a curva de funcionamento do estabilizador, na qual a tensão de saída varia entre um valor máximo V_{SUP} e um valor mínimo V_{INF} , resultando em uma oscilação Δ . A partir da curva, chega-se em uma expressão que define a relação de transformação para cada *tap*, como mostra a Equação 3 (FAVERI, 2018).

Figura 13 – Variação da tensão de saída em função da tensão de entrada



Fonte: Faveri (2018).

$$V_{N+1} = \frac{V_{sup}}{V_{inf}} V_N \quad (3)$$

A oscilação da saída é tão maior quanto menor for a quantidade de *taps*, entretanto, essa relação é alterada de acordo com a distribuição da tensão de entrada. Dessa forma, o primeiro passo para o projeto do estabilizador é determinar o valor da oscilação para um determinado número de *taps* para um certo intervalo de

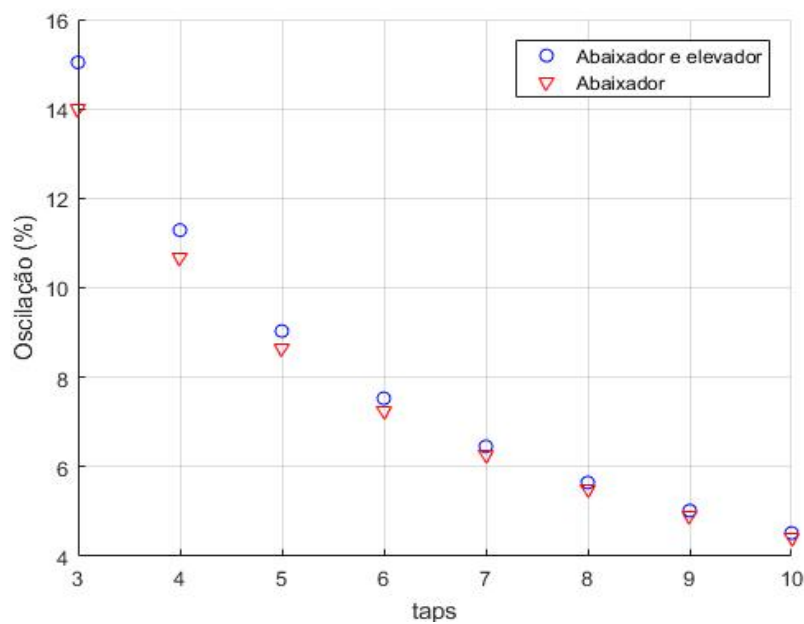
funcionamento. As Equações 4 e 5 mostram essa relação para a topologia abaixador e elevador e apenas abaixador, respectivamente (FAVERI, 2018).

$$\Delta = 2 \frac{\left(\sqrt[N]{\frac{V_{N+1}}{V_1}} - 1 \right)}{\left(\sqrt[N]{\frac{V_{N+1}}{V_1}} + 1 \right)} \quad (4)$$

$$\Delta = 1 - \sqrt[N]{\frac{V_1}{V_{N+1}}} \quad (5)$$

Para atender aos 45 % de variação da tensão de entrada exigido pela norma, definiu-se V_1 como 91 V e V_{N+1} como 143 V. Gerou-se então a relação apresentada pela Figura 14.

Figura 14 – Variação da tensão de saída em função número de *taps*.



Fonte: Elaboração própria (2020).

A Tabela 1 apresenta os valores exatos.

Tabela 1 – Valores exatos para a oscilação da saída em função do número de *taps*

| N | Δ% Abaixador e Elevador (%) | Δ% Abaixador (%) |
|-----------|------------------------------------|-------------------------|
| 3 | 15,03 | 13,99 |
| 4 | 11,29 | 10,68 |
| 5 | 9,04 | 8,64 |
| 6 | 7,53 | 7,26 |
| 7 | 6,45 | 6,25 |
| 8 | 5,65 | 5,49 |
| 9 | 5,02 | 4,90 |
| 10 | 4,52 | 4,42 |

Fonte: Elaboração própria (2020).

Para determinação do momento correto da ativação de cada *tap* é necessário medir o valor RMS da tensão na entrada do estabilizador, que consiste em implementar a Equação 6 para uma determinada quantidade N de amostras.

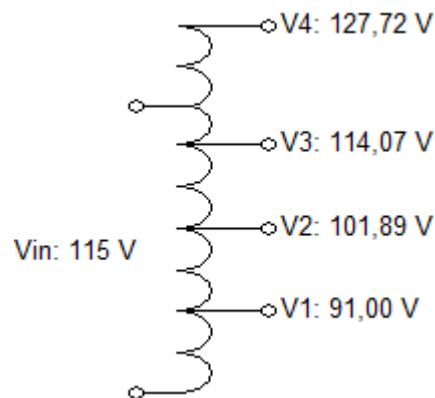
$$y_{\text{RMS}} = \sqrt{\frac{1}{N} \sum_{i=1}^N y_i^2} \quad (6)$$

Assim como Faveri (2018), adotou-se a frequência de chaveamento de 24 kHz e 400 pontos de amostra, visto que obteve-se bons resultados e evitou-se problemas relacionados ao *aliasing*.

4.1.1 Cálculos

Considerando V_1 igual a 91,00 V, determinou-se as tensões dos *taps* para um estabilizador abaixador e elevador com 4 *taps* por meio da Tabela 1 e da Equação 3. A Figura 15 apresenta os resultados.

Figura 15 – Resultado do projeto

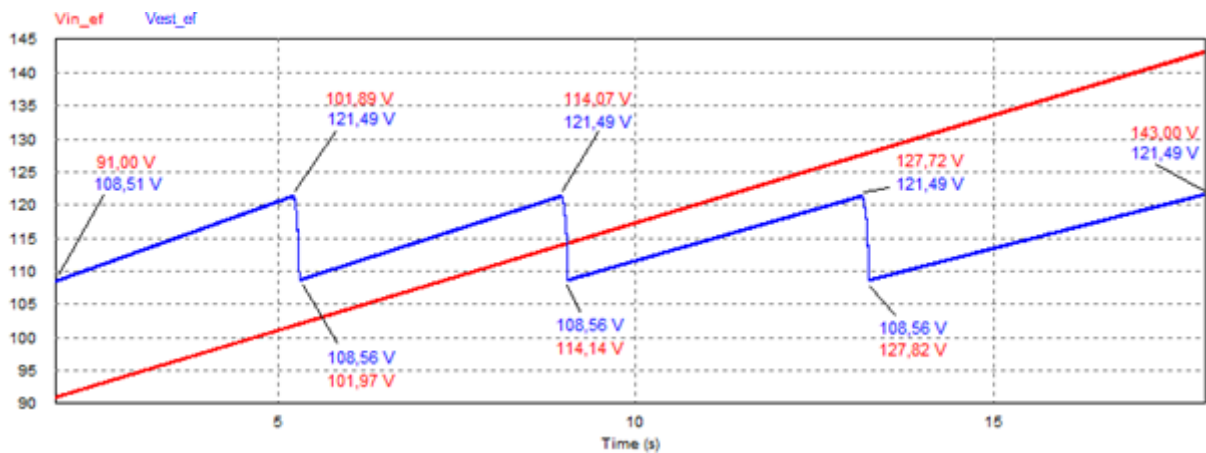


Fonte: Elaboração própria (2020).

4.1.2 Resultados da simulação

O circuito utilizado para simulação está presente no Apêndice A. A tensão de entrada foi variada de 91 V a 143 V eficazes para verificar o funcionamento dentro de toda a faixa de operação, como mostra a Figura 16.

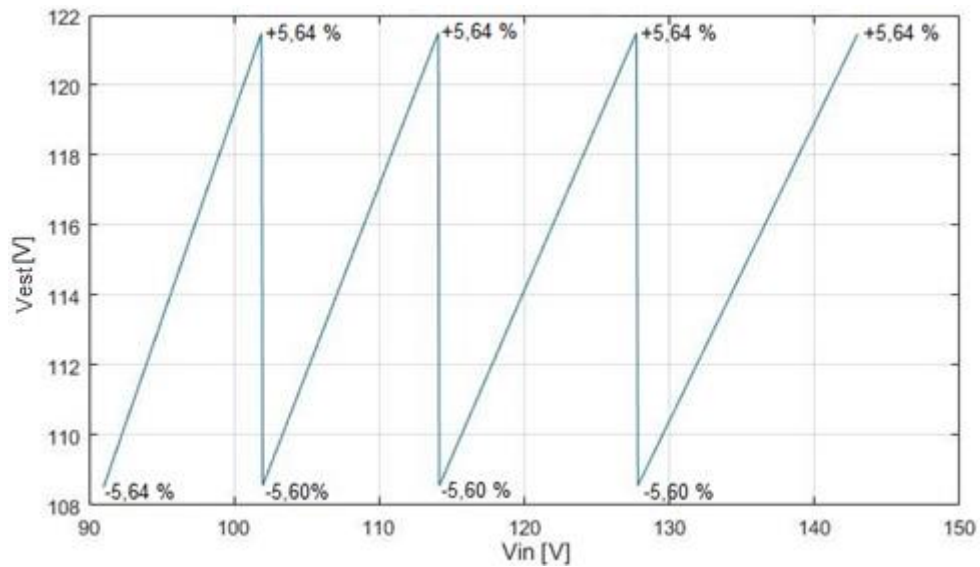
Figura 16 – Comportamento da tensão de saída em relação a tensão de entrada



Fonte: Elaboração própria (2020).

Para observar melhor o comportamento da tensão de saída em função da tensão de entrada e também verificar a reação da oscilação de tensão como apresentado pela Figura 13, foi gerado o gráfico da Figura 17. Constatou-se que a tensão de saída é mantida dentro dos 11,29 % estipulados no projeto durante toda a faixa de operação, validando o projeto.

Figura 17 – Curva de funcionamento do estabilizador projetado

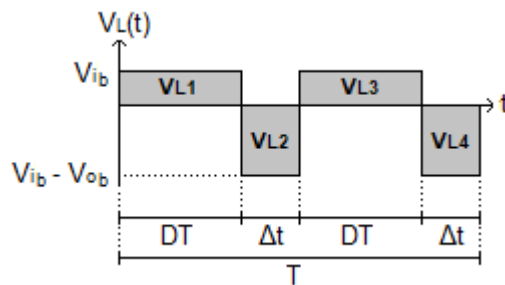


Fonte: Elaboração própria (2020).

4.2 Projeto do Boost PFC bidirecional

A Figura 18, obtida a partir da Figura 7, define as tensões médias do indutor durante um período de chaveamento. Para obter a relação entre a tensão de saída e a tensão de entrada, considera-se que a tensão média no indutor deve ser zero, como apresentado pela Equação 7.

Figura 18 – Tensões médias no indutor do Boost durante um período de chaveamento



Fonte: Elaboração própria (2020).

$$V_{L1} + V_{L2} + V_{L3} + V_{L4} = 0 \quad (7)$$

Então, a partir do cálculo das áreas na Figura 18, obtém-se a Equação 8.

$$V_{ib}DT + (V_{ib} - V_{ob})\Delta t + V_{ib}DT + (V_{ib} - V_{ob})\Delta t = 0 \quad (8)$$

Onde,

$$\Delta t = \frac{(1 - 2D)}{2} T$$

Logo, chega-se na Equação 9.

$$\frac{V_{ob}}{V_{ib}} = \frac{1}{1 - 2D} \quad (9)$$

Definindo-se a relação entre a tensão de pico da entrada e a tensão de saída como apresentado pela Equação 10, e substituindo-se $V_{ib} = V_{ib}^{pp} \text{sen}(\omega t)$ na Equação 9, obtém-se a razão cíclica, apresentada pela Equação 11.

$$\alpha = \frac{V_{ib}^{pp}}{V_{ob}} \quad (10)$$

$$D = \frac{1 - \alpha \text{sen}(\omega t)}{2} \quad (11)$$

4.2.1 Indutor

A determinação da indutância é caracterizada pela capacidade do indutor em armazenar energia no campo magnético. Essa energia altera-se proporcionalmente com a corrente que passa pelo componente. Dessa forma, o indutor deve ser projetado para o maior ΔI de corrente (LAZZARIN e BARCELOS, 2019).

As correntes de pico e RMS são obtidas por meio da igualdade entre a potência de entrada e de saída, resultando nas Equações 12 e 13.

$$I_L^p = \frac{2I_{ob}}{\alpha} \quad (12)$$

$$I_L^{RMS} = \frac{P_{ob}}{V_{ib}^{RMS}} \quad (13)$$

Para definição da indutância, aplicando-se a razão cíclica dada pela Equação 11 na análise desenvolvida por Lazzarin e Barcelos (2019), é possível demonstrar que o valor da indutância é determinado pelas Equações 14 e 15, para $\alpha > 0,5$ e $0 < \alpha < 0,5$ respectivamente.

$$L = \frac{V_{ib}^{pp}}{\Delta I_{m\acute{a}x} f_{sw}} \left(\frac{1}{8\alpha} \right) \quad (14)$$

$$L = \frac{V_{ib}^{pp}}{\Delta I_{m\acute{a}x} f_{sw}} \frac{(1 - \alpha)}{2} \quad (15)$$

4.2.2 Capacitor

Segundo Lazzarin e Barcelos (2019), a definição da capacitância do capacitor de saída do conversor pode usar o critério da ondulação de tensão ou do *hold-up time*. Utilizou-se o primeiro método neste trabalho.

Pelo capacitor passam correntes de alta e baixa frequência. A impedância do capacitor para as componentes da frequência de comutação será muito menor que a impedância para as componentes do dobro da frequência da rede elétrica (100 – 120 Hz). Então, a primeira será desconsiderada e somente a segunda frequência será usada no cálculo do capacitor. A Equação 16 apresenta o cálculo do capacitor (LAZZARIN e BARCELOS, 2019).

$$C = \frac{P_{ob}}{2\pi f_r \Delta V_c V_{ob}} \quad (16)$$

A corrente eficaz em um período de comutação determinada a partir da forma de onda da corrente do capacitor na Figura 7, resultando na Equação 17.

$$I_{C_T}^{RMS} = \sqrt{\frac{1}{T} \left(\int_0^{2DT} I_{ob}^2 dT + \int_0^{T-2DT} (I_L - I_{ob})^2 dT \right)} \quad (17)$$

O resultado da integração é apresentado na Equação 18.

$$I_{C_T}^{RMS} = \sqrt{\frac{I_{ob}^2 (4 \sin^2(wt) (\sin(wt) - \alpha) + \alpha)}{\alpha}} \quad (18)$$

Para determinação da corrente eficaz em um período de rede, desenvolveu-se a Equação 18.

$$I_C^{RMS} = \sqrt{\frac{1}{\pi} \int_0^\pi \left(\sqrt{\frac{I_{ob}^2 (4 \sin^2(wt) (\sin(wt) - \alpha) + \alpha)}{\alpha}} \right)^2 dwt} = I_{ob} \sqrt{\frac{16}{3\alpha\pi} - 1} \quad (19)$$

4.2.3 Semicondutores de potência

Para determinação da corrente média em cada chave em um período de comutação, calculou-se a área correspondente à corrente de cada chave na Figura 7,

desprezando a ondulação em alta frequência, como mostrado pelas Equações 20 e 21.

$$I_{SW1T}^{AVG} = I_{SW4T}^{AVG} = I_L(D + 2\Delta t) \quad (20)$$

$$I_{SW2T}^{AVG} = I_{SW3T}^{AVG} = -I_L D \quad (21)$$

Considerando que $I_L = I_L^p \text{sen}(\omega t)$ e utilizando as Equações 11 e 12, obtém-se as Equações 22 e 23:

$$I_{SW1T}^{AVG} = \frac{2I_{ob}}{\alpha} \text{sen}(\omega t) \left(1 - \frac{1 - \alpha \text{sen}(\omega t)}{2} \right) \quad (22)$$

$$I_{SW2T}^{AVG} = -\frac{2I_{ob}}{\alpha} \text{sen}(\omega t) \left(\frac{1 - \alpha \text{sen}(\omega t)}{2} \right) \quad (23)$$

As correntes médias no semiciclo positivo da rede são dadas pelas Equações 24 e 25.

$$I_{SW1\omega}^{AVG} = \frac{1}{\pi} \int_0^\pi \frac{2I_{ob}}{\alpha} \text{sen}(\omega t) \left(1 - \frac{1 - \alpha \text{sen}(\omega t)}{2} \right) d\omega t = \frac{I_{ob}}{\pi} \left(\frac{2}{\alpha} - \frac{\pi}{2} \right) \quad (24)$$

$$I_{SW2\omega}^{AVG} = \frac{1}{\pi} \int_0^\pi -\frac{2I_{ob}}{\alpha} \text{sen}(\omega t) \left(\frac{1 - \alpha \text{sen}(\omega t)}{2} \right) d\omega t = -\frac{I_{ob}}{2\pi\alpha} (\pi\alpha + 4) \quad (25)$$

A corrente eficaz em um período de comutação para cada chave é dada pelas Equações 26 e 27.

$$I_{SW1T}^{RMS} = I_{SW4T}^{RMS} = \sqrt{\frac{1}{T} \int_0^{(D+2\Delta t)T} I_L^2 dT} = I_L^p \text{sen}(\omega t) \sqrt{1 - \frac{1 - \alpha \text{sen}(\omega t)}{2}} \quad (26)$$

$$I_{SW2T}^{RMS} = I_{SW3T}^{RMS} = \sqrt{\frac{1}{T} \int_0^{DT} (-I_L)^2 dT} = I_L^p \text{sen}(\omega t) \sqrt{\frac{1 - \alpha \text{sen}(\omega t)}{2}} \quad (27)$$

As correntes eficazes no semiciclo positivo da rede, considerando a Equação 12, são dadas pelas Equações 28 e 29.

$$I_{SW1\omega}^{RMS} = \sqrt{\frac{1}{\pi} \int_0^\pi \left(\frac{2I_{ob}}{\alpha} \text{sen}(\omega t) \sqrt{1 - \frac{1 - \alpha \text{sen}(\omega t)}{2}} \right)^2 d\omega t} = \frac{I_{ob}}{\alpha} \sqrt{\frac{8\alpha}{3\pi} + 1} \quad (28)$$

$$I_{SW2\omega}^{RMS} = \sqrt{\frac{1}{\pi} \int_0^{\pi} \left(\frac{2I_{ob}}{\alpha} \sin(\omega t) \sqrt{\frac{1 - \alpha \sin(\omega t)}{2}} \right)^2 d\omega t} = \frac{I_{ob}}{\alpha} \sqrt{1 - \frac{8\alpha}{3\pi}} \quad (29)$$

No semiciclo negativo da tensão de entrada as Equações 24 e 28 são aplicadas para as chaves 2 e 3 e as Equações 25 e 29 para as chaves 1 e 4.

Para determinação da corrente média e eficaz de cada chave em um período de rede, desenvolveu-se as Equações 30 e 31.

$$I_{SW}^{AVG} = \frac{1}{2\pi} \int_0^{\pi} I_{SW1\omega}^{AVG} d\omega t + \frac{1}{2\pi} \int_0^{\pi} I_{SW2\omega}^{AVG} d\omega t = \frac{I_{ob}}{2} \quad (30)$$

$$I_{SW}^{RMS} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} (I_{SW1\omega}^{RMS})^2 d\omega t + \frac{1}{2\pi} \int_0^{\pi} (I_{SW2\omega}^{RMS})^2 d\omega t} = \frac{I_{ob}}{\alpha} \quad (31)$$

A corrente de pico de cada chave é dada pela corrente máxima do indutor, como mostra a Equação 32.

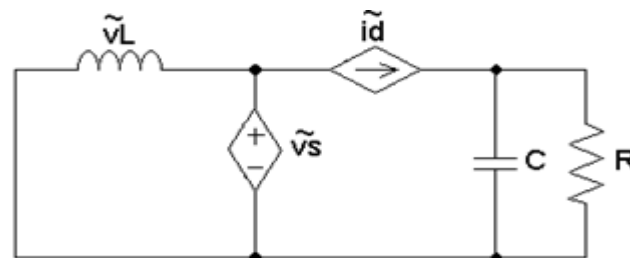
$$I_{sw}^p = \frac{2I_{ob}}{\alpha} \quad (32)$$

4.2.4 Controle de tensão e corrente

A análise dinâmica do conversor tem como objetivo encontrar funções de transferências do conversor e projetar os controladores. O principal objetivo para o conversor Boost PFC é caracterizar as funções de transferência que representem o sistema para controlar a corrente e tensão (LAZZARIN e BARCELOS , 2019).

A Figura 19 apresenta o circuito equivalente AC, a partir do qual obtém-se as Equações 35 e 36, que representam as funções de transferência da malha de corrente e malha de tensão, respectivamente (LAZZARIN e BARCELOS, 2019).

Figura 19 – Modelo médio de pequenos sinais



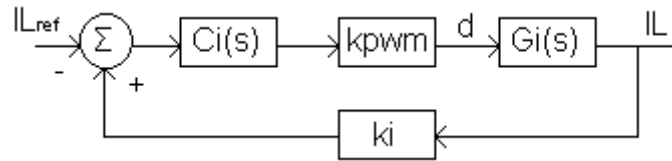
Fonte: Elaboração própria (2020).

$$Gi(s) = \frac{\tilde{i}L}{\tilde{d}} = \frac{V_{ob}}{sL} \quad (33)$$

$$Gv(s) = \frac{\tilde{v}_{ob}}{\tilde{i}_{ob}} = \frac{R}{sCR + 1} \quad (34)$$

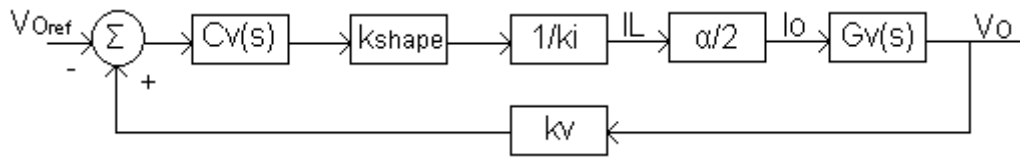
As Figuras 20 e 21 apresentam o diagrama de blocos das plantas de controle, onde α é dado pela Equação 10, e $kshape$ pela Equação 35 (LAZZARIN e BARCELOS, 2019).

Figura 20 – Diagrama de blocos da malha de corrente



Fonte: Elaboração própria (2020).

Figura 21 – Diagrama de blocos da malha de tensão



Fonte: Elaboração própria (2020).

$$kshape = \frac{\pi}{2} kv * Vp^{ref} \quad (35)$$

Onde:

Vp^{ref} = A tensão de pico da senóide de referência

As Equações 36 e 37 apresentam a função de transferência de malha aberta do controle de tensão e de corrente, respectivamente.

$$Hv(s) = \frac{Gv.kshape.kv\alpha}{ki} \frac{1}{2} \quad (36)$$

$$Hi(s) = Gi.kpwm.ki \quad (37)$$

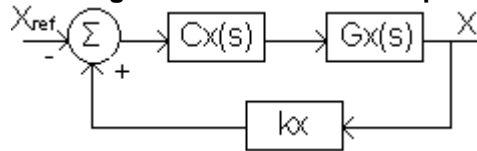
Segundo Lazzarin e Barcelos (2019), para a malha de corrente, como a corrente varia na frequência de comutação, a lenta e grande oscilação da rede tem

representatividade significativa na amplitude do sinal. Desta maneira, esta malha deve ter operação rápida para perceber a oscilação da frequência da rede.

Já para a malha de tensão, a referência para a tensão de saída é uma constante, a variação da rede não apresenta modificações significativas. Desta forma, a atuação deve ser mais lenta de modo a rejeitar a ondulação do dobro da frequência da rede (LAZZARIN e BARCELOS, 2019).

Definiu-se que os compensadores, C_i e C_v , seriam controladores proporcionais integrais. O diagrama de blocos do compensador e planta é apresentado pela Figura 22 e sua função de transferência pela Equação 38.

Figura 22 – Diagrama de blocos do compensador PI



Fonte: Elaboração própria (2020).

$$C_x = k_c \left(\frac{s + \omega_z}{s} \right) \quad (38)$$

Onde

k_c = Ganho proporcional

ω_z = Frequência do zero

O procedimento de projeto apresentado por Lazzarin e Barcelos (2019) consiste em determinar a frequência do zero a partir de uma frequência de cruzamento em zero (ω_c) e margem de fase (MF) pré-definidos e então, considerando-se que na frequência de corte, o ganho do sistema completo em malha aberta composto por C_x , G_x e k_x deve ser igual a 1, encontra-se o valor de k_c , como mostrado pelas Equações 39 e 40.

$$\omega_z = \frac{\omega_c}{\tan(MF - 90^\circ - \angle(G_x(s)k_x))} \quad (39)$$

$$k_c = \frac{\omega_c}{\sqrt{\omega_c^2 + \omega_z^2} |G_x(s)k_x|} \quad (40)$$

4.2.5 Cálculos

Deseja-se compensar os 6 % de variação proporcionada pelo estabilizador, desse modo, estipulou-se uma tensão de 15 V de saída para atender a margem de tensão requisitada. A tensão de entrada é obtida a partir de um transformador com relação de transformação de 13:1. A corrente de saída é escolhida a partir da potência de 300 W do estabilizador. Os parâmetros considerados para os cálculos estão presentes na Tabela 2.

Tabela 2 – Grandezas para o projeto do Boost

| | |
|--------------------------|------------|
| V_{ib}^{RMS} (mín) [V] | 8,26 |
| V_{ob} [V] | 15,00 |
| P_{ob} [W] | 39,13 |
| $\Delta I_{máx}$ [A] | 0,52 (10%) |
| ΔV_C [V] | 0,75 (5%) |
| f_{sw} [Hz] | 24000 |
| f_r [Hz] | 60 |

Fonte: Elaboração própria (2020).

A Tabela 3 mostra os resultados dos cálculos.

Tabela 3 – Resultado dos cálculos

| | |
|--------------------|---------|
| L [μ H] | 116,61 |
| C [μ F] | 9226,27 |
| I_L^P [A] | 6,70 |
| I_L^{RMS} [A] | 4,74 |
| I_C^{RMS} [A] | 2,83 |
| I_{sw}^{RMS} [A] | 3,35 |
| I_{sw}^{AVG} [A] | 1,30 |
| V_{sw}^P [V] | 15,00 |

Fonte: Elaboração própria (2020).

Para o projeto dos controladores, considerou-se a frequência de corte uma década menor que a frequência de chaveamento para o compensador de corrente e uma década menor que a frequência da rede para o compensador de tensão, como

apresentado pelas Equações 41 e 42, respectivamente. A Tabela 4 mostra os parâmetros considerados para a malha de corrente e a Tabela 5 as grandezas para a malha de tensão, além do erro nulo ao degrau. O ponto de operação α é escolhido considerando a Equação 10, a tensão de saída de 15 V e entrada de 8,26 V_{RMS} do Boost.

$$\omega_c = \frac{2\pi f_{sw}}{10} \quad (41)$$

$$\omega_c = \frac{2\pi f_r}{10} \quad (42)$$

Tabela 4 – Parâmetros para o projeto do compensador da malha de corrente

| | |
|--------------------------------------|----------|
| ki | 1 |
| kpwm | 1 |
| ω_c [rad/s] | 15079,64 |
| MF [°] | 45,00 |

Fonte: Elaboração própria (2020).

Tabela 5 – Parâmetros para o projeto do compensador da malha de tensão

| | |
|--------------------------------------|---------|
| kshape | $\pi/2$ |
| α | 0,80 |
| ki | 1 |
| kc | 1 |
| ω_c [rad/s] | 37,70 |
| MF [°] | 45,00 |

Fonte: Elaboração própria (2020).

Utilizando as Equações 39 e 40, calculou-se as grandezas para o compensador de corrente e tensão, como mostram as Tabelas 6 e 7, respectivamente. As Equações 43 e 44 apresentam a função de transferência para os compensadores da malha de corrente e tensão, respectivamente.

Tabela 6 – Grandezas calculadas para o compensador de corrente

| | |
|--------------------------------------|----------|
| ω_z [rad/s] | 15079,64 |
| kc | 0,08 |

Fonte: Elaboração própria (2020).

Tabela 7 – Grandezas calculadas para o compensador de tensão

| | |
|--------------------------------------|--------|
| ω_z [rad/s] | 113,10 |
| kc | 0,20 |

Fonte: Elaboração própria (2020).

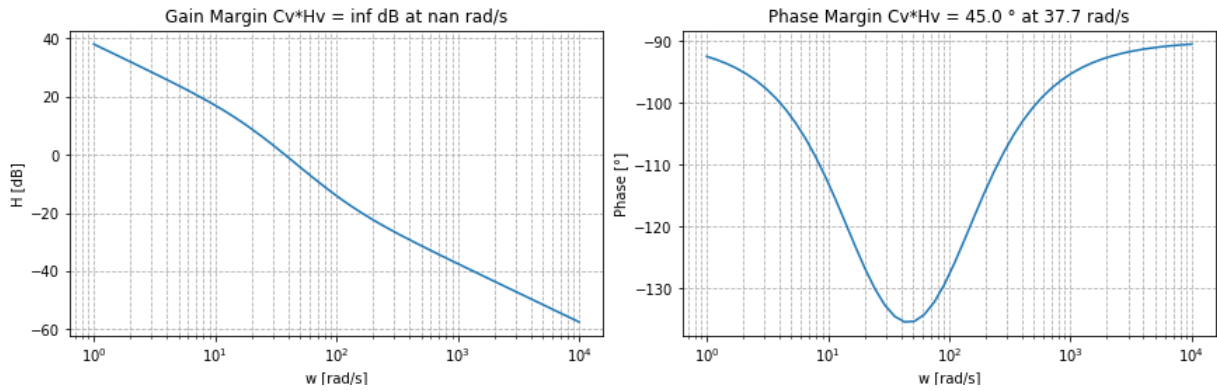
$$C_i = \frac{0,08289s + 1250}{s} \quad (43)$$

$$C_v = \frac{0,2011s + 22,74}{s} \quad (44)$$

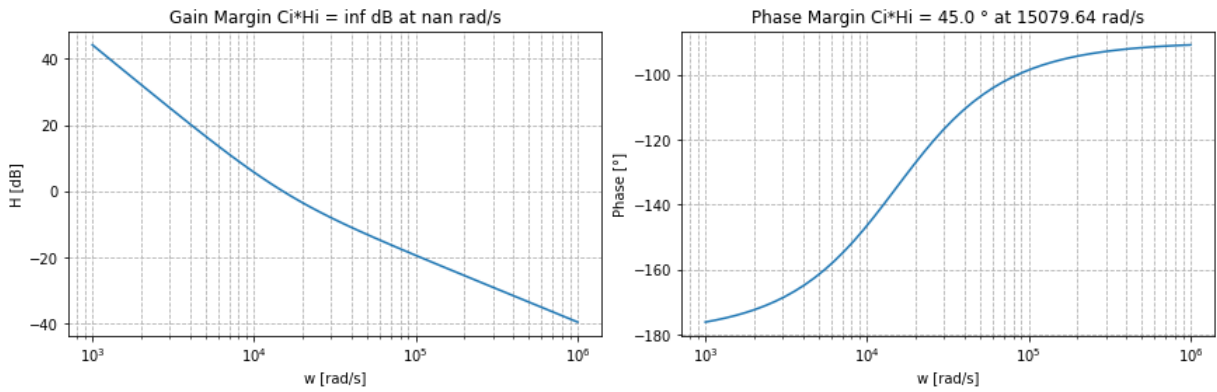
A partir das Equações 36, 37, 43 e 44, determinou-se as funções de transferência de malha aberta resultantes para o controle de corrente e tensão, apresentadas pelas Equações 45 e 46 respectivamente, a partir das quais obteve-se as respostas em frequência, mostradas pelas Figuras 23 e 24. A margem de ganho foi infinita para os dois controles, enquanto que a margem de fase foi de 45,00° com frequência de corte de 37,70 rad/s para o controle de tensão e 45,00° em 15079,64 rad/s para o controle de corrente. As grandezas obtidas atenderam exatamente aos parâmetros de projeto.

$$C_i H_i = \frac{1,243s + 18750}{0,0001166s^2} \quad (45)$$

$$C_v H_v = \frac{0,7071s + 79,97}{0,05305s^2 + s} \quad (46)$$

Figura 23 – Resposta em frequência para o controle de tensão

Fonte: Elaboração própria (2020).

Figura 24 – Resposta em frequência para o controle de corrente

Fonte: Elaboração própria (2020).

Utilizando o método de Tustin, obteve-se os compensadores digitais por meio da substituição da Equação 47 nas Equações 43 e 44, e, então, gerou-se as equações recursivas apresentadas nas Equações 48 e 49.

$$s = 2f_{sw} \frac{(z - 1)}{z + 1} \quad (47)$$

Onde,

f_{sw} = frequência de amostragem (24 kHz)

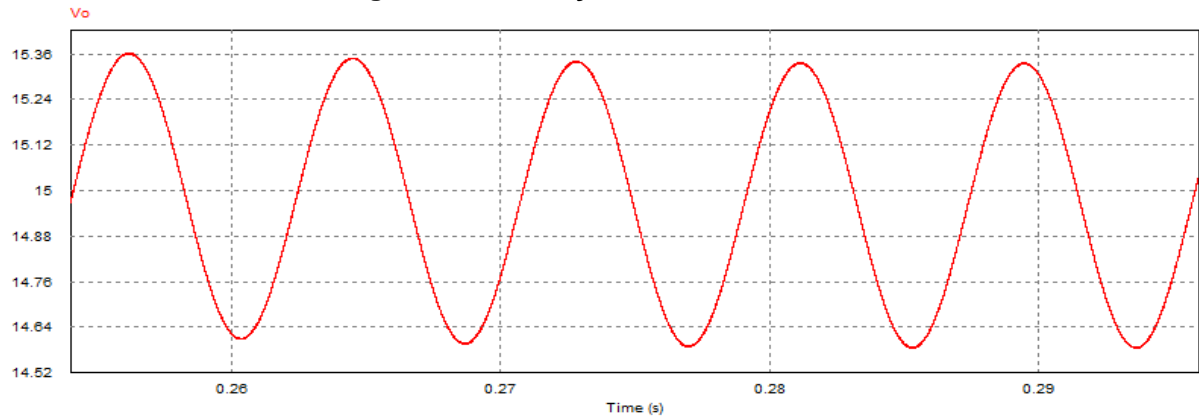
$$d(k) = d(k - 1) + 0,108932e_i(k) - 0,0568483e_i(k - 1) \quad (48)$$

$$v_c(k) = v_c(k - 1) + 0,201574e_v(k) - 0,200626e_v(k - 1) \quad (49)$$

4.2.6 Resultados da simulação

A Figura 25 apresenta a tensão de saída. Percebe-se que o valor de tensão desejado é atingido e a oscilação se mantém dentro do limite de 5 %.

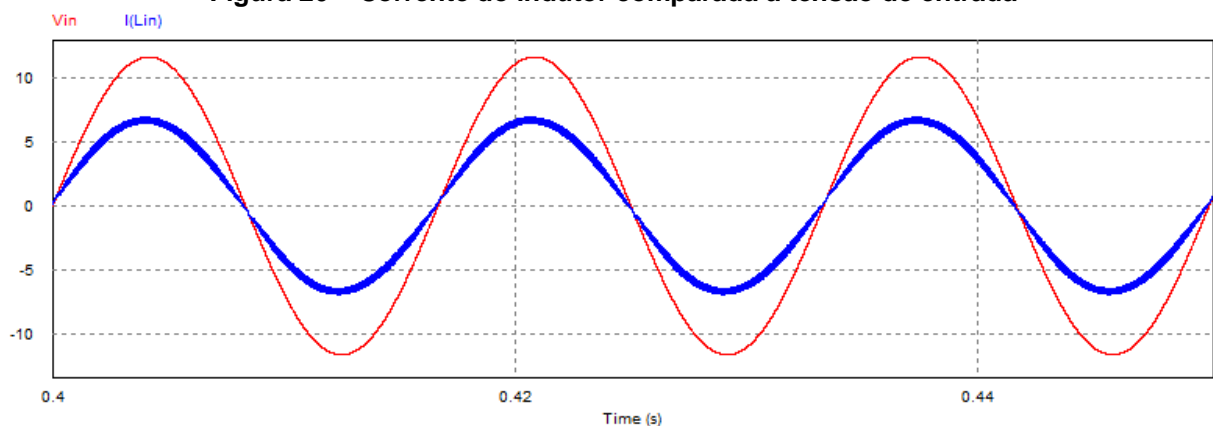
Figura 25 – Oscilação da tensão de saída



Fonte: Elaboração própria (2020).

Constatou-se que a corrente de entrada tem a forma desejada de senóide e opera em fase com a tensão de entrada, como mostra a Figura 26, o que proporciona um alto fator de potência. O fator de potência medido foi de 99,86 %, enquanto que a taxa de distorção harmônica total da corrente do indutor foi de 3,33 % em relação a frequência fundamental de 60 Hz.

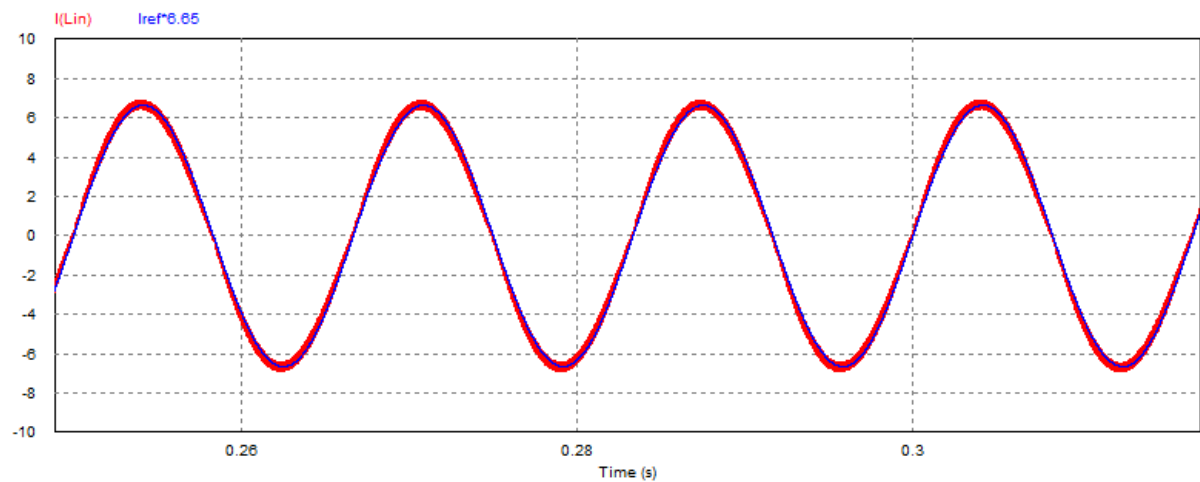
Figura 26 – Corrente do indutor comparada à tensão de entrada



Fonte: Elaboração própria (2020).

A Figura 27 apresenta uma comparação entre a corrente do indutor e a senóide de referência utilizada na malha do controle de corrente. A senóide de referência foi ampliada para melhor visualização. Verifica-se que o controle tem atuação satisfatória, de forma que a corrente do indutor segue muito bem a referência. A corrente RMS medida foi 4,72 A e a de pico 6,92 A.

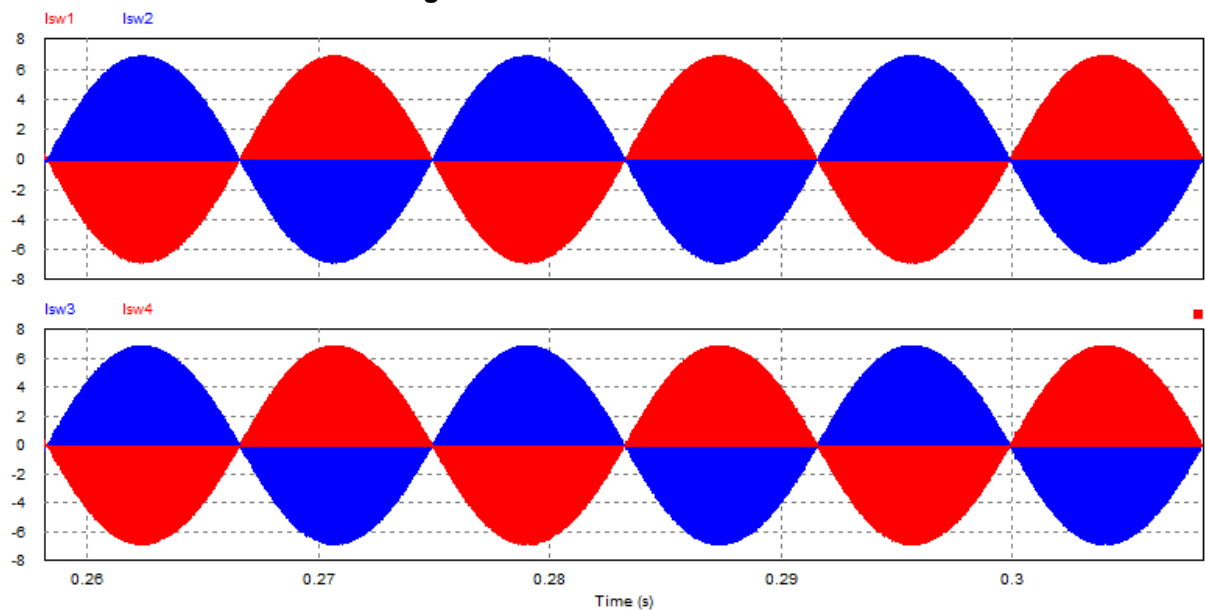
Figura 27 – Corrente do indutor comparada à referência senoidal



Fonte: Elaboração própria (2020).

A Figura 28 mostra a corrente em cada chave. O par de chaves 1 e 4 e o par 2 e 3 possuem a mesma corrente. A corrente RMS e média medidas em cada chave foram 3,34 A e 1,30 A, respectivamente.

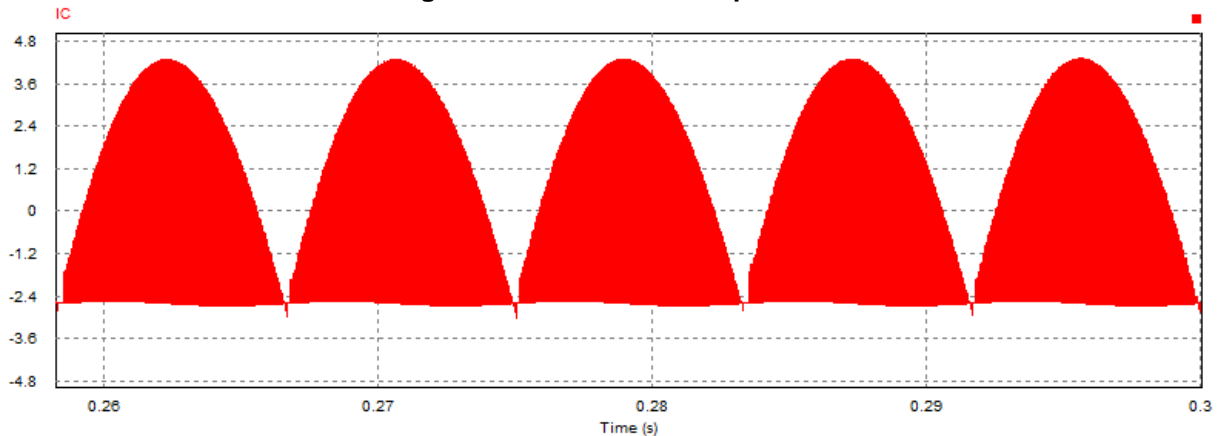
Figura 28 – Corrente nas chaves



Fonte: Elaboração própria (2020).

A Figura 29 apresenta a corrente no capacitor. Percebe-se que a frequência da ondulação é o dobro da frequência da rede. A corrente RMS medida foi 2,82 A.

Figura 29 – Corrente no capacitor



Fonte: Elaboração própria (2020).

Todos os valores medidos estão de acordo com os cálculos, como mostra a Tabela 8.

Tabela 8 – Comparação entre os valores calculados e os obtidos em simulação

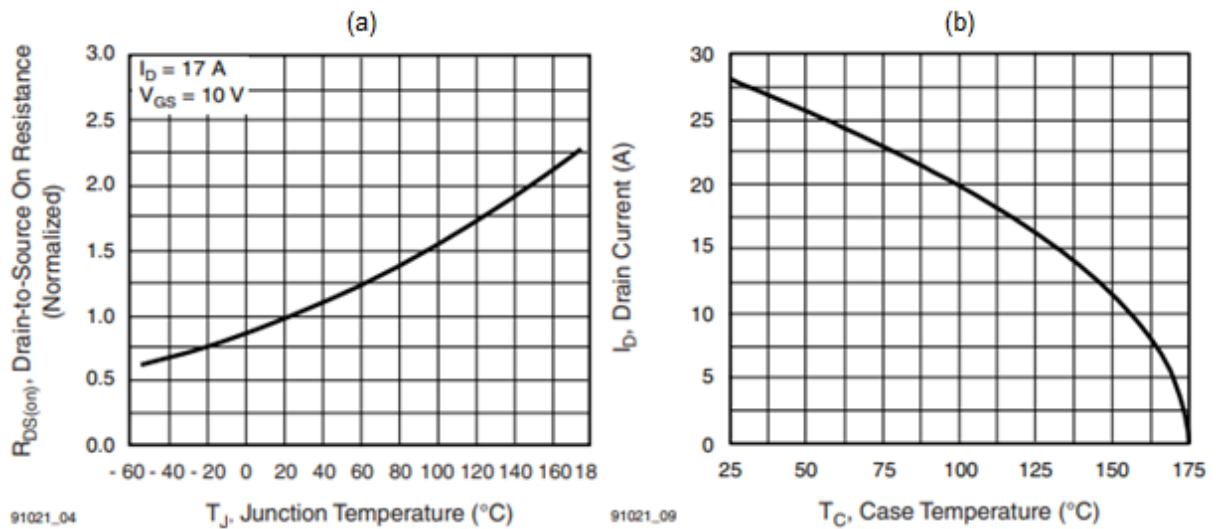
| Grandeza | Calculado | Simulado |
|--------------------|-----------|----------|
| I_L^P [A] | 6,70 | 6,92 |
| I_L^{RMS} [A] | 4,74 | 4,72 |
| I_C^{RMS} [A] | 2,83 | 2,82 |
| I_{sw}^{RMS} [A] | 3,35 | 3,34 |
| I_{sw}^{AVG} [A] | 1,30 | 1,30 |
| V_{sw}^P [V] | 15,00 | 15,00 |

Fonte: Elaboração própria (2020).

4.2.7 Cálculo das perdas

A escolha da chave a ser utilizada passa pela comparação do tempo de subida e descida com o período de chaveamento do circuito, além da análise da necessidade do uso de dissipador. Considerou-se uma temperatura de operação de 125 °C, tendo em conta o aquecimento que o componente terá e também uma margem de segurança. Decidiu-se utilizar o IRF540. A Figura 30 apresenta o comportamento da resistência entre dreno e fonte, além da corrente de dreno máxima suportada em função da temperatura.

Figura 30 – IRF540: (a) R_{DS} em função da temperatura. (b) I_D em função da temperatura



Fonte: Vishay (2011).

Considerando R_{DS} 0,077 Ω em 25 $^{\circ}\text{C}$, o tempo de subida e descida e a resistência térmica do transistor presentes na folha de dados do componente, obteve-se a Tabela 9.

Tabela 9 – Grandezas consideradas no cálculo das perdas

| | |
|---|---------|
| tr (ns) | 44 |
| tf (ns) | 43 |
| RDS (on) (Ω) | 0,13475 |
| Rja [$^{\circ}\text{C}/\text{W}$] | 62 |

Fonte: Elaboração própria (2020).

Verificou-se que a corrente máxima suportada de 17 A está acima da corrente obtida na simulação do circuito. Além disso, o tempo de subida e descida são muito menores que o período de chaveamento. Dessa forma, é factível utilizar a chave escolhida.

A Equação 50 apresenta as perdas por condução, enquanto que a Equação 51 mostra as perdas por comutação (BARBI, 2007).

$$P_{cond} = R_{DS(on)} (I_{SW}^{RMS})^2 \quad (50)$$

$$P_{com} = \frac{f_{sw}}{2} (t_r + t_f) V_{SW}^p I_{SW}^p \quad (51)$$

Por meio das Tabelas 8 e 9 e das Equações 50 e 51, determinou-se as perdas por condução e comutação e as perdas totais no transistor, como mostra a Tabela 10.

Tabela 10 – Perdas na chave

| | |
|-------------------|------|
| Pcond [W] | 1,50 |
| Pcom [W] | 0,11 |
| Ptotal [W] | 1,61 |

Fonte: Elaboração própria (2020).

A Equação 52 mostra o cálculo da resistência térmica máxima entre junção e ambiente (BARBI, 2007).

$$R_{ja} = \frac{T_j - T_a}{P_{total}} \quad (52)$$

Onde,

T_j = temperatura máxima de operação da junção

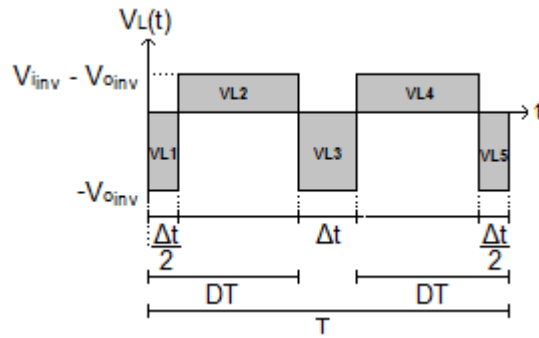
T_a = temperatura ambiente

Utilizando a Equação 52, e considerando a temperatura ambiente igual a 50 °C e a temperatura de junção igual a 125 °C, obteve-se uma resistência máxima junção-ambiente de 46,58 °C/W. Como o valor é menor que a resistência térmica do transistor, é necessário o uso de dissipador.

4.3 Projeto do inversor

A Figura 31, obtida a partir da Figura 10, define as tensões médias do indutor durante um período de chaveamento. Para obter a relação entre a tensão de saída e a tensão de entrada, considera-se que a tensão média no indutor deve ser zero, como apresentado pela Equação 53.

Figura 31 – Tensões médias no indutor do inversor durante um período de chaveamento



Fonte: Elaboração própria (2020).

$$V_{L1} + V_{L2} + V_{L3} + V_{L4} + V_{L5} = 0 \quad (53)$$

Então, a partir do cálculo das áreas para a tensão do indutor $V_L(t)$ na Figura 29, obtém-se a Equação 54.

$$-V_{oinv} \frac{\Delta T}{2} + (V_{inv} - V_{oinv}) \left(DT - \frac{\Delta T}{2} \right) - V_{oinv} \Delta T + (V_{inv} - V_{oinv}) \left(DT - \frac{\Delta T}{2} \right) - V_{oinv} \frac{\Delta T}{2} = 0 \quad (54)$$

Onde,

$$\Delta t = T - 2DT$$

Logo, chega-se na Equação 55.

$$\frac{V_{oinv}}{V_{inv}} = 4D - 1 \quad (55)$$

Substituindo-se $V_{oinv} = mV_{inv} \sin(\omega t)$ na Equação 55, obtém-se a razão cíclica, apresentada pela Equação 56.

$$D = \frac{m \sin(\omega t) + 1}{4} \quad (56)$$

A corrente no indutor pode ser descrita pela Equação 57.

$$I_L = m \frac{V_{inv}}{R_o} \sin(\omega t) \quad (57)$$

4.3.1 Semicondutores de potência

Para determinação da corrente média em cada chave em um período de comutação, calculou-se a área correspondente à corrente de cada chave na Figura

10, desprezando a ondulação em alta frequência, como mostrado pelas Equações 58 e 59.

$$I_{sw1T}^{AVG} = I_{sw4T}^{AVG} = I_L(1 - \Delta T) \quad (58)$$

$$I_{sw2T}^{AVG} = I_{sw3T}^{AVG} = -I_L(1 - 2D) \quad (59)$$

Utilizando as Equações 56 e 57, obtém-se as Equações 60 e 61.

$$I_{sw1T}^{AVG} = m \frac{V_{i_{inv}}}{R_o} \sin(\omega t) \left(\frac{m \sin(\omega t) + 1}{2} \right) \quad (60)$$

$$I_{sw2T}^{AVG} = -m \frac{V_{i_{inv}}}{R_o} \sin(\omega t) \left(1 - \frac{m \sin(\omega t) + 1}{2} \right) \quad (61)$$

As correntes médias no semiciclo positivo da rede são dadas pelas Equações 62 e 63.

$$I_{sw1\omega}^{AVG} = \frac{1}{\pi} \int_0^\pi m \frac{V_{i_{inv}}}{R_o} \sin(\omega t) \left(\frac{m \sin(\omega t) + 1}{4} \right) d\omega t = \frac{V_{i_{inv}}}{R_o} \frac{(\pi m^2 + 4m)}{4\pi} \quad (62)$$

$$I_{sw2\omega}^{AVG} = \frac{1}{\pi} \int_0^\pi -m \frac{V_{i_{inv}}}{R_o} \sin(\omega t) \left(1 - \frac{m \sin(\omega t) + 1}{2} \right) d\omega t = -\frac{V_{i_{inv}}}{R_o} \frac{\left(m - \frac{\pi m^2}{4} \right)}{\pi} \quad (63)$$

A corrente eficaz em um período de comutação para cada chave é dada pelas Equações 64 e 65.

$$I_{sw1T}^{RMS} = I_{sw4T}^{AVG} = \sqrt{\frac{1}{T} \int_0^{T-\Delta T} I_L^2 dT} = m \frac{V_{i_{inv}}}{R_o} \sin(\omega t) \sqrt{\frac{1 + m \sin(\omega t)}{2}} \quad (64)$$

$$I_{sw2T}^{RMS} = I_{sw3T}^{RMS} = \sqrt{\frac{1}{T} \int_0^{T-2D} (-I_L)^2 dT} = m \frac{V_{i_{inv}}}{R_o} \sin(\omega t) \sqrt{1 - \frac{1 + m \sin(\omega t)}{2}} \quad (65)$$

As correntes eficazes no semiciclo positivo da rede são dadas pelas Equações 66 e 67.

$$I_{sw1\omega}^{RMS} = \sqrt{\frac{1}{\pi} \int_0^\pi \left(m \frac{V_{i_{inv}}}{R_o} \sin(\omega t) \sqrt{\frac{1 + m \sin(\omega t)}{2}} \right)^2 d\omega t} = \frac{V_{i_{inv}}}{R_o} \sqrt{\frac{(8m^3 + 3m^2\pi)}{12\pi}} \quad (66)$$

$$I_{sw2\omega}^{RMS} = \sqrt{\frac{1}{\pi} \int_0^\pi \left(m \frac{V_{inv}}{R_o} \sin(\omega t) \sqrt{1 - \frac{1 + m \sin(\omega t)}{2}} \right)^2 d\omega t} = \frac{V_{inv}}{R_o} \sqrt{\frac{m^2}{4} - \frac{2}{3} \frac{m^3}{\pi}} \quad (67)$$

No semiciclo negativo da tensão de entrada as Equações 62 e 66 são aplicadas para as chaves 2 e 3 e as Equações 63 e 67 para as chaves 1 e 4.

Para determinação da corrente média e eficaz de cada chave em um período de rede, desenvolveu-se as Equações 68 e 69.

$$I_{sw}^{AVG} = \frac{1}{2\pi} \int_0^\pi I_{sw1\omega}^{AVG} d\omega t + \frac{1}{2\pi} \int_0^\pi I_{sw2\omega}^{AVG} d\omega t = \frac{V_{inv} m^2}{R_o 4} \quad (68)$$

$$I_{sw}^{RMS} = \sqrt{\frac{1}{2\pi} \int_0^\pi (I_{sw1\omega}^{RMS})^2 d\omega t + \frac{1}{2\pi} \int_0^\pi (I_{sw2\omega}^{RMS})^2 d\omega t} = \frac{V_{inv} m}{R_o 2} \quad (69)$$

A corrente de pico de cada chave é dada pela corrente que circula pelo indutor desprezando a oscilação em alta frequência, como mostra a Equação 70.

$$I_{sw}^p = \frac{V_{inv}}{R_o} m \quad (70)$$

O projeto do filtro LC seguiu o método apresentado por Martins e Barbi (2008), em que o valor da capacitância e da indutância são dadas pelas Equações 71 e 72.

$$C_f = \frac{1}{4\pi\zeta f_c R_o} \quad (71)$$

$$L_f = \frac{1}{(2\pi f_c)^2 C_f} \quad (72)$$

Onde:

ζ = Fator de amortecimento

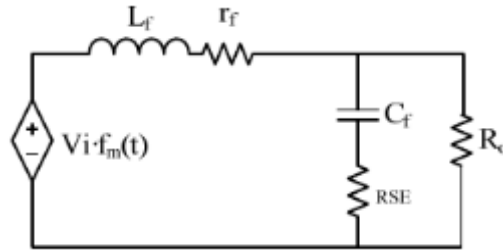
f_c = Frequência de corte

R_o = Resistência conectada à saída do inversor

Segundo Martins e Barbi (2008) o fator de amortecimento deve ser maior que 0,707 para evitar o aparecimento de harmônicos de baixa frequência, enquanto que a frequência de corte deve estar pelo menos uma década abaixo da frequência de chaveamento e, ao menos, 30 vezes maior que a frequência da tensão da saída.

A Figura 32 apresenta o circuito equivalente do inversor, onde f_m é o fator de modulação.

Figura 32 – Circuito equivalente do inversor



Fonte: Barbi (2007).

Segundo Barbi (2007), a pior situação ocorre quando o inversor está operando a vazio, por isso o compensador deve ser ajustado nessa condição. Dessa forma, considerando R_o infinito e, r_f e R_{SE} próximos de zero, a tensão de saída se relaciona com a tensão de controle como descrito pela Equação 73.

$$G_v = \frac{V_{o_{inv}}}{V_c} = \frac{V_{i_{inv}}}{V_p} \left(\frac{1}{s^2 L_f C_f + 1} \right) \quad (73)$$

Onde:

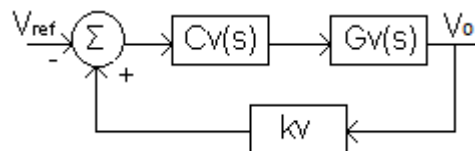
V_p = Tensão de pico da onda triangular

O compensador utilizado foi um PID, o qual tem sua função de transferência apresentada na Equação 74.

$$C_v = k_c \frac{(s + z_v)(s + z_v)}{s(s + p_v)} \quad (74)$$

O diagrama de blocos do sistema completo está apresentado na Figura 33.

Figura 33 – Diagrama de blocos do controle do inversor



Fonte: Elaboração própria (2020).

Os dois zeros do compensador atuam sobre a frequência de ressonância do filtro de modo a eliminar o efeito do duplo pólo da planta, como definido pela Equação 75. O outro pólo é utilizado porque não é possível a implementação física de sistemas

com número de zeros maior que o de pólos e é alocado em quarenta vezes a frequência de ressonância do filtro LC, como estabelecido pela Equação 76, fazendo com que o mesmo não influencie na dinâmica e nem na margem de fase do sistema (BARBI, 2007).

$$z_v = \frac{1}{\sqrt{L_f C_f}} \quad (75)$$

$$p_v = \frac{40}{\sqrt{L_f C_f}} \quad (76)$$

O ganho k_v é determinado considerando que na frequência de corte, o ganho do sistema completo em malha aberta composto por C_v , G_v e k_v deve ser igual a 1. Dessa forma, obtém-se a Equação 77.

$$k_c = \frac{\omega_c \sqrt{\omega_c^2 + p_v^2}}{\omega_c^2 + z_v^2} \quad (77)$$

A frequência de corte é ajustada no máximo em um quarto da frequência de comutação, de modo que quanto maior, melhor é a dinâmica do compensador (BARBI, 2007).

4.3.2 Cálculos

A Tabela 11 apresenta os valores considerados para o projeto, os quais são os máximos na operação do inversor. O índice de modulação foi escolhido com base na tensão de compensação de 6,9 V_{RMS}, ou seja, 6 % de 115 V.

Tabela 11 – Valores para o projeto do inversor

| | |
|----------------------------|-------|
| R_o [Ω] | 2,64 |
| m | 0,65 |
| f_{sw} [Hz] | 24000 |
| f_c [Hz] | 2400 |
| ζ | 1 |

Fonte: Elaboração própria (2020).

A Tabela 12 mostra os resultados dos cálculos.

Tabela 12 – Resultado dos cálculos

| | |
|--|---------|
| C_f [μF] | 12,54 |
| L_f [μH] | 350,63 |
| I_{sw}^{RMS} [A] | 1,84 |
| I_{sw}^P [A] | 3,69 |
| I_{sw}^{AVG} [A] | 0,60 |
| V_{sw}^P [V] | 15,00 V |

Fonte: Elaboração própria (2020).

Para o projeto do controlador, considerou-se a frequência de corte 5 vezes menor que a frequência de chaveamento. A Tabela 13 mostra os parâmetros.

Tabela 13 – Parâmetros para o projeto do compensador do inversor

| | |
|--------------------------------------|----------|
| $V_{i_{inv}}$ [V] | 15,00 |
| V_p [V] | 1,00 |
| kv | 1 |
| ω_c [rad/s] | 30159,29 |

Fonte: Elaboração própria (2020).

Utilizando as Equações 75, 76 e 77, calculou-se o pólo, os zeros e o ganho do compensador, como mostra a Tabela 14. A Equação 78 apresenta a função de transferência resultante.

Tabela 14 – Grandezas calculadas para o compensador do inversor

| | |
|-------------------|-----------|
| zv [rad/s] | 15080,88 |
| pv [rad/s] | 603235,22 |
| kc | 3,20 |

Fonte: Elaboração própria (2020).

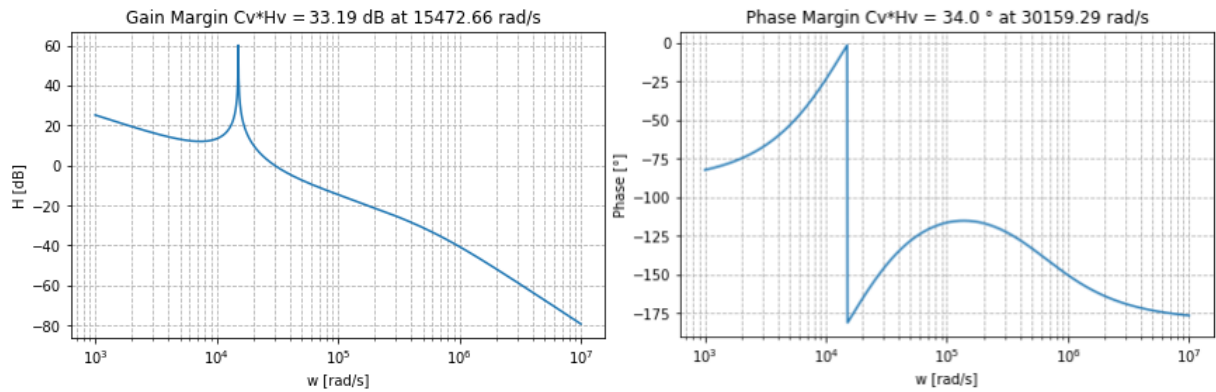
$$C_v = \frac{3,203s^2 + 9,662 \cdot 10^4 s + 7,286 \cdot 10^8}{s^2 + 6,032 \cdot 10^5 s} \quad (78)$$

A Equação 79 apresenta a função de transferência de malha aberta do controle completo, a partir da qual foi obtida a resposta em frequência presente na Figura 34.

A margem de ganho foi 33,19 dB em 15472,66 rad/s e a margem de fase obtida foi 34,00° na frequência de corte 30159,29 rad/s.

$$C_v H_v = \frac{48,05s^2 + 1,449 \cdot 10^6 s + 1,093 \cdot 10^{10}}{4,397 \cdot 10^{-9} s^4 + 0,002652 s^3 + s^2 + 6,032 \cdot 10^5 s} \quad (79)$$

Figura 34 – Resposta em frequência do compensador



Fonte: Elaboração própria (2020).

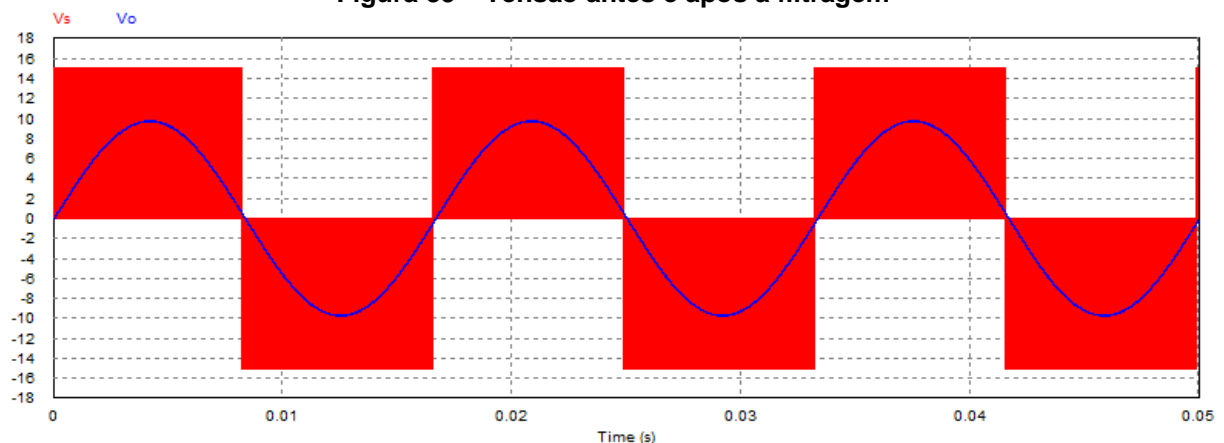
Aplicando o método de Tustin na Equação 78, obteve-se a equação discretizada, e, então, chegou-se na equação recursiva da Equação 80.

$$V_o(k) = 0,15V_o(k-1) + 0,85V_o(k-2) + 0,41e(k) - 0,43e(k-1) + 0,11e(k-2) \quad (80)$$

4.3.3 Resultados da simulação

A Figura 35 apresenta a tensão antes do filtro e a tensão de saída. Percebe-se que o filtro atua de forma satisfatória, eliminando a influência da frequência de comutação, além da saída atingir o valor esperado de 9,75 V.

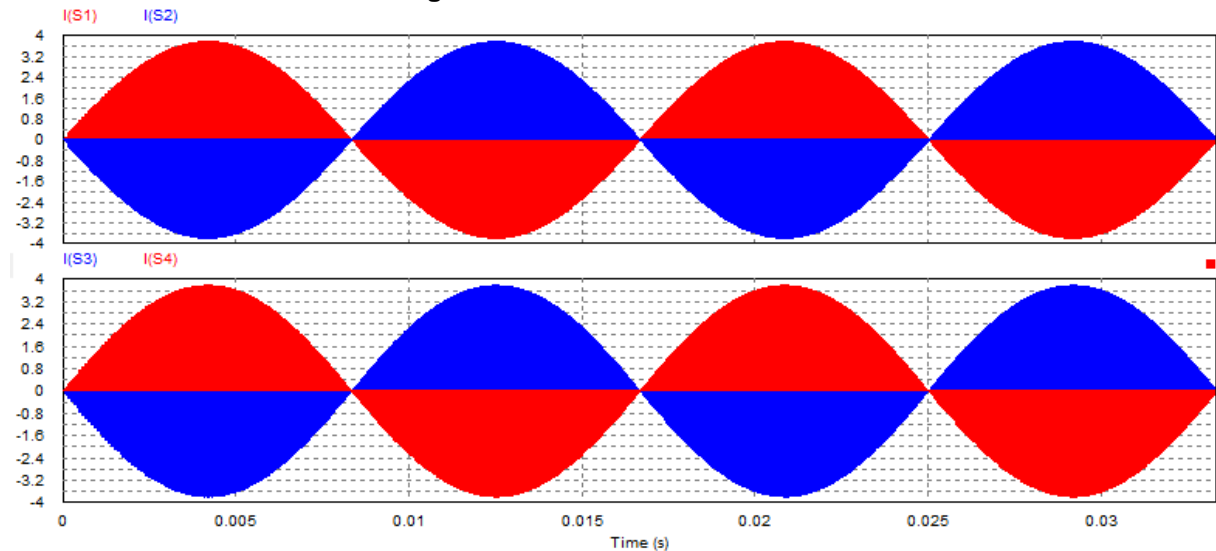
Figura 35 – Tensão antes e após a filtragem



Fonte: Elaboração própria (2020).

A Figura 36 apresenta a corrente nas chaves. A corrente média, eficaz e máxima medidas em cada chave foram 0,60 A, 1,84 A e 3,78 A, respectivamente. A tensão máxima medida para cada chave foi 15,00 V.

Figura 36 – Correntes nas chaves



Fonte: Elaboração própria (2020).

A Tabela 15 mostra que os valores medidos durante a simulação estão de acordo com os valores calculados.

Tabela 15 – Comparação entre os valores calculados e os obtidos em simulação

| Grandeza | Calculado | Simulado |
|--------------------|-----------|----------|
| I_{sw}^{RMS} [A] | 1,84 | 1,84 |
| I_{sw}^p [A] | 3,79 | 3,78 |
| I_{sw}^{AVG} [A] | 0,60 | 0,60 |
| V_{sw}^p [V] | 15,00 | 15,00 |

Fonte: Elaboração própria (2020).

4.3.4 Cálculos das perdas

A escolha da chave passa pelas mesmas considerações feitas para o Boost. Decidiu-se utilizar o IRF540 também. Dessa maneira, a partir da Figura 30, verificou-se que a corrente máxima suportada de 17 A está acima da corrente obtida na simulação do circuito. Além disso, o tempo de subida e descida são muito menores que o período de chaveamento. Por meio das Tabelas 9 e 15 e das Equações 50 e

51, determinou-se as perdas por condução e comutação e as perdas totais no transistor, como mostra a Tabela 16.

Tabela 16 – Perdas na chave

| | |
|-------------------|------|
| Pcond [W] | 0,46 |
| Pcom [W] | 0,06 |
| Ptotal [W] | 0,51 |

Fonte: Elaboração própria (2020).

Utilizando a Equação 52, e considerando a temperatura ambiente igual a 50 °C e a temperatura de junção igual a 125 °C, obteve-se uma resistência máxima junção-ambiente de 147,06 °C/W. Como o valor é maior que a resistência térmica do transistor, não é necessário o uso de dissipador.

4.4 Projeto do DPLL

Obteve-se as equações recursivas do controlador PI e do integrador apresentadas nas Equações 81 e 82 a partir da aplicação do método de Tustin nas Equações 1 e 2.

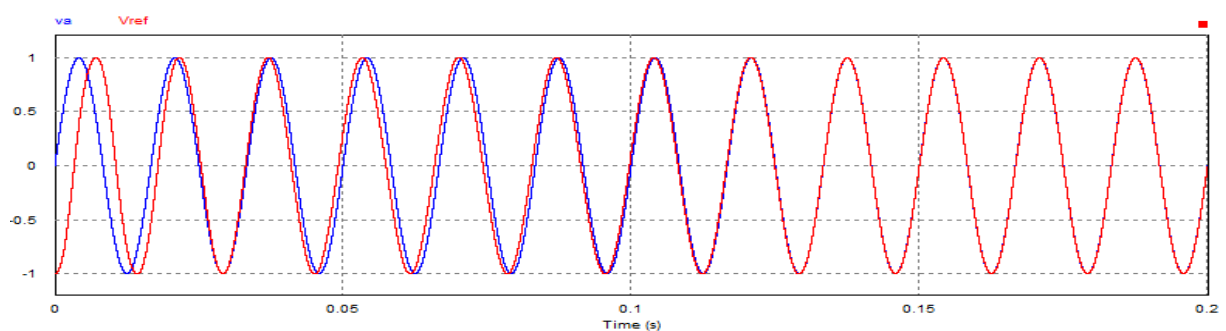
$$\omega(k) = \omega(k - 1) + 116,07291670ptr(k) - 115,92708330ptr(k - 1) \quad (81)$$

$$\theta_2(k) = \theta_2(k - 1) + 20,83333333\omega(k) + 20,83333333\omega(k - 1) \quad (82)$$

4.4.1 Resultados da simulação

Primeiramente simulou-se uma tensão senoidal pura para observar o comportamento da sincronização. Percebe-se que após alguns ciclos, o sinal de referência está perfeitamente sincronizado em fase e frequência com o sinal de entrada v_a , como mostra a Figura 37.

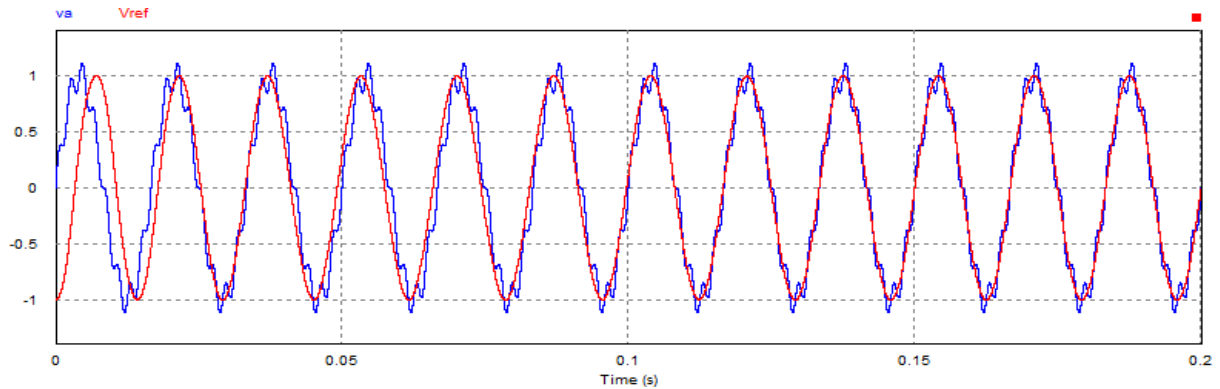
Figura 37 – Sincronização da tensão de referência para uma entrada sem ruídos



Fonte: Elaboração própria (2020).

Depois, considerou-se uma entrada senoidal com ruídos para avaliar a sincronização em uma situação mais próxima à realidade. Constata-se que a tensão de referência mantém a sincronização mesmo para uma entrada ruidosa, como apresenta a Figura 38.

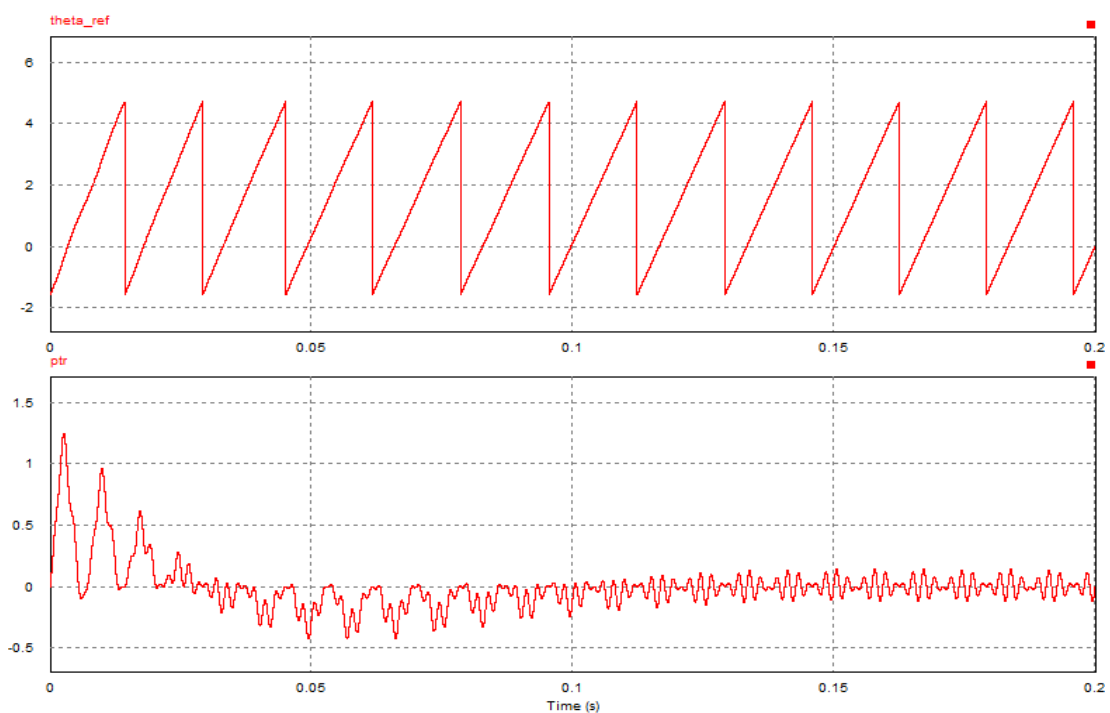
Figura 38 – Sincronização da tensão de referência para uma entrada com ruídos



Fonte: Elaboração própria (2020).

A Figura 39 mostra o ângulo a partir do qual é gerada a senóide de referência e a potência trifásica. A potência trifásica é aplicada na entrada do compensador PI, o qual permite a estabilização apesar do ruído. Dessa forma, conclui-se que o controlador atua de forma satisfatória, possibilitando um ângulo de referência estável.

Figura 39 – Ângulo de referência e potência trifásica para uma entrada com ruídos

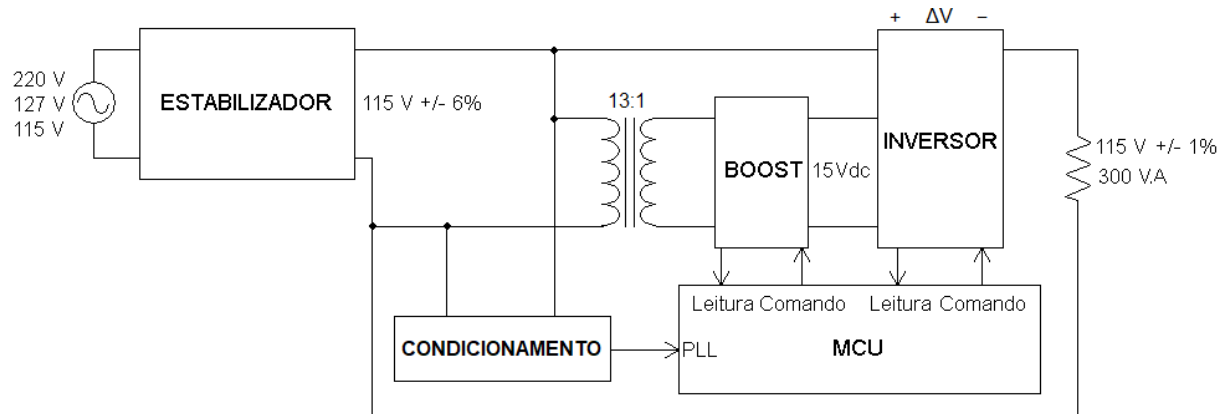


Fonte: Elaboração própria (2020).

4.5 Sistema completo

O sistema completo corresponde a ligação do conversor Boost na saída do estabilizador e o inversor na saída do Boost, como mostra a Figura 40.

Figura 40 – Diagrama de blocos do sistema simplificado



Fonte: Elaboração própria (2020).

Primeiramente é necessário reprojetar o filtro para o inversor, pois a resistência do filtro deve ser especificada para a tensão de saída e potência do estabilizador. A Tabela 17 apresenta os valores utilizados no projeto do filtro. As Equações 71 e 72 forneceram L_f igual a 5,85 mH e C_f igual a 752,21 nF.

Tabela 17 – Valores para o projeto do filtro do inversor para o sistema completo

| | |
|--------------------|-------|
| R_o [Ω] | 44,08 |
| f_{sw} [Hz] | 24000 |
| f_c [Hz] | 2400 |
| ζ | 1 |

Fonte: Elaboração própria (2020).

Depois, é preciso projetar novamente o controle. Diferentemente do controle anterior, modelou-se a planta do inversor para uma tensão de entrada de 20 V ao invés de 15 V, mantendo-se o projeto do Boost para a tensão de saída de 15 V. Isso ocorreu porque verificou-se em simulação que o compensador PID do inversor fez surgir uma oscilação na tensão de saída do conversor Boost, provocando um *overshoot* na tensão nominal durante o transitório. A Tabela 18 mostra os parâmetros considerados para o projeto. Considerou-se a mesma frequência de corte, 5 vezes menor que a frequência de chaveamento.

Tabela 18 – Parâmetros para o projeto do novo compensador do inversor

| | |
|--------------------|----------|
| $V_{i_{inv}}$ [V] | 20,00 |
| V_p [V] | 1,00 |
| k_v | 1 |
| ω_c [rad/s] | 30159,29 |

Fonte: Elaboração própria (2020).

Utilizando da Tabela 18, calculou-se o pólo, os zeros e o ganho do novo compensador usando as Equações 75, 76 e 77, como apresenta a Tabela 19. A Equação 83 apresenta a função de transferência resultante.

Tabela 19 – Grandezas calculadas para o novo compensador do inversor

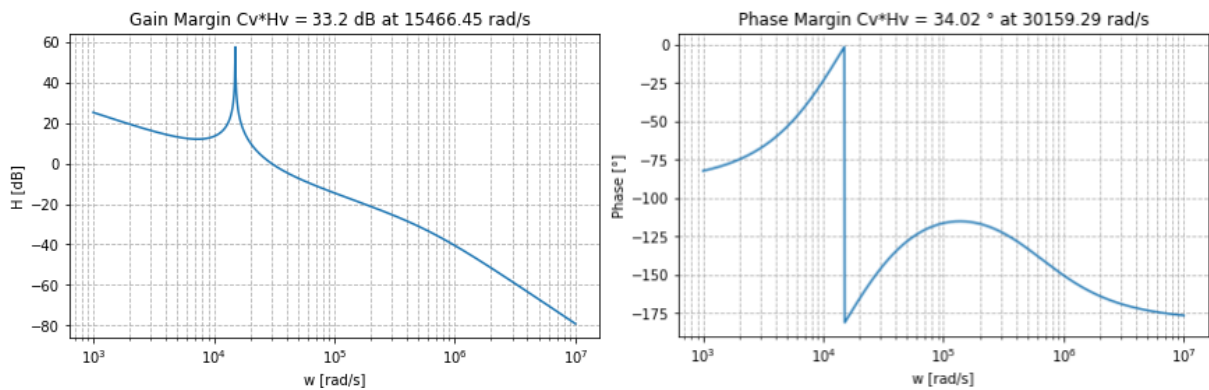
| | |
|---------------|-----------|
| z_v [rad/s] | 15074,83 |
| p_v [rad/s] | 602993,33 |
| k_c | 2,40 |

Fonte: Elaboração própria (2020).

$$C_v = \frac{2,405s^2 + 7,25 \cdot 10^4 s + 5,464 \cdot 10^8}{s^2 + 6,03 \cdot 10^5 s} \quad (83)$$

A Equação 84 apresenta a função de transferência de malha aberta do controle completo, a partir da qual foi obtida a resposta em frequência presente na Figura 41. A margem de ganho foi 33,2 dB em 15466,45 rad/s e a margem de fase obtida foi 34,02° na frequência de corte 30159,29 rad/s.

$$C_v H_v = \frac{48,09s^2 + 1,45 \cdot 10^6 s + 1,093 \cdot 10^{10}}{4,4 \cdot 10^{-9} s^4 + 0,002653s^3 + s^2 + 6,03 \cdot 10^5 s} \quad (84)$$

Figura 41 – Resposta em frequência do compensador

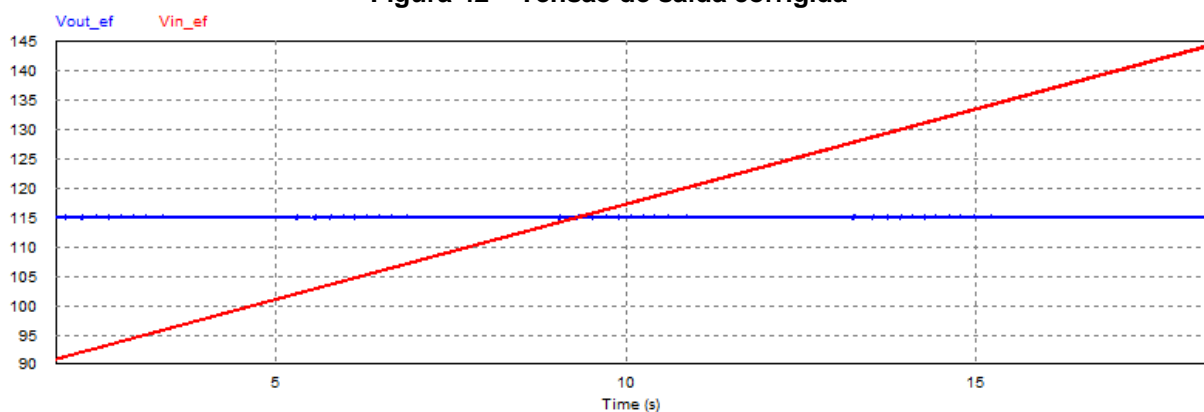
Fonte: Elaboração própria (2020).

Aplicando o método de Tustin na Equação 83, foi obtida a equação discretizada, a partir da qual se obteve a equação recursiva da Equação 85.

$$V_o(k) = 0,15V_o(k-1) + 0,85V_o(k-2) + 0,31e(k) - 0,32e(k-1) + 0,08e(k-2) \quad (85)$$

4.5.1 Resultados da simulação

Assim como para o teste do estabilizador, a tensão de entrada foi variada de 91 V a 143 V eficazes para verificar o funcionamento dentro de toda a faixa de operação. O Apêndice D mostra o circuito utilizado na simulação. A Figura 42 apresenta o comportamento da tensão de saída conforme a tensão de entrada é variada. Percebe-se que em comparação a Figura 16, a oscilação de tensão de 5,64 % não existe mais, comprovando o funcionamento do sistema.

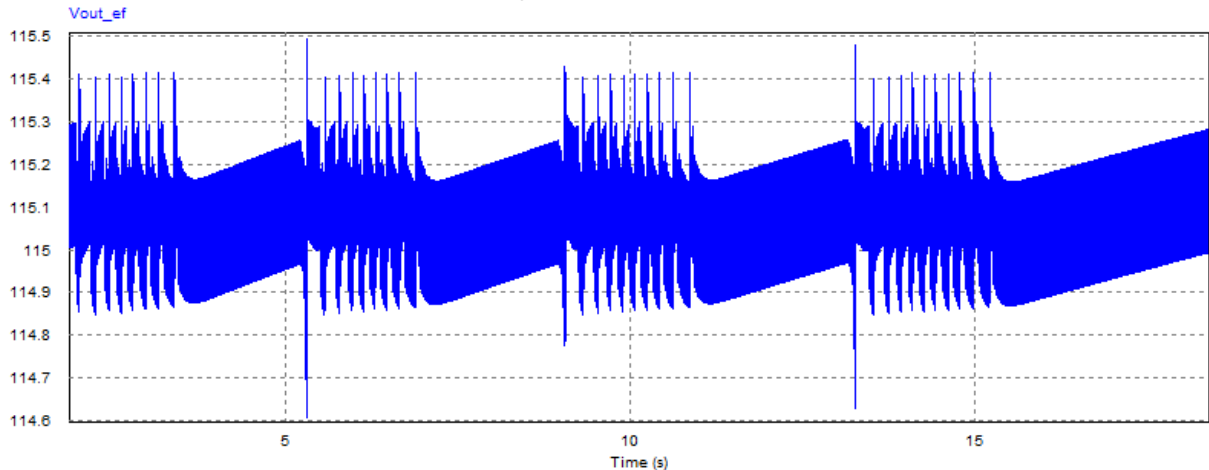
Figura 42 – Tensão de saída corrigida

Fonte: Elaboração própria (2020).

A Figura 43 apresenta uma visualização melhor da tensão de saída. Constata-se que a variação máxima da tensão é de, aproximadamente, 0,5 V, correspondendo a 0,43 % em relação a 115 V, e, portanto, mantendo-se dentro da faixa estipulada de

1 %. Essa oscilação máxima ocorre no momento de chaveamento dos *taps*, de modo que é necessário um pequeno tempo para o controle do inversor corrigir a tensão de saída.

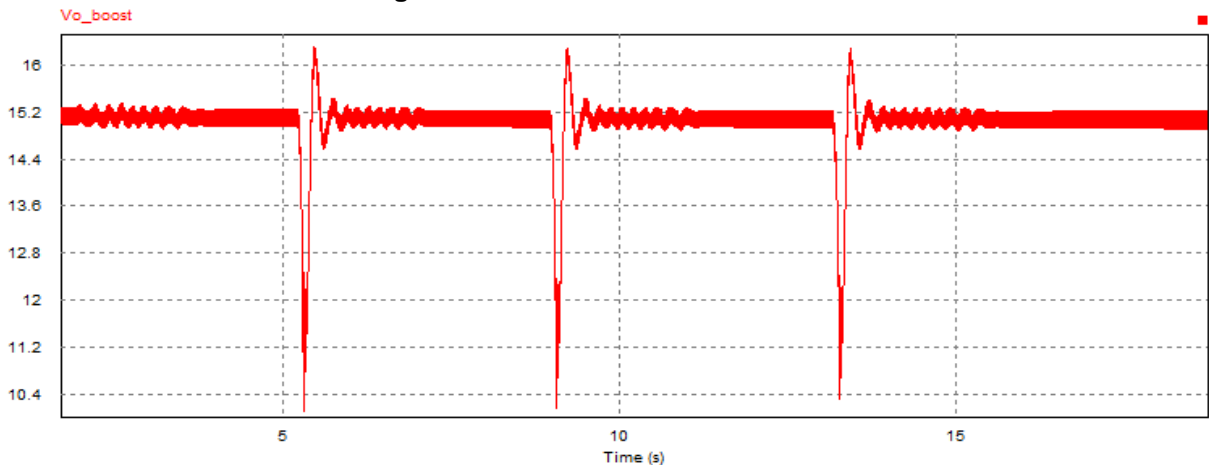
Figura 43 – Oscilação da tensão de saída corrigida



Fonte: Elaboração própria (2020).

A tensão na saída do conversor Boost é apresentada na Figura 44. Constatase que no momento em que os *taps* são chaveados, a tensão na entrada do conversor diminui, provocando uma queda na tensão de saída. O controle, então, atua corrigindo o valor da tensão e levando-a novamente a 15 V.

Figura 44 – Tensão de saída do Boost

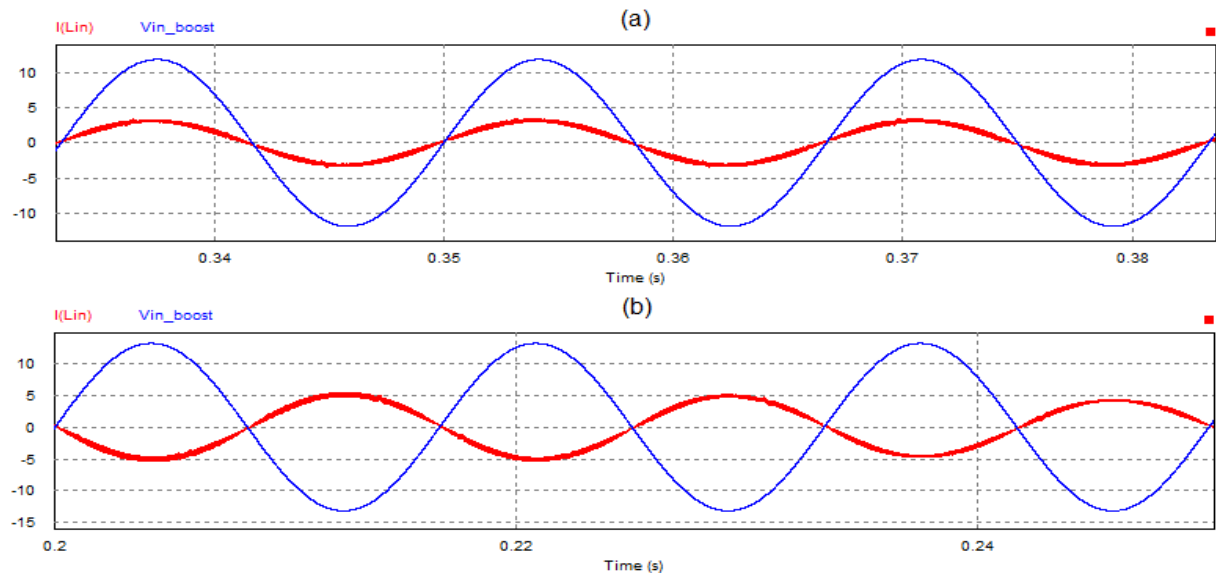


Fonte: Elaboração própria (2020).

Para verificar o sentido do fluxo de energia do Boost, primeiramente simulou-se o sistema completo considerando a tensão de saída do estabilizador menor que 115 V, e depois, maior que 115 V. A corrente no indutor e a tensão de entrada são mostradas nas Figura 45a e 45b para o primeiro e segundo caso, respectivamente.

No primeiro caso, o conversor compensa adicionando energia à carga e no segundo caso retirando. Dessa forma, constata-se a ação bidirecional do conversor Boost pelo sentido da corrente nos dois casos.

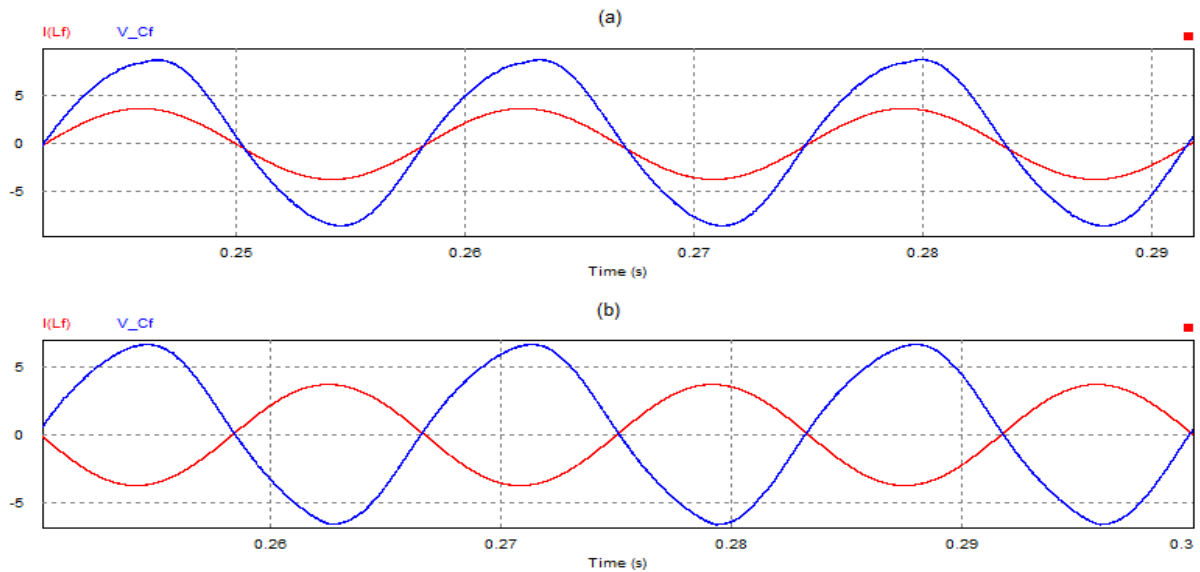
Figura 45 – Corrente de entrada do Boost. (a) Compensação positiva. (b) Compensação negativa



Fonte: Elaboração própria (2020).

Com o objetivo de verificar o sentido do fluxo de energia do inversor, primeiramente simulou-se o sistema completo para uma tensão de saída do estabilizador menor que 115 V, e depois, maior que 115 V. A corrente no indutor e a tensão sobre o capacitor são mostradas nas Figura 46a e 46b para o primeiro e segundo caso de simulação, respectivamente. Assim como no Boost, verifica-se a ação bidirecional do inversor pelo sentido da corrente, de forma que no primeiro caso energia é adicionada à carga e retirada no segundo caso.

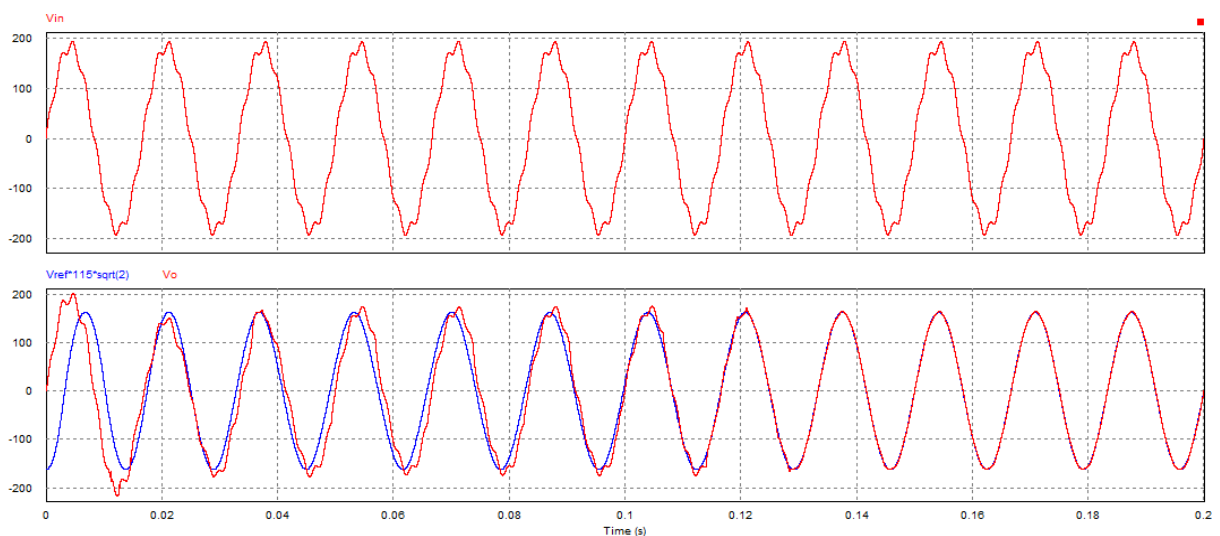
Figura 46 – Corrente do indutor do inversor. (a) Compensação positiva. (b) Compensação negativa



Fonte: Elaboração própria (2020).

A Figura 47 apresenta a resposta da saída quando o sistema é alimentado com uma tensão distorcida. Após os ciclos iniciais de sincronização do DPLL, a distorção na entrada é corrigida, de forma que a carga é alimentada com uma tensão de qualidade muito melhor, como indicado pela sobreposição da onda da tensão de saída na tensão de referência.

Figura 47 – Comportamento da saída para uma tensão distorcida na entrada do estabilizador

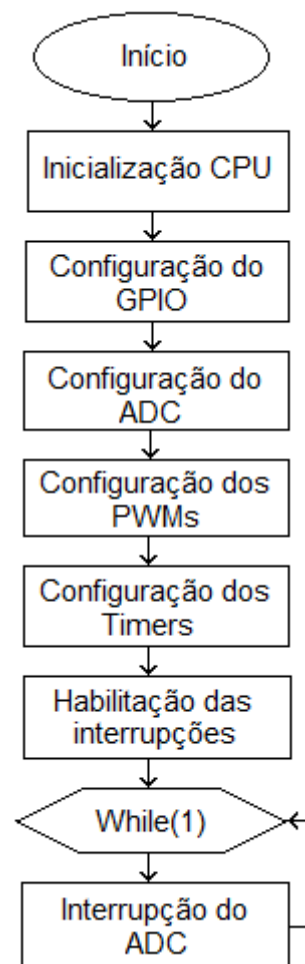


Fonte: Elaboração própria (2020).

4.6 Programação do processador

Após a inicialização do núcleo, é feita a programação das configurações dos pinos de entrada e saída (GPIO), ADC, canais PWM, *timers* e das interrupções. O processador entra em um *loop* infinito onde aguarda as interrupções geradas pelo ADC. A Figura 48 apresenta o fluxograma da programação geral do processador. A programação geral pode ser vista no Apêndice F.

Figura 48 – Fluxograma da programação geral do processador



Fonte: Elaboração própria (2020).

4.6.1 Programação do conversor Boost

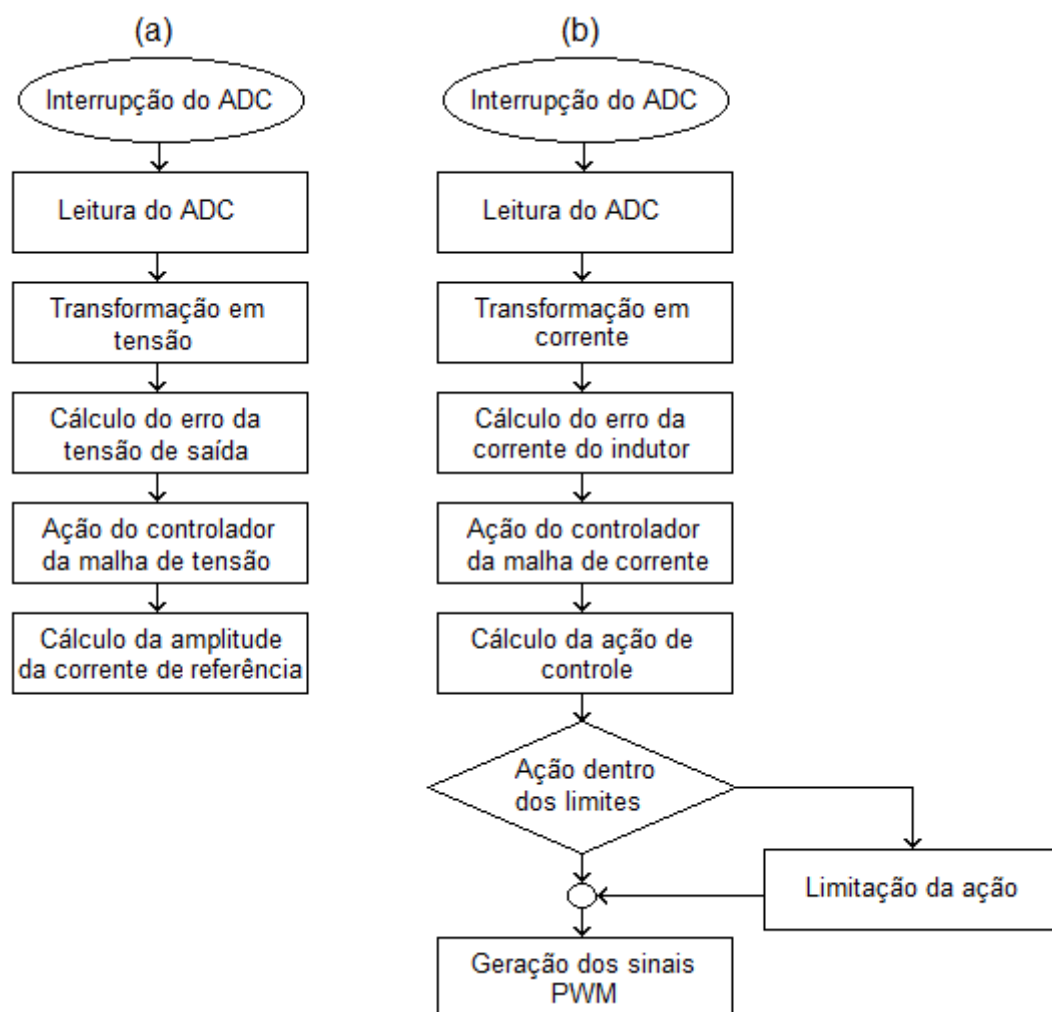
O fluxograma do controle do conversor Boost está apresentado na Figura 49, onde (a) mostra a malha de tensão e (b) a malha de corrente.

O controle da malha de tensão é iniciado com a leitura do valor convertido pelo ADC, o qual é transformado em valor de tensão para comparação com a tensão de

referência. O erro de tensão é então submetido à ação do compensador PI, resultando em uma tensão de controle que é utilizada para geração da corrente de referência.

O controle da malha de corrente começa pela transformação do valor obtido do ADC em um valor de corrente, o qual é comparado com o valor de referência gerado pela malha de tensão. O erro de corrente passa pelo compensador PI, resultando na ação de controle, que será utilizada para gerar os sinais de PWM para as chaves. A programação do Boost pode ser vista no Apêndice G.

Figura 49 – Fluxograma da programação do controle do Boost. (a) malha de tensão (b) malha de corrente



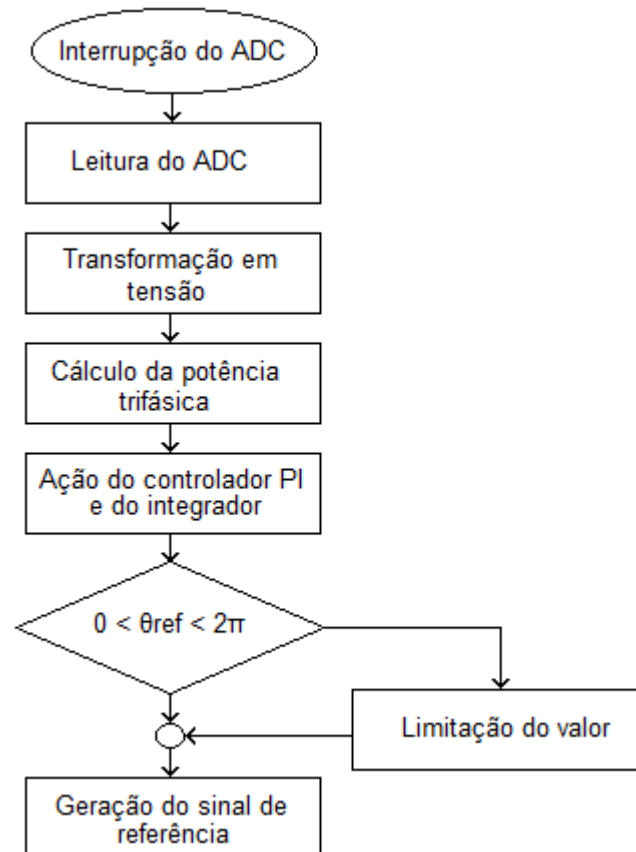
Fonte: Elaboração própria (2020).

4.6.2 Programação do DPLL

O fluxograma da programação do DPLL é mostrado na Figura 50.

O valor obtido a partir da leitura do ADC é utilizado para o cálculo da potência trifásica, a qual passa pela ação do controlador PI e do integrador. Com o ângulo de referência dentro dos limites, a tensão de referência é então gerada. A programação do DPLL pode ser vista no Apêndice H.

Figura 50 – Fluxograma da programação do DPLL



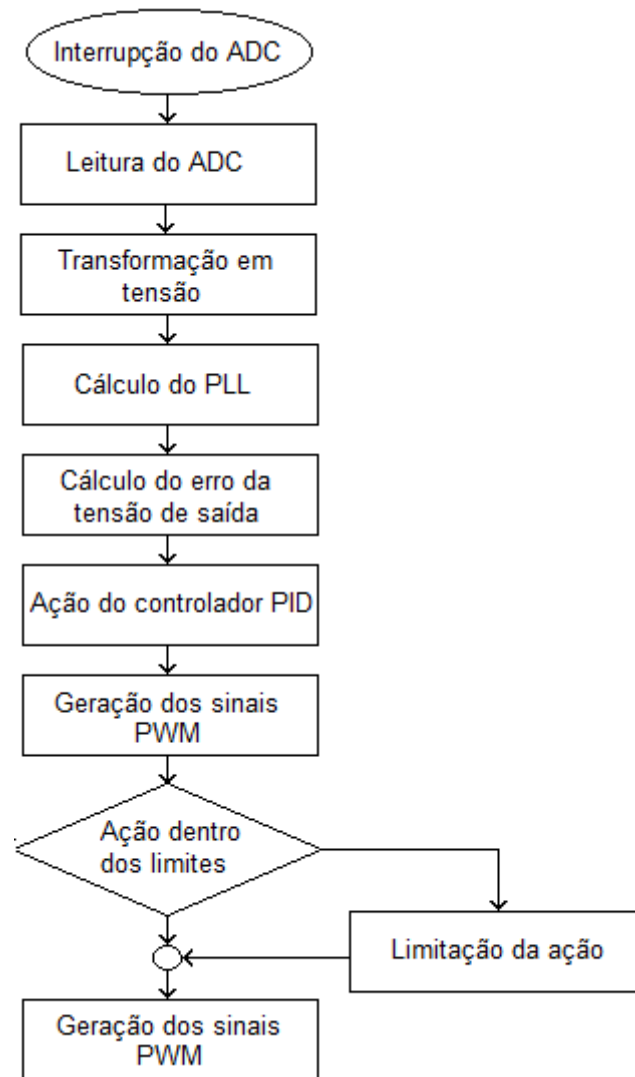
Fonte: Elaboração própria (2020).

4.6.3 Programação do controle do inversor

O fluxograma da programação do controle do inversor é mostrado na Figura 51.

O valor lido pelo ADC é transformado em valor de tensão para comparação com a tensão de referência gerada pelo DPLL. O erro passa pela ação do compensador PID e a ação de controle é utilizada para geração dos sinais PWM. A programação do inversor pode ser vista no Apêndice I.

Figura 51 – Fluxograma da programação do controle do inversor



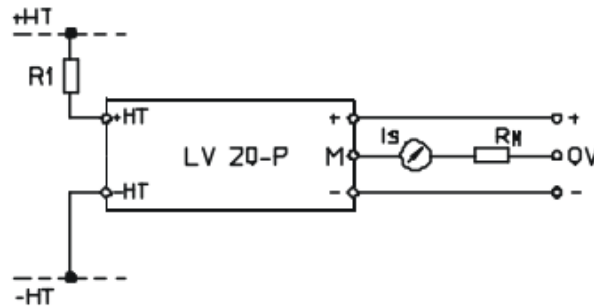
Fonte: Elaboração Própria (2020).

4.7 Sensoriamento e filtragem

Para medição da tensão de saída do conversor Boost, do inversor e do estabilizador utilizou-se o sensor LV20-P. Como a Figura 52 mostra, o sensor possui dois pinos de entrada, os quais devem ser ligados na tensão a ser medida por meio de um resistor, o qual deve ser dimensionado para uma corrente de até 14 mA. A saída deve ser alimentada com uma fonte simétrica entre 12 V e 15 V, sendo que com 15 V se obtém o menor erro, de 1 %, na medição. A tensão lida pelo sensor é disponibilizada no pino central onde um resistor determina a amplitude do sinal, sendo que a corrente que circula pelo resistor tem um ganho de 2,5 vezes em relação a corrente de entrada. O sensor apresenta um erro na corrente de saída, de até 0,40

mA, associado com a variação de temperatura, além de uma corrente de offset de 0,20 mA, de forma que é necessário calibrar a leitura para minimizar o erro.

Figura 52 – Diagrama de ligações do sensor LV20-P



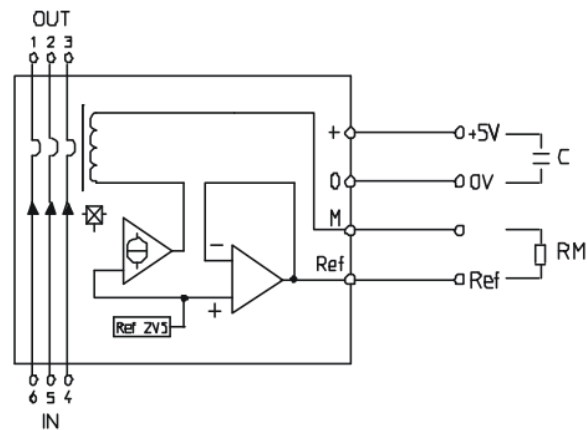
Fonte: LEM (2020).

Necessita-se medir tensões na faixa de 115 V, logo, o resistor da entrada escolhido foi 11,5 k Ω para uma corrente de 10 mA. A resistência de saída escolhida foi 35 Ω , considerando uma tensão máxima de 1,32 V.

Como a tensão no pino do ADC do microcontrolador deve estar entre 0 e 3 V e deseja-se ler uma tensão alternada, é necessário adicionar um offset de 1,5 V à tensão lida pelo sensor, com exceção do conversor Boost, no qual se lê apenas tensões positivas. Para isso, utilizou-se um amplificador somador inversor.

Para ler a corrente do indutor do conversor Boost, foi utilizado o transdutor LTSP 25-NP, o qual tem seu diagrama de ligações apresentado na Figura 53. Este funciona a partir do efeito Hall, onde um campo magnético é convertido em uma diferença de potencial. Para obter o melhor compromisso entre corrente nominal, faixa de medição e corrente do secundário pode-se modificar as ligações do primário como a Figura 54 apresenta. A relação de espiras determina o ganho entre a corrente na entrada e a que circula no resistor da saída. Na saída é fornecida uma tensão de referência de 2,5 V obtida a partir de uma alimentação de 5 V. Um resistor de medição determina a amplitude do sinal lido.

Figura 53 – Diagrama de ligações do transdutor LTSP 25-NP



Fonte: LEM (2020).

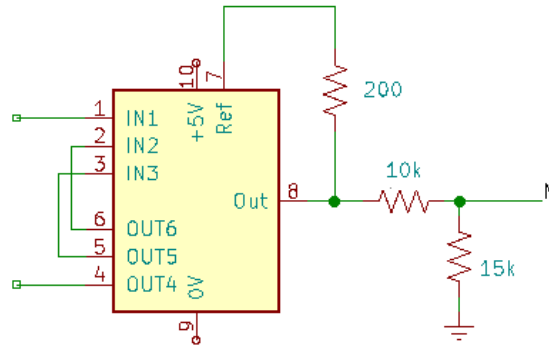
Figura 54 – Relação entre o número de espiras e o ganho de corrente

| Number of primary turns N_p | Primary nominal current rms I_{PN} (A) | Secondary nominal current rms I_{SN} (mA) | Primary coil resistance at 20°C R_p (mΩ) | Primary insertion inductance L_p (μH) | Recommended connections |
|-------------------------------|--|---|--|---|-------------------------|
| 1 | 25 | 12.5 | 0.18 | 0.013 | |
| 2 | 12.5 | 12.5 | 0.81 | 0.05 | |
| 3 | 8.33 | 12.5 | 1.62 | 0.12 | |

Fonte: LEM (2020).

Como a entrada do ADC do microcontrolador lê tensões de 0 a 3 V, é necessário ajustar a tensão lida pelo sensor para ficar dentro desta faixa. Para isso, conectou-se um divisor resistivo ao pino de medição, como mostra a Figura 55. Necessita-se medir correntes menores que 8,33 A, logo, utilizou-se 3 espiras para o enrolamento primário. O resistor de medição foi dimensionado para uma queda de tensão de 2,5 V quando a corrente for atingir o valor máximo de 12,5 mA, e nessa situação, o divisor resistivo fornecerá 3 V no pino de medição.

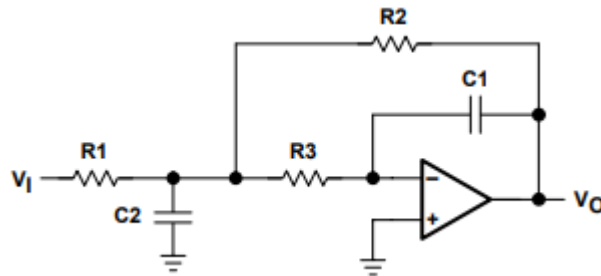
Figura 55 – Ligações utilizadas no LTSP 25-NP



Fonte: Elaboração própria (2020).

Para evitar o aparecimento de ruídos nos valores lidos pelo microcontrolador, implementou-se um filtro passa-baixas. Utilizou-se a mesma topologia que Faveri (2018), onde foi usada a metodologia desenvolvida por Karki (2002) para o projeto. Foi empregada a topologia MFB com aproximação Chebyshev com *ripple* de 3 dB. A Figura 56 apresenta o circuito do filtro, onde a função de transferência e a relação entre o valor dos componentes e as características do filtro estão apresentadas nas Equações 86, 87, 88 e 89 (Karki, 2002).

Figura 56 – Filtro passa-baixas MFB



Fonte: Karki (2002).

$$H_{LP}(f) = - \frac{K}{\left(\frac{f}{FSF \cdot f_c}\right)^2 + \frac{1}{Q} \frac{jf}{FSF \cdot f_c} + 1} \quad (86)$$

$$K = - \frac{R2}{R1} \quad (87)$$

$$FSF \cdot f_c = \frac{1}{2\pi\sqrt{R2R3C1C2}} \quad (88)$$

$$Q = \frac{\sqrt{R2R3C1C2}}{R3C1 + R2C1 + R3C1(-K)} \quad (89)$$

Onde,

K = fator de ganho

FSF = fator de escala da frequência de corte

f_c = frequência de corte

Q = fator de qualidade

Para o cálculo dos componentes do filtro, estipulou-se valores para R_1 e C_1 , e então a partir do fator de ganho, escala, qualidade e frequência de corte, determinou-se R_2 , R_3 e C_2 . A Tabela 20 apresenta os resultados dos cálculos.

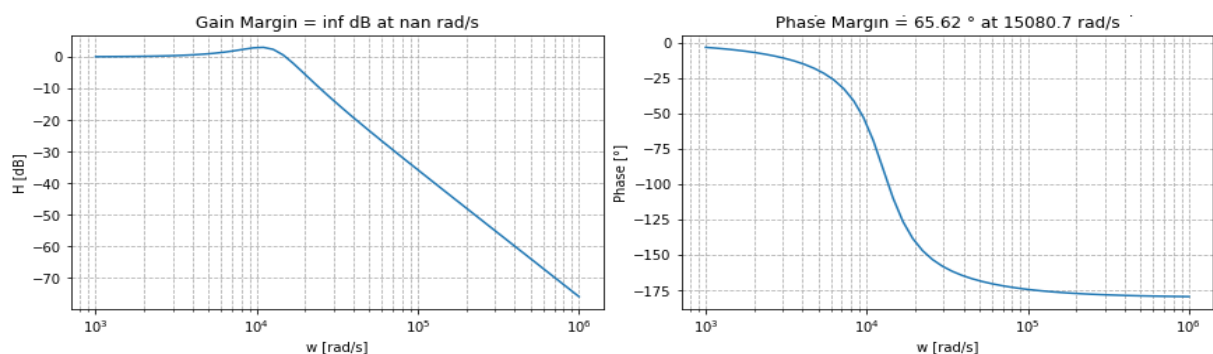
Tabela 20 – Componentes estipulados e calculados para o filtro passa-baixas

| | |
|---------------------------------|----------|
| R1 [Ω] | 30000,00 |
| R2 [Ω] | 30000,00 |
| R3 [Ω] | 15199,46 |
| C1 [nF] | 1,00 |
| C2 [nF] | 13,62 |
| FSF | 0,8414 |
| Q | 1,3049 |
| f_c [Hz] | 2400 |
| K | -1 |

Fonte: Elaboração Própria (2020).

A partir da Equação 86, determinou-se a resposta em frequência do filtro, como apresentado pela Figura 57. A margem de ganho foi infinita e a margem de fase 65,62° na frequência de corte 15080,7 rad/s, ou seja, 10 vezes menor que a frequência de chaveamento.

Figura 57 – Resposta em frequência do filtro passa-baixas MFB



Fonte: Elaboração própria (2020).

Após o sensoriamento e filtragem, o sinal ainda passa por um circuito grampeador, que monitora a tensão de entrada e impede que sua saída ultrapasse a tensão de referência especificada. Desse modo, pode-se limitar a tensão entre 0 e 3 V para evitar danos ao microcontrolador. Para isso, utilizou-se o circuito integrado TL7726.

A placa de condicionamento de sinais foi a mesma utilizada por Faveri (2018) com algumas alterações, como a adição de terminais para leitura das medições e comando, além da adição de filtros para as medidas de tensão e corrente do Boost,

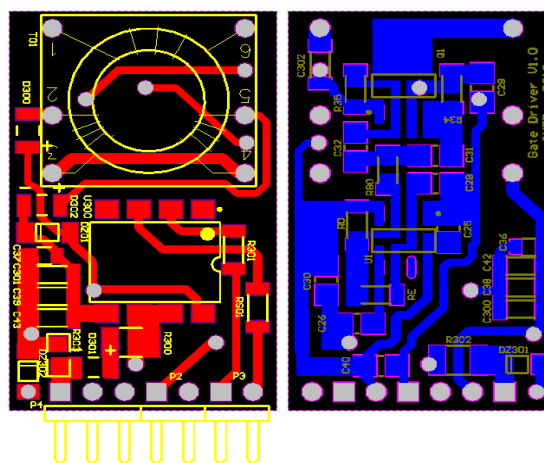
5 RESULTADOS EXPERIMENTAIS

A seguir serão apresentados os resultados dos experimentos práticos realizados acerca das curvas características dos estabilizadores, inversor e DPLL. Não foram realizados testes práticos sobre o Boost e o sistema completo devido a interrupção das atividades e inviabilidade da utilização do laboratório.

5.1 Desenvolvimento do protótipo

Como a placa de controle não consegue fornecer a amplitude de tensão exigida para o chaveamento dos transistores, torna-se necessário utilizar um *driver*. A Figura 58 apresenta o *layout* do Gate Driver C1.0, desenvolvido pelo INEP da UFSC, utilizado neste trabalho. Esse *driver* fornece uma tensão de -5 V para a desativação e 15 V para a ativação das chaves.

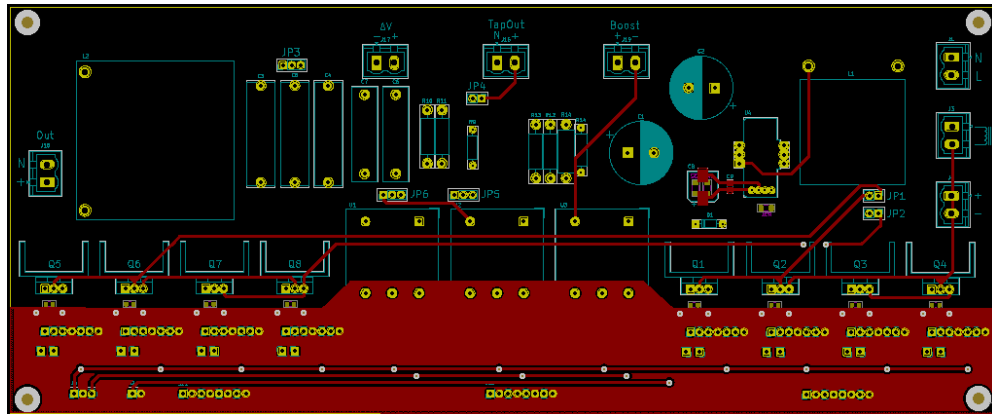
Figura 58 – Gate Driver C1.0, INEP - 2012



Fonte: INEP (2012).

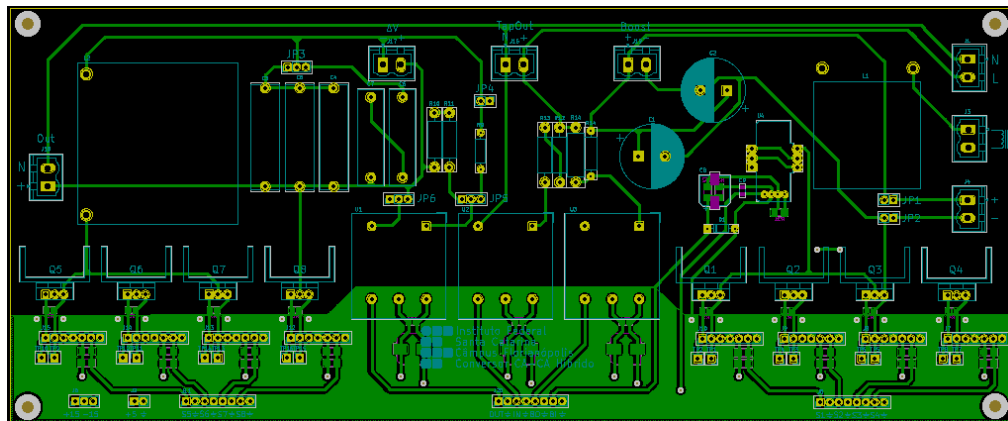
As Figuras 59 e 60 mostram, respectivamente, a vista superior e inferior do layout da placa potência.

Figura 59 – Vista superior da placa de potência



Fonte: Elaboração própria (2020).

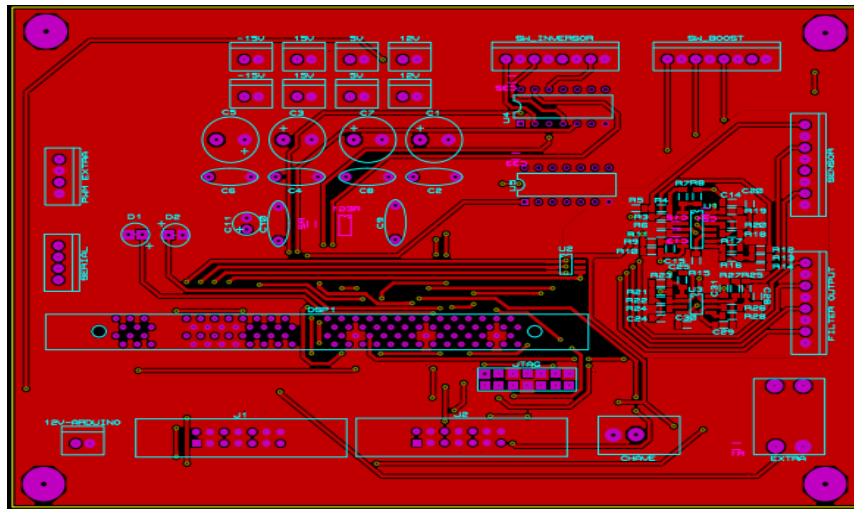
Figura 60 – Vista inferior da placa de potência



Fonte: Elaboração própria (2020).

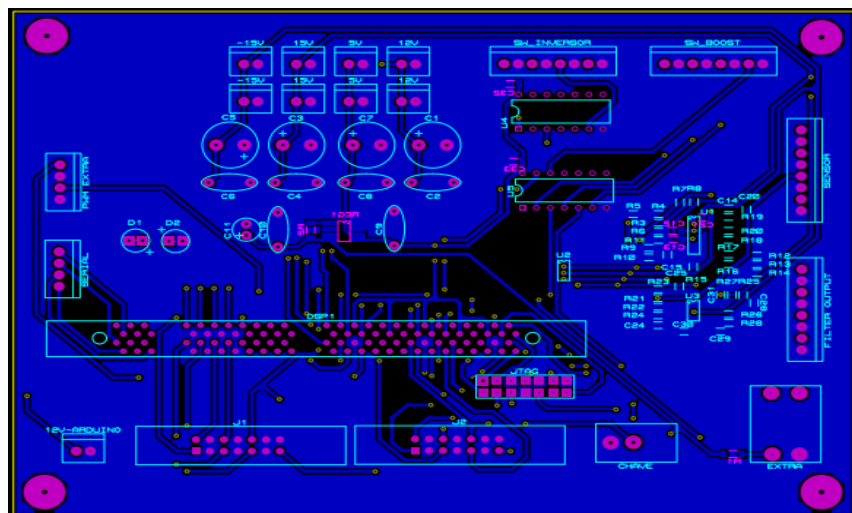
As Figuras 61 e 62 apresentam, respectivamente, a vista superior e inferior do layout da placa de controle e condicionamento, o qual foi modificado e adaptado para este trabalho a partir de Faveri (2018).

Figura 61 – Vista superior da placa de controle e condicionamento



Fonte: Elaboração própria (2020).

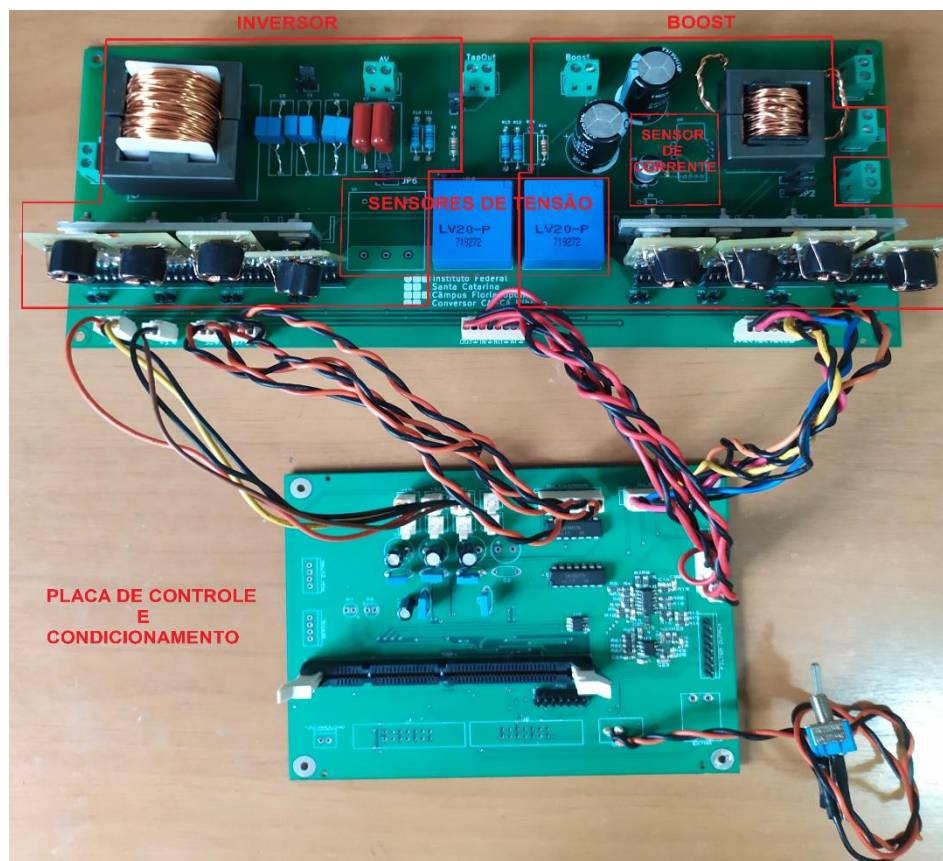
Figura 62 – Vista inferior da placa de controle e condicionamento



Fonte: Elaboração própria (2020).

A Figura 63 mostra o estado atual do protótipo desenvolvido. A falta de alguns componentes impediu a conclusão das placas dos *drivers*. Além disso, a indutância das bobinas não pode ser ajustada, além da falta de um sensor de tensão e de corrente para os circuitos de potência.

Figura 63 – Protótipo



Fonte: Elaboração própria (2020).

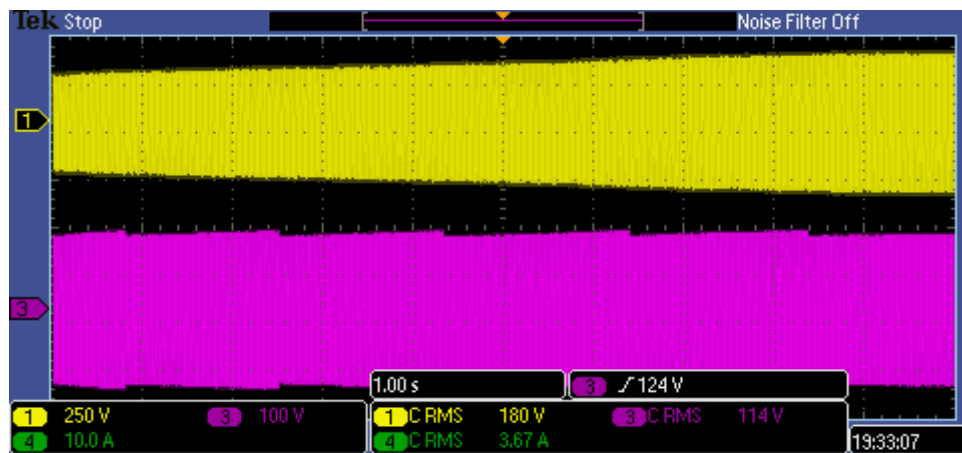
5.2 Testes dos estabilizadores

Todos os estabilizadores testados possuem as seguintes características:

- Operação microprocessada;
- Análise *true* RMS da tensão da rede;
- Tensão de entrada 115/220 V;
- Tensão nominal de saída 115 V;
- Variação admissível na saída +/- 6%.

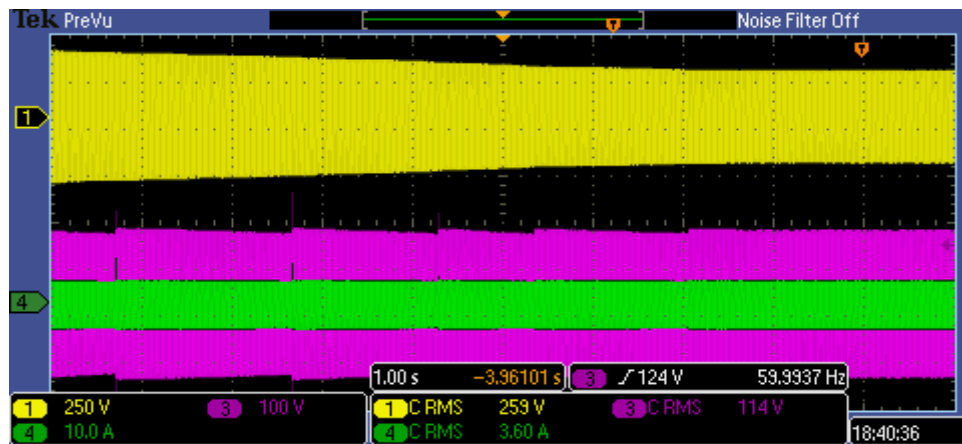
Para o teste do primeiro estabilizador, inicialmente a tensão de entrada foi variada, de forma manual, crescentemente de 180 V a 260 V, como mostra a Figura 64, e depois decrescentemente de 260 V a 180 V, como apresenta a Figura 65. A tensão de entrada é representada pelo sinal amarelo e atenção de saída pelo sinal roxo.

Figura 64 – Variação crescente da tensão da entrada



Fonte: Elaboração própria (2020).

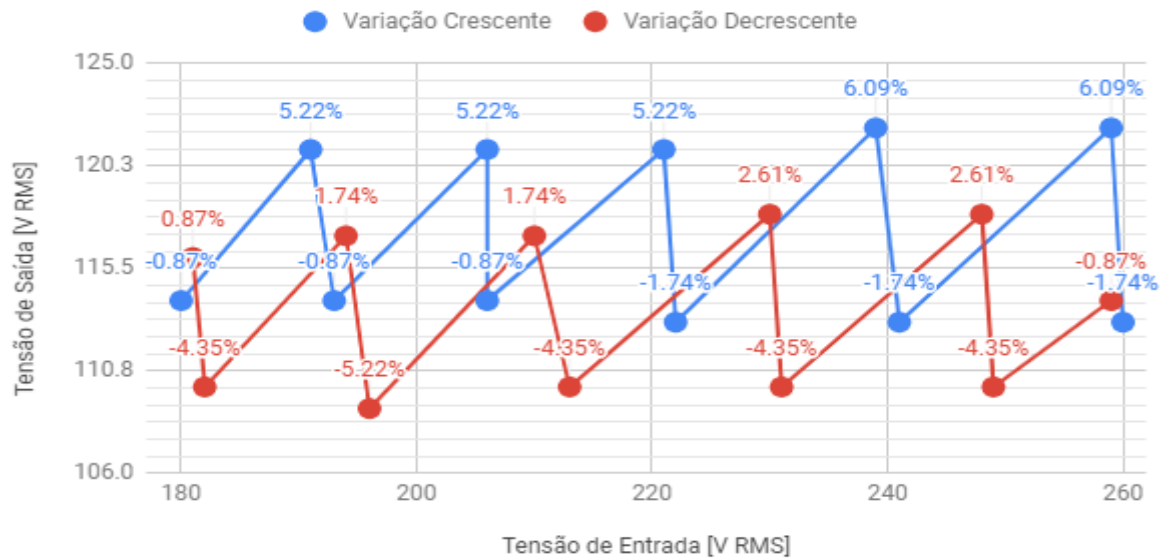
Figura 65 – Variação decrescente da tensão da entrada



Fonte: Elaboração própria (2020).

Então, determinou-se a tensão em que ocorre o chaveamento de cada *tap* e a consequente oscilação da tensão de saída, como apresenta a Figura 66. Percebe-se que a oscilação da saída se mantém dentro do limite de 6 % na maioria da faixa de operação, extrapolando ligeiramente em pontos específicos.

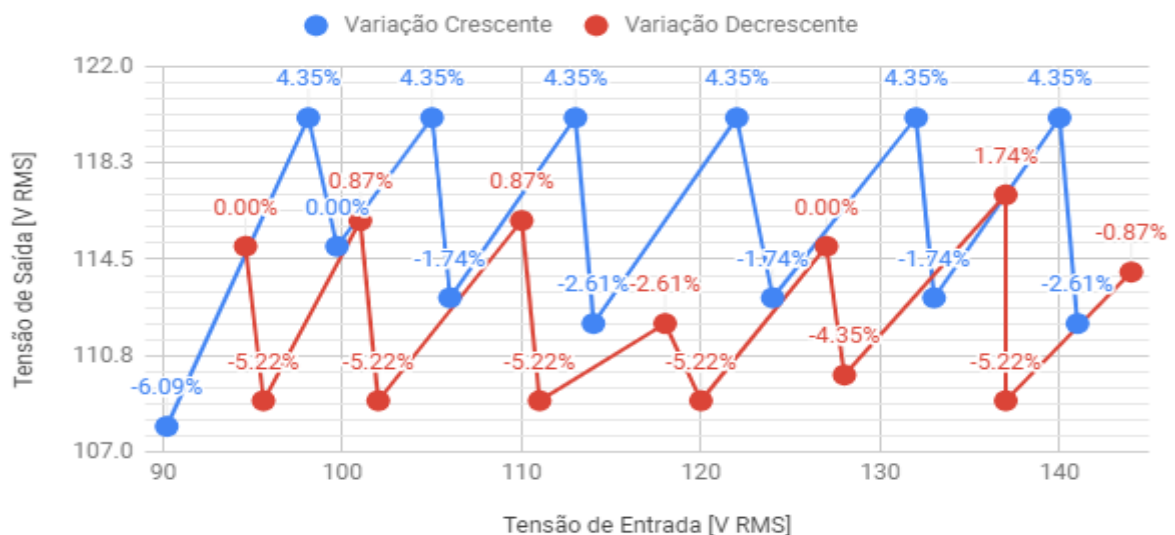
Figura 66 – Comportamento da tensão de saída em relação a variação da tensão da entrada para o primeiro estabilizador



Fonte: Elaboração própria (2020).

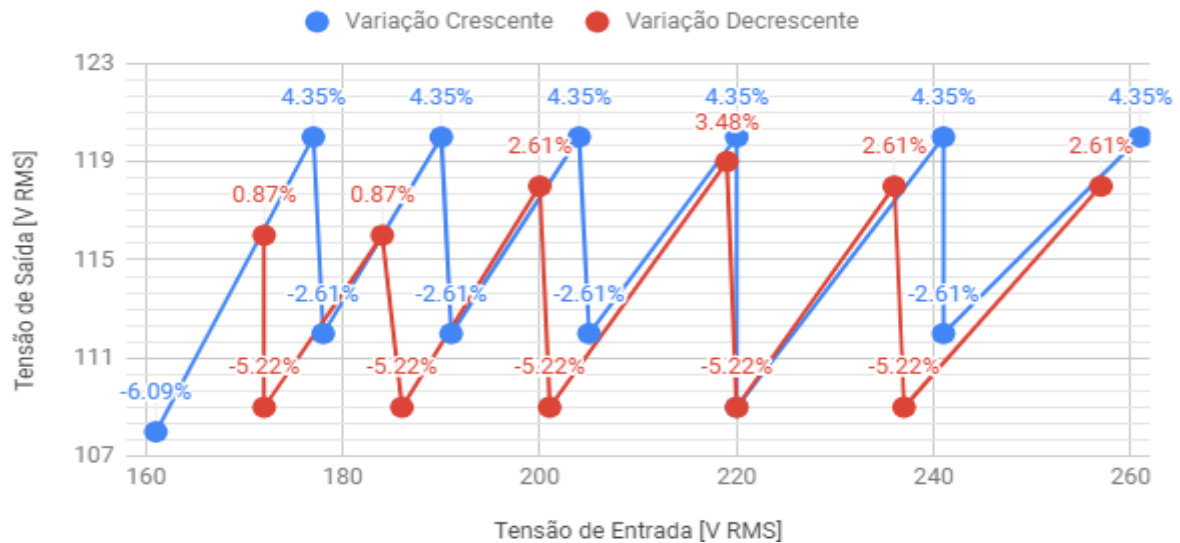
Para o segundo estabilizador, repetiu-se o processo utilizado na medição para o primeiro estabilizador. Dessa forma, primeiramente variou-se a entrada de 90,2 V a 158 V e depois de 144 V a 94,6 V, e então determinou-se o comportamento da tensão de saída como mostra a Figura 67. Repetiu-se o teste variando crescentemente a entrada de 161 V a 261 V depois de 257 V a 172 V como mostra a Figura 68.

Figura 67 – Comportamento da tensão de saída para o segundo estabilizador com tensão de alimentação 115 V



Fonte: Elaboração própria (2020).

Figura 68 – Comportamento da tensão de saída para o segundo estabilizador com tensão de alimentação 220 V

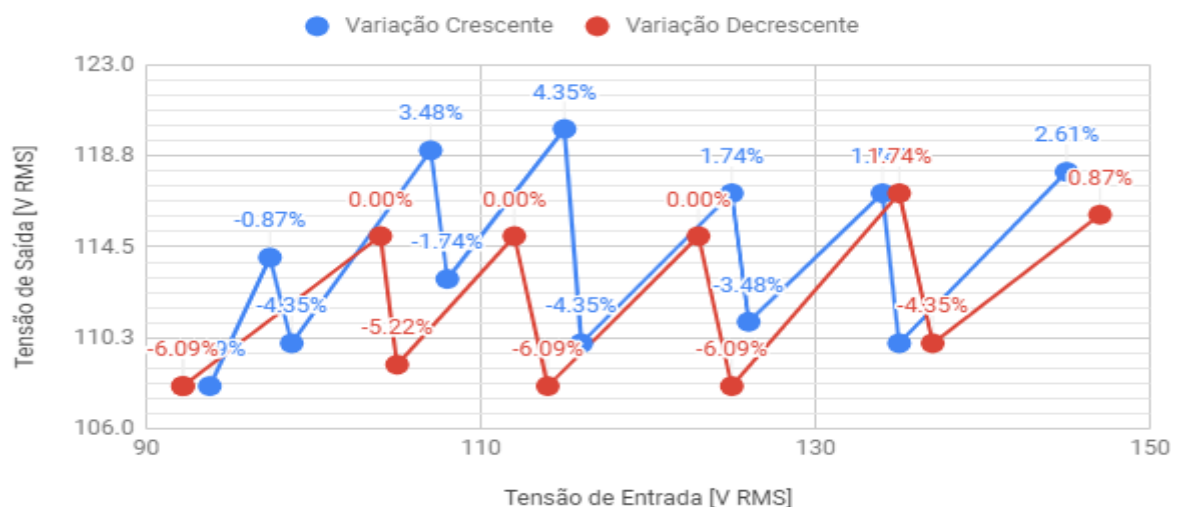


Fonte: Elaboração própria (2020).

A tensão de saída se mantém praticamente dentro dos limites, sendo que ela excede os 6 % para uma tensão de entrada de 90,2 V e 161 V, na Figura 67 e 68 respectivamente, devido a ligeira extrapolação da faixa de operação da entrada do equipamento.

Para o teste do terceiro estabilizador, variou-se a tensão de entrada crescentemente de 93,8 V a 145 V e depois decrescentemente de 147 V a 92,2 V. Depois determinou-se a oscilação da tensão de saída, como mostra a Figura 69. A tensão de saída extrapola ligeiramente o limite de 6 % em alguns pontos.

Figura 69 – Oscilação da tensão de saída para o terceiro estabilizador

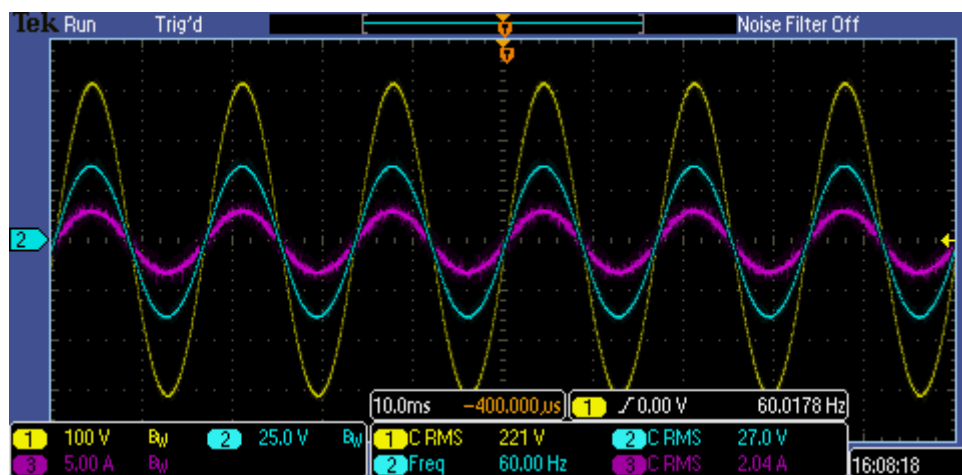


Fonte: Elaboração própria (2020).

5.3 Teste do Inversor em malha fechada

Testou-se o algoritmo de controle do conversor CC-CA, juntamente com o rastreamento da frequência da rede pelo DPLL, em uma placa anterior ao protótipo desenvolvido neste trabalho. A título de ilustração de funcionamento do conversor, a Figura 70 apresenta os resultados, onde o sinal amarelo é a tensão de saída do estabilizador, o sinal azul é a tensão de saída do inversor e o sinal roxo é a corrente da carga. Utilizou-se 48 V para a tensão de alimentação do inversor e um índice de modulação de 0,56. Percebe-se que o PLL segue corretamente a frequência da rede, de modo que a tensão de saída está em fase com a tensão de entrada.

Figura 70 – Saída do inversor em comparação à tensão de saída do estabilizador



Fonte: Elaboração própria (2020).

6 CONCLUSÃO

A simulação individual dos módulos e a posterior simulação completa mostraram a viabilidade e funcionamento do conversor híbrido com fluxo bidirecional de energia. Entretanto, não foi possível dar prosseguimento aos testes práticos em virtude da pandemia de COVID-19, que interrompeu as atividades presenciais e impossibilitou a utilização do laboratório.

Os testes práticos dos estabilizadores demonstraram que o projeto do estabilizador utilizado para simulação está de acordo com o funcionamento prático.

Por meio dos resultados obtidos em simulação conclui-se que a topologia Boost apresenta desempenho satisfatório para controle do fluxo bidirecional de energia, possibilitando uma correção efetiva da tensão de saída do estabilizador. Além disso, o equacionamento desenvolvido forneceu os valores corretos para as principais grandezas do circuito.

O inversor juntamente com o DPLL possibilitou a geração de uma tensão senoidal em fase com a tensão de saída do estabilizador, viabilizando a compensação de tensão. Os testes práticos mostraram que o sistema tem uma resposta tão boa quanto a obtida em simulação.

Sugere-se como continuação do trabalho, a realização de testes práticos do conversor Boost bidirecional e posterior comparação com os resultados obtidos na análise teórica e simulação. Depois, pode-se testar o sistema completo e validar o funcionamento prático do conversor híbrido.

REFERÊNCIAS

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. **NBR 14373: Estabilizadores de tensão de corrente alternada — potências até 3 kva/3 kw.** Rio de Janeiro, 2006. 66 p.

ALMEIDA, B. R. **Controle Digital de um Condicionador de Tensão Alternada.** 120 f. Monografia (Trabalho de Conclusão de Curso) — Curso Superior de Tecnologia em Sistemas Eletrônicos, Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina, Florianópolis, 2009.

BARBI, Ivo. **Eletrônica de potência: projetos de fontes chaveadas.** Florianópolis: Ed. do Autor, 2007. 334 p.

BARBI, Ivo. **Projeto de inversores.** Florianópolis: 2007. 215 p.

FAVERI, Flavio Junior de. **Estratégia de controle moderno aplicado ao desenvolvimento de conversores CA-CA híbridos.** Florianópolis: 2018. 131 p.

GOMES, C. E. M. **Controle digital de um condicionador de tensão alternada usando PLL para obtenção do sinal de referência.** 132 f. Tese (Mestrado em Engenharia Elétrica) — Universidade Federal de Santa Catarina, Florianópolis, 2007.

Lazzarin, Telles B.; Barcelos, Renan P. **Retificadores PWM Monofásicos para Correção de Fator de Potência.** Florianópolis: 1ª ed. 2019. 196 p.

LEM. **Voltage Transducer LV 20-P.** 2020. Disponível em: <https://media.digikey.com/pdf/data%20sheets/lem%20usa%20pdfs/lv%2020-p.pdf>

LEM. **Current Transducer LTSP.** 2020. Disponível em: <https://docs.rs-online.com/710a/0900766b80beb847.pdf>

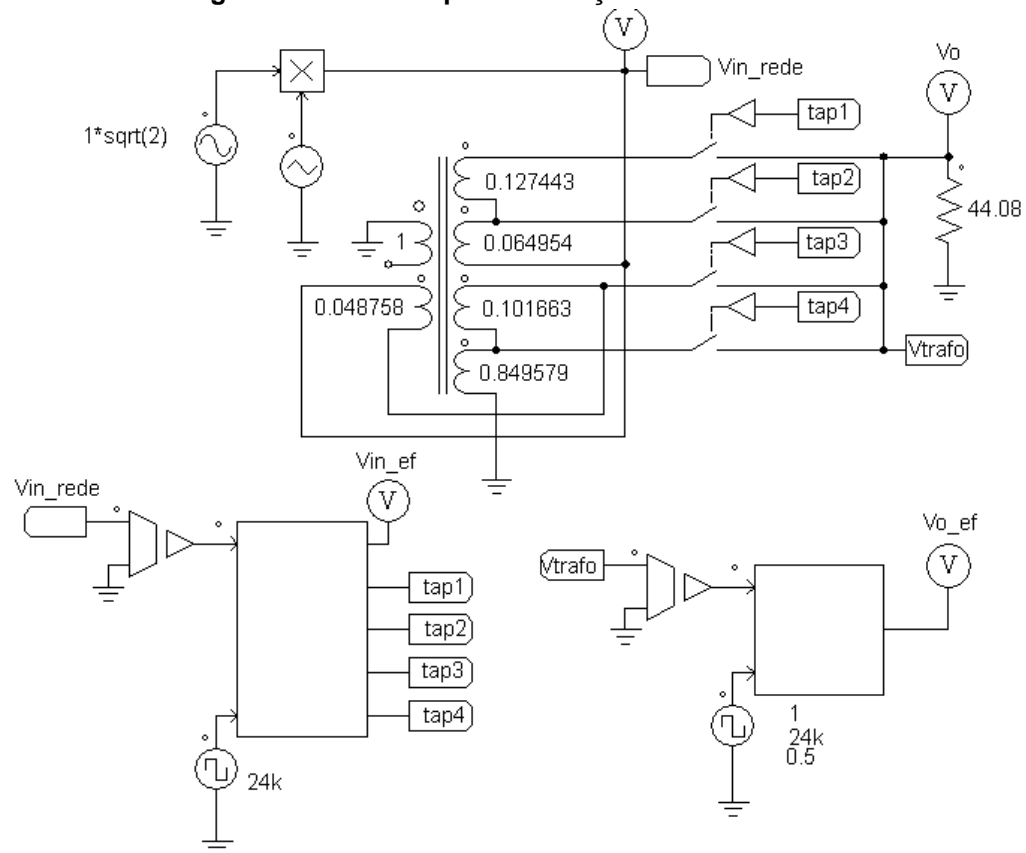
OPPENHEIM, A.V., SCHAFER, R. W., **Discrete-Time Signal Processing.** 3a Ed. Prentice Hall, 2010.

VISHAY. **IRF540.** 2011. Disponível em: <https://www.vishay.com/docs/91021/91021.pdf>. Acesso em 12 mai. 2020.

Apêndices

APÊNDICE A – CIRCUITO PARA SIMULAÇÃO DO ESTABILIZADOR

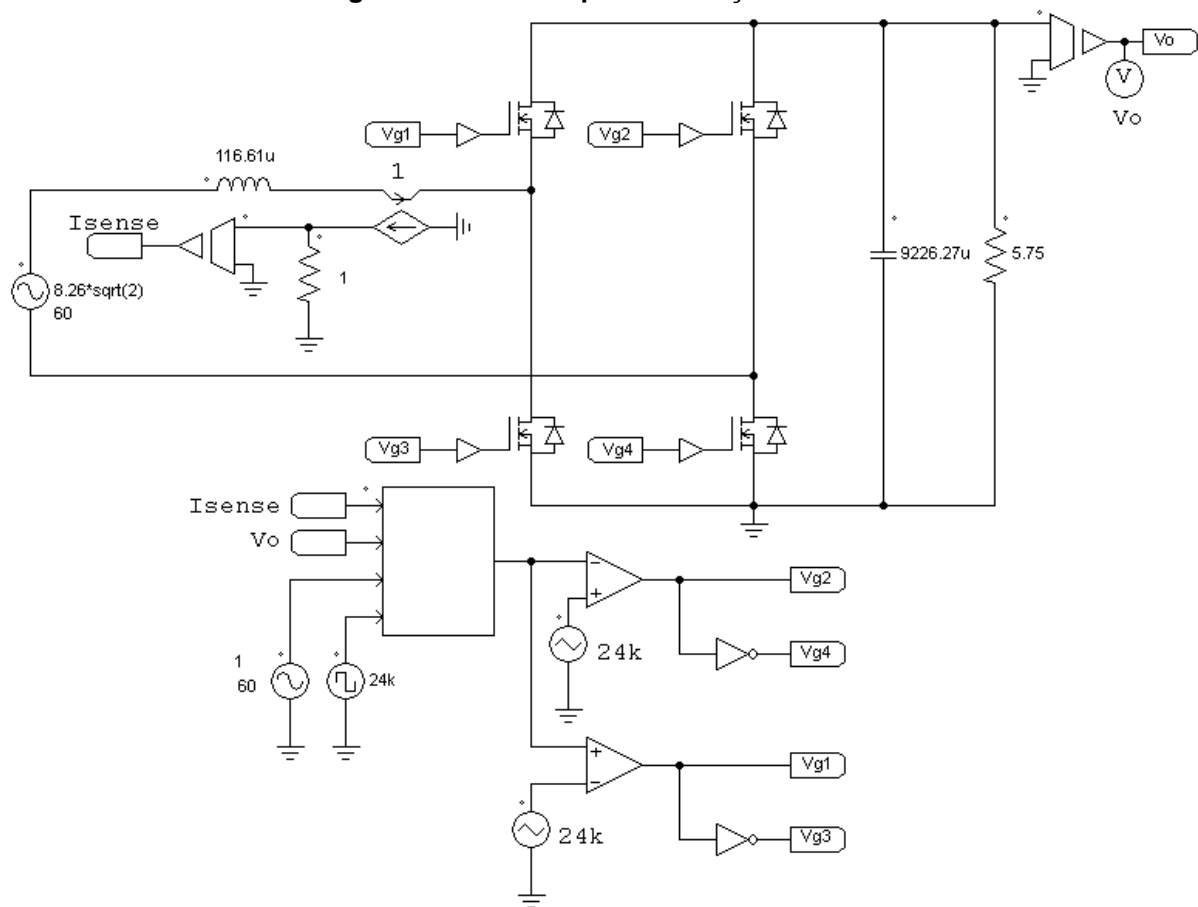
Figura 71 – Circuito para simulação do estabilizador



Fonte: Elaboração própria (2020).

APÊNDICE B – CIRCUITO PARA SIMULAÇÃO DO BOOST

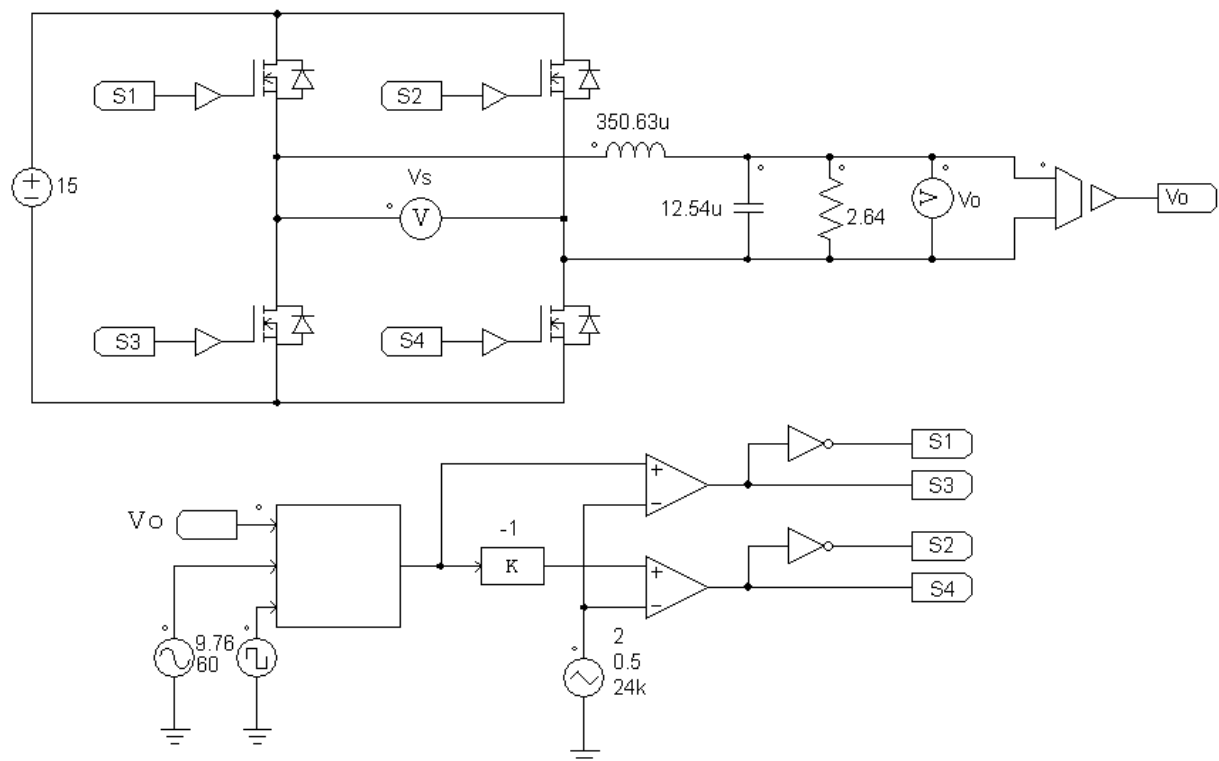
Figura 72 – Circuito para simulação do Boost



Fonte: Elaboração própria (2020).

APÊNDICE C – CIRCUITO PARA SIMULAÇÃO DO INVERSOR

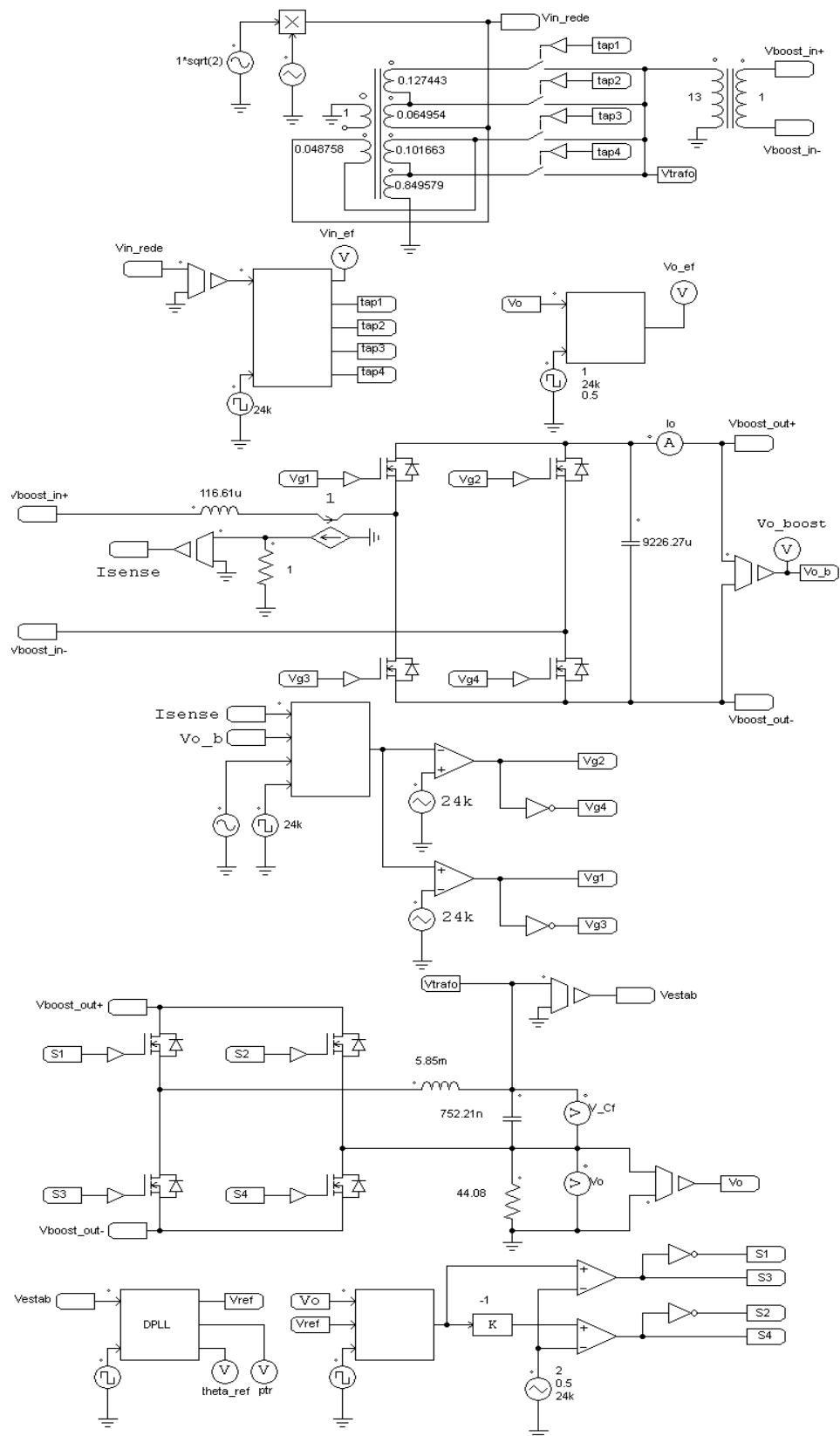
Figura 73 – Circuito para simulação do inversor



Fonte: Elaboração própria (2020).

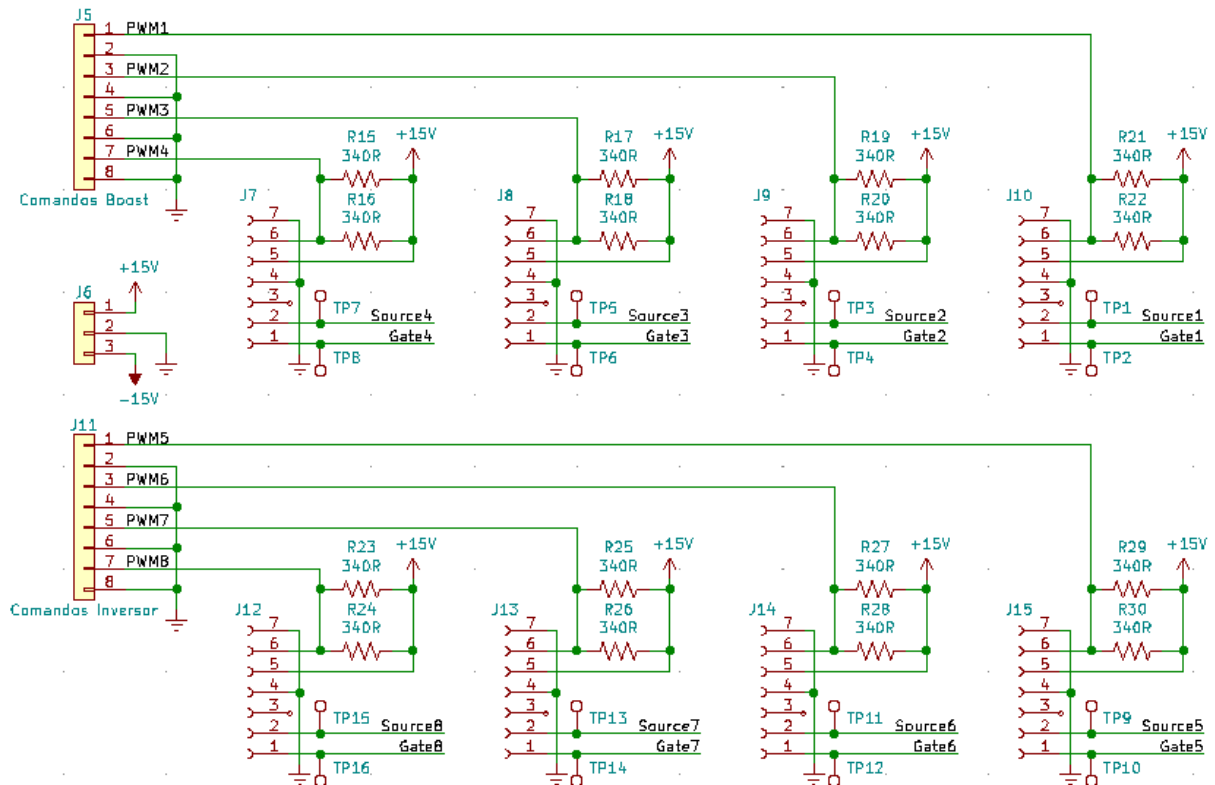
APÊNDICE D – CIRCUITO PARA SIMULAÇÃO DO SISTEMA COMPLETO

Figura 74 – Circuito para simulação do sistema completo



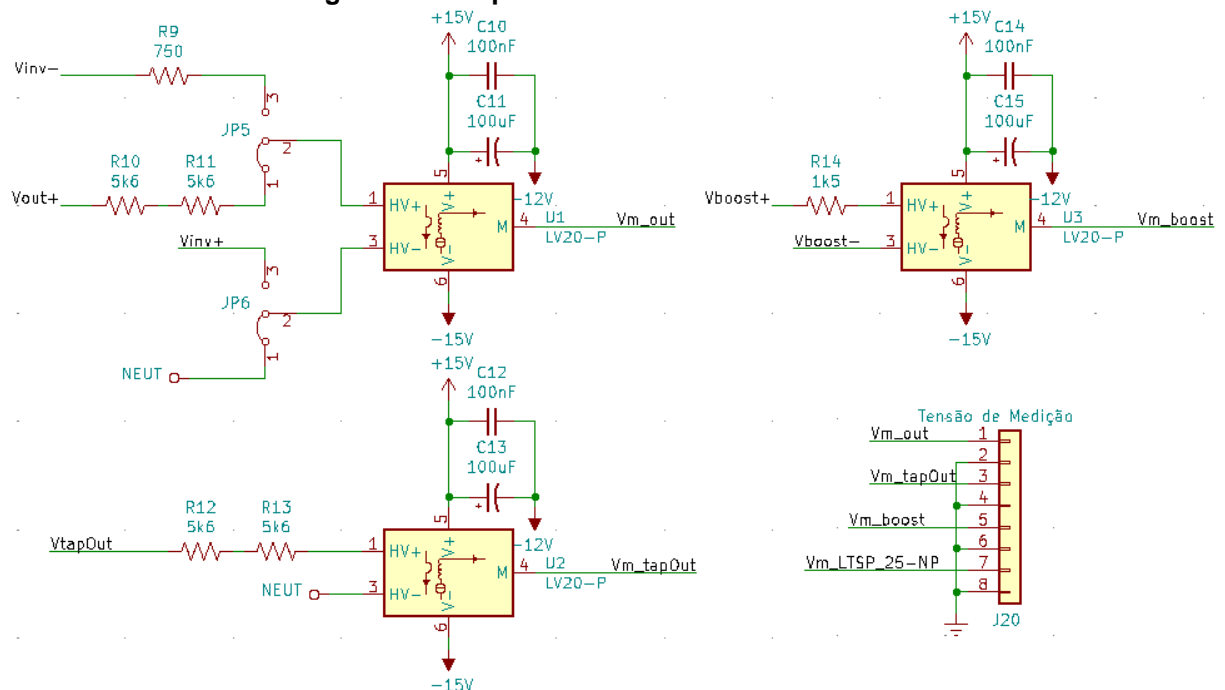
Fonte: Elaboração própria (2020).

Figura 77 – Esquemático dos circuitos de comando



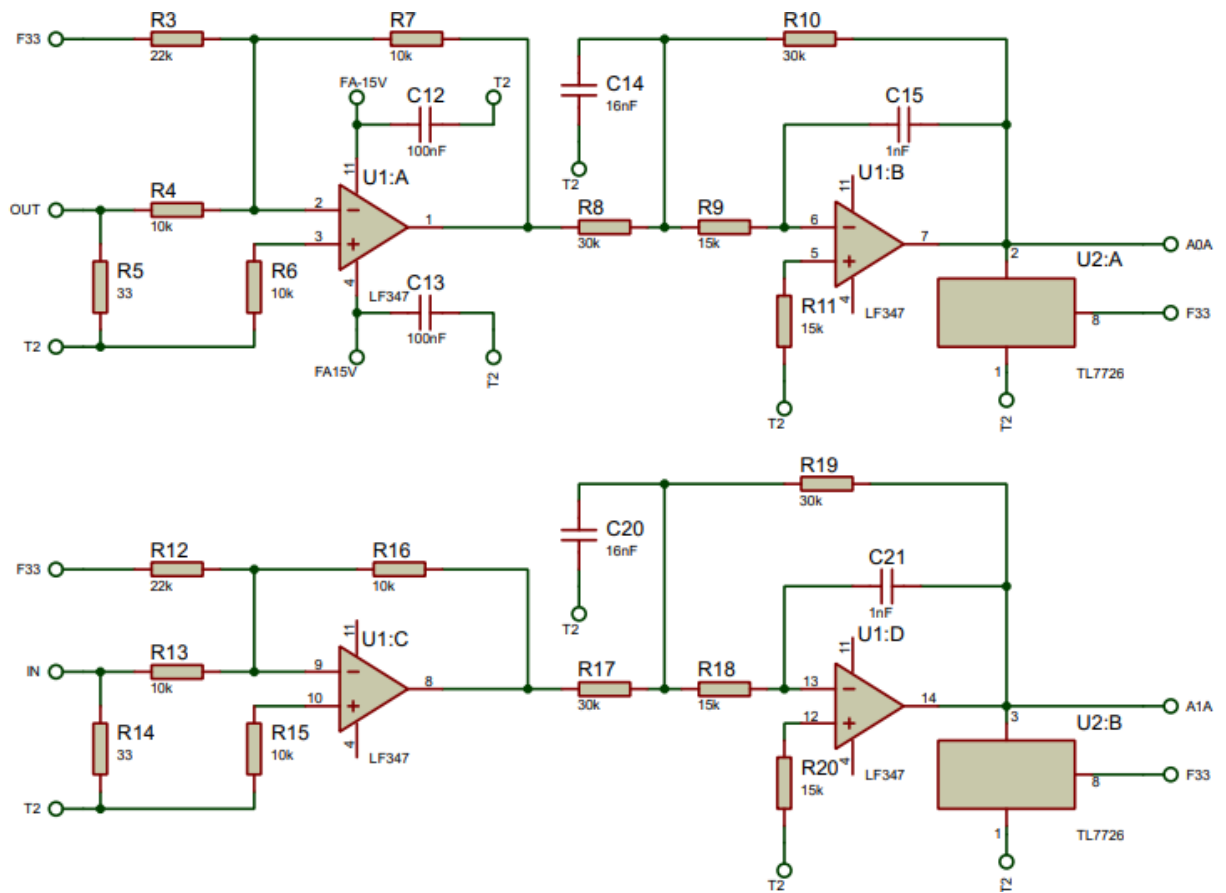
Fonte: Elaboração própria (2020).

Figura 78 – Esquemático dos sensores de tensão



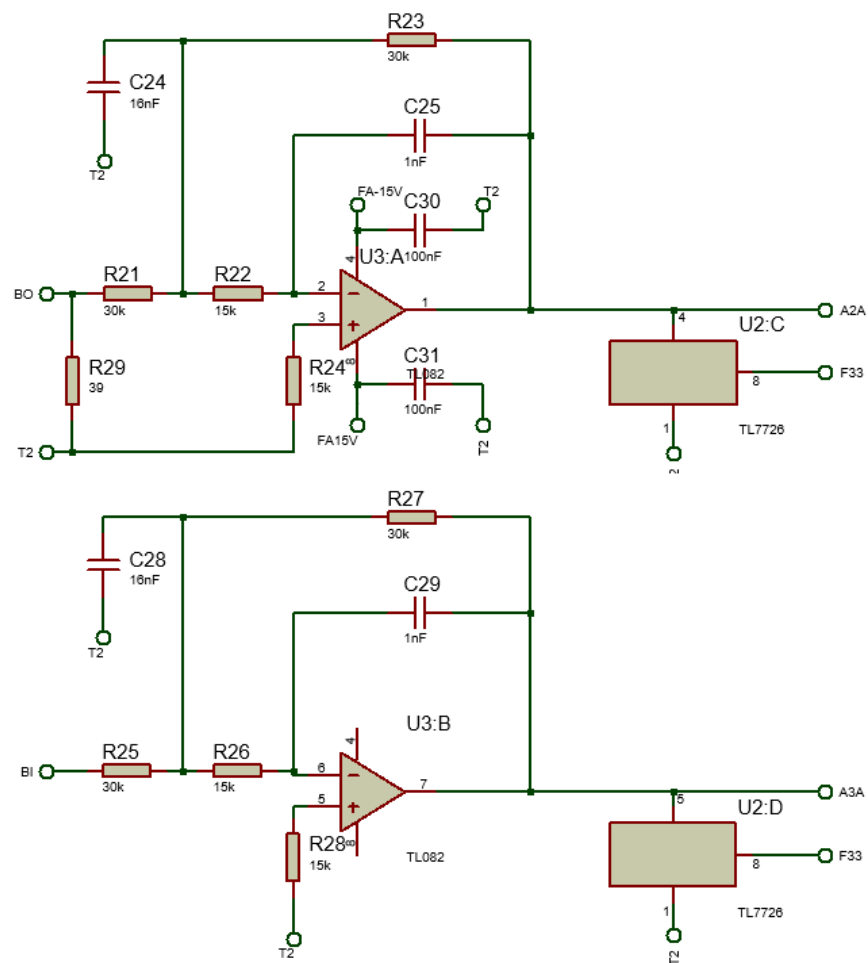
Fonte: Elaboração própria (2020).

Figura 79 – Esquemático dos filtros dos sensores de tensão do estabilizador



Fonte: Elaboração própria (2020).

Figura 80 – Esquemático dos filtros dos sensores de tensão e corrente do conversor Boost



Fonte: Elaboração própria (2020).

APÊNDICE F – PROGRAMAÇÃO GERAL

```
#include "DSP2833x_Device.h"
#include "stdlib.h"
#include "math.h"

// Defines
#define MSG_LEN      5           // Serial Communication
#define TRANS_ADC     3./4095.   // ADC Conversion
#define TRANS_INV     0.00736607
// #define TRANS_INV     0.11      // Inversor malha aberta
#define TRANS_BOOST_V  0.065
#define TRANS_BOOST_I  666.666667
#define TRANS_TAPOUT   0.00736607

// External Function prototypes
extern void InitAdc(void);
extern void InitSysCtrl(void);
extern void InitPieCtrl(void);
extern void InitPieVectTable(void);
extern void InitCpuTimers(void);
extern void ConfigCpuTimer(struct CPUTIMER_VARS *, float, float);
extern void InitFlash(void);

// Symbols used as parameter for "memcpy()" as externals
extern unsigned int RamfuncsLoadStart;
extern unsigned int RamfuncsLoadEnd;
extern unsigned int RamfuncsRunStart;

// Prototype statements for functions found within this file.
void Gpio_select(void);
void SCIA_init(void);
void Config_ADC(void);
void Setup_ePWM1(void);
interrupt void cpu_timer0_isr(void); // Prototype for Timer 0 Interrupt Service Routine
interrupt void SCIA_TX_isr(void);    // SCI-A Transmit Interrupt Service
interrupt void adc_isr(void);        // ADC End of Sequence ISR
interrupt void SCIA_TX_isr(void);    // SCI-A Transmit Interrupt Service
interrupt void adc_isr(void);        // ADC End of Sequence ISR

void PLL(void);
void boost_tensao(void);
void boost_corrente(void);
void inversor(void);

// Global Variables
char message[MSG_LEN];
int index = 0;           // index variable into message
float valor = 0;
int sci_flag = 0;
static float vc = 0.0;

void main(void)
{
    InitSysCtrl();           // Basic Core Initialization
                           // SYSCLK=150MHz, HISPCLK=75MHz, LSPCLK=37.5MHz

    memcpy(&RamfuncsRunStart, &RamfuncsLoadStart, &RamfuncsLoadEnd - &RamfuncsLoadStart);
    InitFlash();             // call InitFlash in RAM (SARAM - L0)

    EALLOW;
    SysCtrlRegs.WDCR = 0x00AF; // Re-enable the watchdog
    EDIS;                     // 0x00E8 to disable the Watchdog , Prescaler = 1
                           // 0x00AF to NOT disable the Watchdog, Prescaler = 64

    Gpio_select();           // GPIO9, GPIO11, GPIO34 and GPIO49 as output
                           // to 4 LEDs at Peripheral Explorer
    InitPieCtrl();           // default status of PIE; in DSP2833x_PieCtrl.c
    InitPieVectTable();      // init PIE vector table; in DSP2833x_PieVect.c
    InitAdc();               // Basic ADC setup, incl. calibration
    Config_ADC();            // Configuration of ADC channels and start
    Setup_ePWM1();           // init of ePWM1
}
```

```

// re-map PIE - entry for Timer 0 Interrupt and SCI-A-TX
EALLOW;
PieVectTable.SCITXINTA = &SCIA_TX_isr;
PieVectTable.ADCINT = &adc_isr;
EDIS;

InitCpuTimers();           // Function in: DSP2833x_CpuTimers.c

// CPU-Timer 0 to interrupts every 100 us:
// 150MHz CPU Freq, 100 µseconds interrupt period
ConfigCpuTimer(&CpuTimer0, 150, 100); // DSP2833x_CpuTimers.c

SCIA_init(); // Initialize SCI

PieCtrlRegs.PIEIER1.bit.INTx7 = 1; // Cpu Timer 0 isr
PieCtrlRegs.PIEIER1.bit.INTx6 = 1; // ADC
PieCtrlRegs.PIEIER9.bit.INTx2 = 1; // SCI-A-TX-isr

// Enable CPU INT1 (CPU-Timer 0) and INT9 (SCIA-TX):
IER = 0x101;

// Enable global Interrupts and higher priority real-time debug events:
EINT;           // Enable Global interrupt INTM
ERTM;           // Enable Global realtime interrupt DBGM

CpuTimer0Regs.TCR.bit.TSS = 0; // Start T0

while(1){
    while(CpuTimer0.InterruptCount < 5000){ // 5000 * 100us = 0.5 sec
        EALLOW;
        SysCtrlRegs.WDKEY = 0xAA; // Service watchdog #2
        EDIS;
    }
    CpuTimer0.InterruptCount = 0;
}
}

```

APÊNDICE G – PROGRAMAÇÃO DO CONTROLE DO BOOST

```

void boost_tensao(void){
    static float ev = 0.0;
    static float ev_old = 0.0;
    static float vref = 15.0;
    static float vo = 0.0;
    static float vc_old = 0.0;

    if(GpioDataRegs.GPADAT.bit.GPIO24 == 0){          // Start/Stop
        vo = (AdcRegs.ADCRESULT2>>4)*TRANS_ADC/TRANS_BOOST_V;
        ev = -vo + vref;
        vc = 0.391125*ev - 0.390475*ev_old + vc_old;

        ev_old = ev;
        vc_old = vc;
    }else{
        ev = 0.0;
        ev_old = 0.0;
        vo = 0.0;
        vc = 0.0;
        vc_old = 0.0;
    }
}

void boost_corrente(void){
    static float ei = 0.0;
    static float iref = 0.0;
    static float isense = 0.0;
    static float ei_old = 0.0;
    static float d_old = 0.0;
    static float d = 0.0;

    static float theta = 0.0;

    if(GpioDataRegs.GPADAT.bit.GPIO24 == 0){          // Start/Stop
        isense = (((AdcRegs.ADCRESULT3>>4)*TRANS_ADC*1.666667 - 2.5)/200)*TRANS_BOOST_I;
        iref = vc*sinf(theta);
        ei = isense - iref;
        d = 0.108932*ei - 0.0568483*ei_old + d_old;

        EPwm3Regs.CMPA.half.CMPA = (Uint16)((0.5 + 0.45*d)*EPwm3Regs.TBPRD);
        EPwm6Regs.CMPA.half.CMPA = (Uint16)((0.5 + 0.45*d)*EPwm6Regs.TBPRD);

        ei_old = ei;
        d_old = d;
        theta = theta + 2*pi/400;
        if(theta > 2pi)
            theta = 0.0;
    }else{
        ei = 0.0;
        iref = 0.0;
        isense = 0.0;
        ei_old = 0.0;
        d_old = 0.0;
        d = 0.0;
        EPwm3Regs.CMPA.half.CMPA = EPwm3Regs.TBPRD/2;
        EPwm6Regs.CMPA.half.CMPA = EPwm6Regs.TBPRD/2;
    }
}

```


APÊNDICE H – PROGRAMAÇÃO DO DPLL

```

void PLL(void)
{
    static float ptri1 = 0.0;
    static float ptri0 = 0.0;
    static float theta0 = 0.0;
    static float theta1 = 0.0;
    static float u1 = 0.0;
    static float u0 = 377.0;
    static float Vin = 0.0;

    if(GpioDataRegs.GPADAT.bit.GPIO24 == 0){          // Start/Stop
        Vin = ((AdcRegs.ADCRESULT1>>4)*TRANS_ADC - 1.4974)/TRANS_TAPOUT;
        Vin = Vin/(115.0*sqrtf(2));

        ptri1 = Vin*sinf(theta1) + 0.5*sinf(2*theta1); // potência trifásica
        u1 = 116.0729f*ptri1 - 115.927f*ptri0 + u0;    // controle PI
        theta1 = (20.833e-6)*(u1 + u0) + theta0;       // integrador

        if (theta1 > 6.283184) theta1 = 0.0;           // limites entre 0 e 2pi
        if (theta1 < 0.0) theta1 = 0.0;

        EPwm1Regs.CMPA.half.CMPA = (0.5 + 0.45*sinf(theta1))*EPwm1Regs.TBPRD;
        EPwm4Regs.CMPA.half.CMPA = (0.5 + 0.45*sinf(theta1 + 3.141592))*EPwm4Regs.TBPRD;

        ptri0 = ptri1;
        u0 = u1;
        theta0 = theta1;
    }else{
        ptri1 = 0.0; ptri0 = 0.0;
        theta1 = 0.0; theta0 = 0.0;
        u1 = 0.0; u0 = 377.0;
        Vin = 0.0;
        EPwm1Regs.CMPA.half.CMPA = 1562;
        EPwm4Regs.CMPA.half.CMPA = 1562;
    }
}

```

APÊNDICE I – PROGRAMAÇÃO DO CONTROLE DO INVERSOR

```

void inversor(void)
{
    static float ptri1 = 0.0;
    static float ptri0 = 0.0;
    static float theta1 = 0.0;
    static float theta0 = 0.0;
    static float u1 = 0.0;
    static float u0 = 377.0;
    static float Vin = 0.0;

    static float ev = 0.0;
    static float vo = 0.0;
    static float v = 0.0;
    static float ev_old = 0.0;
    static float ev_old2 = 0.0;
    static float vc_old = 0.0;
    static float vc_old2 = 0.0;

    if(GpioDataRegs.GPADAT.bit.GPIO24 == 0){          // Start/Stop
        Vin = ((AdcRegs.ADCRESULT1>>4)*TRANS_ADC - 1.4974)/TRANS_TAPOUT;
        Vin = Vin/(115.0*sqrtf(2));

        ptri1 = Vin*sinf(theta1) + 0.5*sinf(2*theta1); // potência trifásica
        u1 = 116.0729f*ptri1 - 115.927f*ptri0 + u0;    // controle PI
        theta1 = (20.833e-6)*(u1 + u0) + theta0;       // integrador

        if (theta1 > 6.283184) theta1 = 0.0;           // limites entre 0 e 2pi
        if (theta1 < 0.0) theta1 = 0.0;

        vo = -((AdcRegs.ADCRESULT0>>4)*TRANS_ADC - 1.4974)/TRANS_TAPOUT;
        ev = -115*sqrtf(2)*sinf(theta1) + vo;
        v = 0.30618*ev - 0.319683*ev_old + 0.08344*ev_old2 + 0.147465*vc_old + 0.852535*vc_old2;

        ev_old2 = ev_old;
        vc_old2 = vc_old;
        vc_old = v;

        EPwm1Regs.CMPA.half.CMPA = (0.5 + 0.45*v)*EPwm1Regs.TBPRD;
        EPwm4Regs.CMPA.half.CMPA = (0.5 - 0.45*v)*EPwm4Regs.TBPRD;

        ptri0 = ptri1;
        u0 = u1;
        theta0 = theta1;
    }else{
        ptri1 = 0.0; ptri0 = 0.0;
        theta1 = 0.0; theta0 = 0.0;
        u1 = 0.0; u0 = 377.0;
        Vin = 0.0;
        ev = 0.0;
        vo = 0.0;
        v = 0.0;
        ev_old = 0.0;
        ev_old2 = 0.0;
        vc_old = 0.0;
        vc_old2 = 0.0;
        EPwm1Regs.CMPA.half.CMPA = 1562;
        EPwm4Regs.CMPA.half.CMPA = 1562;
    }
}

```