

**INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE  
SANTA CATARINA - CÂMPUS FLORIANÓPOLIS  
DEPARTAMENTO ACADÊMICO DE ELETRÔNICA  
CURSO SUPERIOR DE ENGENHARIA ELETRÔNICA**

**DIESSON STEFANO ALLEBRANDT**

**ESTUDO DA REDUÇÃO DA INTERFERÊNCIA  
ELETROMAGNÉTICA DE UM CONVERSOR ESTÁTICO  
DO TIPO BUCK *INTERLEAVED***

**Florianópolis, 2021**

**INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE  
SANTA CATARINA - CÂMPUS FLORIANÓPOLIS  
DEPARTAMENTO ACADÊMICO DE ELETRÔNICA  
CURSO SUPERIOR DE ENGENHARIA ELETRÔNICA**

**DIESSON STEFANO ALLEBRANDT**

**ESTUDO DA REDUÇÃO DA INTERFERÊNCIA  
ELETROMAGNÉTICA DE UM CONVERSOR ESTÁTICO  
DO TIPO BUCK *INTERLEAVED***

Trabalho de conclusão de curso submetido  
ao Instituto Federal de Educação, Ciência  
e Tecnologia de Santa Catarina como parte  
dos requisitos para obtenção do título de  
engenheiro eletrônico

Orientador:  
Prof. Dr. Luis Carlos Martinhago Schlichting

Coorientador:  
Prof. Dr. Joabel Moia

**Florianópolis, 2021**

Ficha de identificação da obra elaborada pelo autor.

Allebrandt, Diesson Stefano  
**Estudo da redução da interferência eletromagnética de um conversor estático do tipo Buck interleaved / Diesson Stefano Allebrandt ; orientação de Luis Carlos Martinhago Schlichting; coorientação de Joabel Moia.**  
- Florianópolis, SC, 2021.

82 p.  
**Trabalho de Conclusão de Curso (TCC) - Instituto Federal de Santa Catarina, Câmpus Florianópolis. Bacharelado em Engenharia Eletrônica. Departamento Acadêmico de Eletrônica.**  
Inclui Referências.

1. Compatibilidade eletromagnética. 2. Eletrônica de potência. 3. Buck interleaved. 4. Conversor Buck com célula de comutação de três estados. I. Schlichting, Luis Carlos Martinhago . II. Moia, Joabel . III. Instituto Federal de Santa Catarina. Departamento Acadêmico de Eletrônica. IV. Título.

# **ESTUDO DA REDUÇÃO DA INTERFERÊNCIA ELETROMAGNÉTICA DE UM CONVERSOR ESTÁTICO DO TIPO BUCK *INTERLEAVED***

**DIESSON STEFANO ALLEBRANDT**

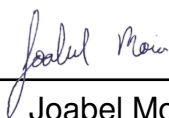
Este Trabalho foi julgado adequado para obtenção do Título de Engenheiro Eletrônico em março de 2021 e aprovado na sua forma final pela banca examinadora do Curso de Engenharia Eletrônica do Instituto Federal de Educação Ciência, e Tecnologia de Santa Catarina.

Florianópolis, 12 de março, 2021.

Banca Examinadora:

---

Luis Carlos Martinhago Schlichting, Dr.



---

Joabel Moia, Dr.

---

Mauro Tavares Peraça, Dr.

---

Muriel Bittencourt de Liz, Dr.



## **AGRADECIMENTOS**

Ao Instituto Federal de Santa Catarina (IFSC), que me proporcionou muitas oportunidades, amizades e crescimento pessoal e profissional. Que através da sua excelente infraestrutura permitiu que esse trabalho fosse possível.

Aos meus familiares e aos muitos amigos que fiz durante a graduação, que me ajudaram e incentivaram durante todo o processo.

Aos professores, que durante essa jornada me instigaram a sempre buscar por mais e que me proporcionaram trabalhos desafiadores, acreditando no meu potencial. Tais projetos exploraram minhas capacidades e me permitiram expandir limites, o que não seria vivenciado sem a confiança dos docentes.

*“Eu não falhei, encontrei 10 mil  
soluções que não davam certo.”  
(Thomas A. Edison)*

## RESUMO

Este trabalho apresenta o estudo de técnicas de compatibilidade eletromagnética para a mitigação do ruído conduzido e irradiado em um conversor estático do tipo Buck *Interleaved*. O conversor proposto teve seu projeto iniciado na disciplina de Eletrônica de Potência e apresenta uma corrente de saída de 5 A, tensão de saída de 5 V e potência nominal de 25 watts. Neste trabalho, foram realizados os ensaios de emissão conduzida e irradiada do conversor projetado, bem como os ensaios após a aplicação das técnicas propostas, aplicadas de forma isoladas. A fim de ser possível a comparação dos resultados dos ensaios, estabeleceu-se uma padronização dos ensaios, tanto em relação ao posicionamento da placa quanto ao do cabo. Dentre os testes propostos, alguns destacaram-se por apresentar resultados significativos. Uma grande solução apresentada foi a redução da frequência de chaveamento com o uso de um conversor com célula de comutação de três estados. As técnicas testadas de forma isolada não apresentaram melhoras significativas simultaneamente na emissão conduzida e irradiada, porém, ao serem utilizadas de forma combinada, mostraram-se de grande eficácia.

**Palavras-chave:** Compatibilidade eletromagnética. Eletrônica de potência. Buck *interleaved*. Conversor Buck com célula de comutação de três estados.

## ABSTRACT

This paper presents the study of electromagnetic compatibility techniques to reduce conducted and irradiated noise in a Buck Interleaved static converter. The proposed converter project had started in the Power Electronics discipline and has an output current of 5 A, an output voltage of 5 V and a 25 W nominal power. In this work, the conducted and radiated emission tests of the designed converter were carried out, as well as the tests after the application of the proposed techniques, applied in isolation. In order to be possible to compare the results of the tests, a standardization of the tests was established, related to the position of the board and the cable. Among the proposed tests, some stood out for presenting significant results. A great solution presented was the reduction of the switching frequency with the use of a three-state switching cell converter. The techniques tested in isolation didn't show significant improvements simultaneously in the conducted and irradiated emission, however, when used in combination, they proved to be of great efficiency.

**Keywords:** Electromagnetic compatibility. Power electronics. Buck Interleaved. Three-state switching cell Buck Converter.

## LISTA DE ILUSTRAÇÕES

Figura 1 – Representação simplificada de um conversor . . . . .	18
Figura 2 – Representação simplificada de um conversor CC-CC linear . . . . .	19
Figura 3 – Representação simplificada de um conversor CC-CC chaveado . . . . .	19
Figura 4 – Tensão de saída de um conversor CC-CC chaveado simples . . . . .	20
Figura 5 – Estrutura básica de um conversor Buck . . . . .	21
Figura 6 – Corrente no indutor para diferentes modos de operação do conversor . . . . .	22
Figura 7 – Etapas de funcionamento do conversor estático do tipo Buck . . . . .	22
Figura 8 – Principais formas de onda do conversor estático Buck em MCC . . . . .	23
Figura 9 – Representação da queda de tensão do diodo real e sua resistência interna . . . . .	25
Figura 10 – Representação da queda de tensão do diodo real, sua resistência e capacitância interna . . . . .	26
Figura 11 – Tensão e corrente em um diodo durante o bloqueio . . . . .	26
Figura 12 – Formas de onda relativas à entrada em condução de um diodo . . . . .	27
Figura 13 – Características de semicondutores discretos de potência . . . . .	28
Figura 14 – Comutação em um transistor MOSFET para uma carga resistiva . . . . .	29
Figura 15 – Conversor Buck <i>interleaved</i> de 2 ramos . . . . .	31
Figura 16 – Célula de comutação de três estados . . . . .	32
Figura 17 – Conversor Buck com célula de comutação de três estados . . . . .	33
Figura 18 – Estágios de operação de um conversor Buck baseado em 3SSC . . . . .	34
Figura 19 – Estrutura básica do problema de acoplamento eletromagnético . . . . .	36
Figura 20 – Espectro harmônico de um pulso . . . . .	38
Figura 21 – Comportamento dinâmico típico da tensão e corrente de um diodo . . . . .	39
Figura 22 – Correntes de modo comum e diferencial . . . . .	41
Figura 23 – Representação de uma câmara semi-aneóicas para a medição das emissões irradiadas . . . . .	43
Figura 24 – Representação de uma LISN na medição das emissões conduzidas . . . . .	43
Figura 25 – Limites de emissões irradiada impostas pela CISPR22 para equipamentos classe B . . . . .	44
Figura 26 – Limites de emissões conduzidas impostas pela CISPR22 para equipamentos classe B . . . . .	45
Figura 27 – Área de laço de alta frequência ( <i>hot loop</i> ) em um conversor do tipo buck síncrono . . . . .	46
Figura 28 – Conexão do dissipador ao semiconductor . . . . .	47
Figura 29 – Circuito equivalente de um capacitor . . . . .	48
Figura 30 – Fluxo magnético disperso em um elemento magnético com entreferro . . . . .	49
Figura 31 – Circuito equivalente de um ferrite <i>bead</i> em um condutor . . . . .	50

Figura 32 – Esquemático desenvolvido do CBI de dois ramos . . . . .	53
Figura 33 – <i>Layout</i> desenvolvido do CBI de dois ramos . . . . .	53
Figura 34 – Análise do <i>layout</i> desenvolvido do CBI de dois ramos . . . . .	54
Figura 35 – Esquemático simplificado utilizado do CBI de dois ramos . . . . .	55
Figura 36 – Modelo 3D do conversor desenvolvido . . . . .	55
Figura 37 – Espectro de emissão irradiada para o ensaio da influência do posicionamento do cabo de carga e alimentação nas medidas . . . . .	56
Figura 38 – Espectro de emissão irradiada para o ensaio da rotação da placa dentro da câmara para um mesmo eixo . . . . .	57
Figura 39 – Ensaio de emissão conduzida do conversor Buck <i>Interleaved</i> . . . . .	58
Figura 40 – Ensaio de emissão irradiada do conversor Buck <i>Interleaved</i> . . . . .	58
Figura 41 – Modelo 3D do conversor desenvolvido sem os dissipadores . . . . .	59
Figura 42 – Comparação dos resultados do ensaio de emissão conduzida para o circuito sem os dissipadores e com os dissipadores conectados aos transistores . . . . .	60
Figura 43 – Comparação dos resultados do ensaio de emissão irradiada para o circuito sem os dissipadores e com os dissipadores conectados aos transistores . . . . .	60
Figura 44 – Esquemático simplificado do CBI de dois ramos com a conexão do dissipador a referência do circuito . . . . .	61
Figura 45 – Modelo 3D do conversor desenvolvido com capacitores conectados aos dissipadores . . . . .	62
Figura 46 – Comparação dos resultados do ensaio de emissão conduzida para o circuito com os dissipadores desconectados e conectados à referência via capacitor de 1 nF . . . . .	62
Figura 47 – Comparação dos resultados do ensaio de emissão irradiada para o circuito com os dissipadores desconectados e conectados à referência via capacitor de 1 nF . . . . .	63
Figura 48 – Comparação dos resultados do ensaio de emissão conduzida para o circuito com os dissipadores desconectados e conectados a referência via capacitor de 100 nF . . . . .	64
Figura 49 – Comparação dos resultados do ensaio de emissão irradiada para o circuito com os dissipadores desconectados e conectados a referência via capacitor de 100 nF . . . . .	64
Figura 50 – Comparação dos resultados do ensaio de emissão conduzida para o circuito com os dissipadores conectados a referência via capacitor de 1 nF e 100 nF . . . . .	65

Figura 51 – Comparação dos resultados do ensaio de emissão irradiada para o circuito com os dissipadores conectados a referência via capacitor de 1 nF e 100 nF . . . . .	65
Figura 52 – Esquemático simplificado do CBI de dois ramos com a alteração nos valores dos resistores R8 e R9 . . . . .	66
Figura 53 – Comparação dos resultados do ensaio de emissão conduzida para um tempo de subida do sinal no dreno do transistor de 138 ns e 255 ns	67
Figura 54 – Comparação dos resultados do ensaio de emissão irradiada para um tempo de subida do sinal no dreno do transistor de 138 ns e 255 ns	67
Figura 55 – Esquemático simplificado do CBI de dois ramos com um núcleo de ferrite no terminal de dreno dos transistores . . . . .	68
Figura 56 – Modelo 3D do conversor desenvolvido com um núcleo de ferrite no terminal de dreno dos transistores . . . . .	68
Figura 57 – Comparação dos resultados do ensaio de emissão conduzida para o circuito com e sem um núcleo de ferrite nos terminais de dreno dos transistores . . . . .	69
Figura 58 – Comparação dos resultados do ensaio de emissão irradiada para o circuito com e sem um núcleo de ferrite nos terminais de dreno dos transistores . . . . .	69
Figura 59 – Posicionamento dos indutores no circuito inicial . . . . .	70
Figura 60 – Representação do fluxo dos indutores no circuito inicial . . . . .	70
Figura 61 – Representação da placa com um indutor rotacionado indutores no circuito inicial . . . . .	71
Figura 62 – Comparação dos resultados do ensaio de emissão conduzida para o circuito inicial e com um dos indutores rotacionado . . . . .	71
Figura 63 – Comparação dos resultados do ensaio de emissão irradiada para o circuito inicial e com um dos indutores rotacionado . . . . .	72
Figura 64 – Esquemático simplificado utilizado do conversor 3SSC . . . . .	73
Figura 65 – Modelo 3D do conversor desenvolvido convertido em conversor 3SSC	73
Figura 66 – Comparação dos resultados do ensaio de emissão conduzida para um CBI e um conversor 3SSC com uma frequência de chaveamento de 20 kHz . . . . .	74
Figura 67 – Comparação dos resultados do ensaio de emissão irradiada para um CBI e um conversor 3SSC com uma frequência de chaveamento de 20 kHz . . . . .	75
Figura 68 – Comparação dos resultados do ensaio de emissão conduzida para um CBI e um conversor 3SSC com uma frequência de chaveamento de 20 kHz para um entreferro reduzido . . . . .	76

Figura 69 – Comparação dos resultados do ensaio de emissão conduzida entre um conversor 3SSC com uma frequência de chaveamento de 20 kHz para um entreferro grande e um entreferro reduzido . . . . .	76
Figura 70 – Comparação dos resultados do ensaio de emissão irradiada para um CBI e um conversor 3SSC com uma frequência de chaveamento de 20 kHz para um entreferro reduzido . . . . .	77
Figura 71 – Comparação dos resultados do ensaio de emissão irradiada entre um conversor 3SSC com uma frequência de chaveamento de 20 kHz para um entreferro grande e um entreferro reduzido . . . . .	77
Figura 72 – Comparação entre os resultados do ensaio de emissão conduzida do circuito inicial e o uso das técnicas com melhores resultados . .	78
Figura 73 – Comparação entre os resultados do ensaio de emissão irradiada do circuito inicial e o uso das técnicas com melhores resultados . . . .	79



## LISTA DE ABREVIATURAS E SIGLAS

2SSC	<i>Two-state switching cell</i> - Células de comutação de dois estados
3SSC	<i>Three-state switching cell</i> - Célula de comutação de três estados
CA	Corrente alternada
CBI	Conversor CC-CC Buck <i>interleaved</i>
CC	Corrente contínua
CCM	<i>Continuous conduction mode</i> - Modo de condução contínua
CI	Circuito integrado
CISPR	<i>Comité International Spécial des Perturbations Radioélectriques</i> - Comitê Internacional Especial de Rádio Interferência
CRM	<i>Critical conduction mode</i> - Modo de condução crítica
DCM	<i>Discontinuous conduction mode</i> - Modo de condução descontínua
EMC	<i>Electromagnetic Compatibility</i> - Compatibilidade eletromagnética
EMI	<i>Electromagnetic interference</i> - Interferência eletromagnética
ESR	<i>Equivalent series resistance</i> - Resistência série equivalente
LISN	<i>Line Impedance Stabilization Network</i> - Rede de estabilização de impedância de linha
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i> - Transistor de efeito de campo metal-óxido
NOM	<i>Nonoverlapping mode</i> - Modo não sobreposto
OM	<i>Overlapping mode</i> - Modo sobreposto
PCB	<i>Printed circuit board</i> - Placas de circuito impresso

## LISTA DE SÍMBOLOS

A	ampère - Unidade de corrente elétrica
C	coulomb - Unidade de carga elétrica
F	farad - Unidade de capacitância
H	henry - Unidade de indutância
Hz	hertz - Unidade de frequência
$\Omega$	ohm - Unidade de resistência elétrica
s	segundos - Unidade de tempo
V	volt - Unidade de potencial elétrico
W	watt - Unidade de potência elétrica

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO</b>	<b>16</b>
<b>1.1</b>	<b>Justificativa</b>	<b>16</b>
<b>1.2</b>	<b>Descrição do problema</b>	<b>17</b>
<b>1.3</b>	<b>Objetivo geral</b>	<b>17</b>
<b>1.4</b>	<b>Objetivos específicos</b>	<b>17</b>
<b>2</b>	<b>FUNDAMENTAÇÃO TEÓRICA</b>	<b>18</b>
<b>2.1</b>	<b>Conversores estáticos</b>	<b>18</b>
2.1.1	Conversor linear e chaveado	18
2.1.1.1	Conversor estático do tipo Buck	20
2.1.1.2	Modo de condução contínua	22
2.1.1.3	Perdas por comutação e condução	25
2.1.2	Conversores <i>interleaved</i>	30
2.1.2.1	Projeto do filtro do conversor Buck <i>interleaved</i>	31
2.1.3	Conversor Buck com célula de comutação de três estados	32
2.1.3.1	Projeto de um conversor Buck com 3SSC	34
<b>2.2</b>	<b>Compatibilidade eletromagnética</b>	<b>36</b>
2.2.1	Gerador	37
2.2.1.1	Diodos como elementos geradores de EMI	38
2.2.1.2	Transistores como elementos geradores de EMI	39
2.2.2	Receptor	40
2.2.3	Interferência conduzida	40
2.2.4	Interferência irradiada	41
2.2.5	Normas de compatibilidade eletromagnética	41
2.2.5.1	Formas de medição	42
2.2.5.2	Norma de EMC aplicáveis ao projeto	44
2.2.6	Técnicas para mitigação de ruído	45
2.2.6.1	Layout de placa de circuito impresso	45
2.2.6.2	Dissipadores	46
2.2.6.3	Capacitores	47
2.2.6.4	Posicionamento dos elementos magnéticos	48
2.2.6.5	Núcleo de ferrite	49
2.2.6.6	Frequência de chaveamento e tempo de comutação	50
<b>3</b>	<b>METODOLOGIA</b>	<b>51</b>
<b>4</b>	<b>PROJETO E RESULTADOS</b>	<b>52</b>

<b>4.1</b>	<b>Projeto do conversor Buck <i>Interleaved</i> de dois ramos</b> . . . . .	<b>52</b>
<b>4.2</b>	<b>Padronização de medidas</b> . . . . .	<b>56</b>
<b>4.3</b>	<b>Técnicas de mitigação de EMI</b> . . . . .	<b>57</b>
4.3.1	Técnicas relacionadas ao elemento dissipador . . . . .	59
4.3.2	Técnicas relacionadas ao elemento transistor . . . . .	66
4.3.3	Técnica relacionada ao elemento indutor . . . . .	70
4.3.4	Técnica relacionada ao conversor 3SSC . . . . .	72
4.3.5	Uso combinado das técnicas com melhores resultados . . . . .	78
<b>5</b>	<b>CONSIDERAÇÕES FINAIS</b> . . . . .	<b>80</b>
	<b>REFERÊNCIAS</b> . . . . .	<b>82</b>
	<b>APÊNDICES</b>	<b>85</b>
	<b>APÊNDICE A – COMPONENTES USADOS NO BUCK <i>INTERLEAVED</i></b> . . . . .	<b>86</b>
	<b>APÊNDICE B – COMPONENTES USADOS DURANTE AS TÉCNICAS</b> . . . . .	<b>87</b>

## 1 INTRODUÇÃO

Os conversores estáticos são amplamente utilizados em diversas aplicações, como carregadores de bateria de celular, sistema de iluminação, veículos elétricos, sistemas de potência, dentre outros. O uso de conversores estáticos convencionais como *Buck*, *Boost* e *Buck-Boost* apresentam grande usabilidade em muitas aplicações. Porém, para potências mais elevadas, tornam-se menos adequados, uma vez que o aumento da potência nesses conversores acarreta em elementos passivos maiores, sobrecarga nos elementos semicondutores e maior perda de potência, reduzindo sua eficiência (SEIXAS et al., 2013).

Buscando-se superar essas limitações à medida que a potência desses circuitos aumenta, algumas alternativas são apresentadas, e dentre elas os conversores *interleaved* (intercalados). Esses conversores utilizam dois ou mais ramos com elementos ativos em paralelo, para que assim apenas uma fração da corrente total passe por cada semicondutor. Esse processo acaba reduzindo as oscilações e duplicando a frequência de comutação de saída, em um caso com dois ramos paralelos (SEIXAS et al., 2013).

Por outro lado, devido a natureza dos conversores estáticos ser inerentemente geradora de harmônicos, há uma grande necessidade de estudá-los, uma vez que cada vez mais as aplicações necessitam ser homologadas em normas de compatibilidade eletromagnética (*Electromagnetic Compatibility* - EMC) para que os fabricantes tenham aprovação para a revenda comercial de seus produtos (DAIMER, 2017).

Assim, este trabalho busca verificar o comportamento de um conversor estático CC-CC do tipo Buck *interleaved* de dois ramos paralelos do ponto de vista de compatibilidade eletromagnética e aplicar algumas técnicas para a mitigação do ruído presente nesse conversor. Neste trabalho será usada uma norma vigente com a finalidade de facilitar a visualização dos resultados obtidos, porém, não sendo o objetivo deste se adequar a ela.

### 1.1 Justificativa

Devido à preocupação dos fabricantes para que seus produtos tenham homologação perante as normas de EMC para obter permissão de comercialização, faz-se importante o estudo de conversores estáticos do ponto de vista de compatibilidade eletromagnética.

Segundo Peraça (2008), no que diz respeito a conversores estáticos, dentre as estratégias utilizadas em conversores que operam com elevadas correntes, tem-se a técnica do interleaving. Assim, torna-se importante o estudo de EMC de tal conversor, realizando uma análise do ruído conduzido e irradiado gerado por tal estrutura, bem

como uma análise de possíveis técnicas para a mitigação desse ruído. Sendo esse conhecimento de grande valia, tanto para o meio acadêmico quanto para a indústria.

## 1.2 Descrição do problema

O conversor Buck *interleaved*, por se tratar de um conversor estático de potência, produz harmônicos, principalmente devido a comutações dos semicondutores. Em geral, esses harmônicos se propagam por diferentes meios, tanto por uma conexão elétrica quanto pelo ar, podendo provocar o mal funcionamento em outros equipamentos e a si próprio. Para se evitar a geração e propagação de harmônicos, faz-se importante a aplicação de técnicas ou conjuntos de técnicas de mitigação da interferência eletromagnética.

Dessa forma, a questão-problema que orienta este Trabalho de Conclusão de Curso é: Quais técnicas podem ser aplicadas e qual a eficácia dessas técnicas para a redução da interferência eletromagnética em um conversor estático do tipo Buck *interleaved*?

## 1.3 Objetivo geral

Analisar quais técnicas podem ser aplicadas e qual a eficácia dessas técnicas para a redução de interferência eletromagnética em um conversor estático do tipo Buck *interleaved*.

## 1.4 Objetivos específicos

Com o objetivo geral apresentado, destaca-se os seguintes objetivos específicos:

- a) revisar a bibliografia referente a Buck *interleaved*, apresentando a forma de funcionamento do circuito, vantagens e desvantagens;
- b) conceituar compatibilidade eletromagnética, formas de geração de ruído e técnicas para mitigação;
- c) projeto do conversor Buck *interleaved*;
- d) análise do ponto de vista de compatibilidade eletromagnética do conversor Buck *interleaved*;
- e) aplicação de técnicas para mitigação da interferência eletromagnética e análise dos resultados obtidos.

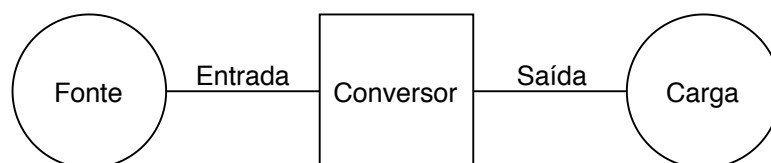
## 2 FUNDAMENTAÇÃO TEÓRICA

Este capítulo tem como objetivo apresentar as teorias que embasam os conversores estáticos, desde os convencionais até a topologia utilizada nesse trabalho. Em seguida, um referencial teórico sobre compatibilidade eletromagnética, abordando os geradores e receptores de ruído, normas de EMC e técnicas para mitigação de ruído são apresentados.

### 2.1 Conversores estáticos

Os circuitos eletrônicos de potência são dispositivos eletrônicos que convertem um tipo ou nível de tensão ou corrente para outro. Com suas aplicações variando de alguns watts até megawatts, de carregadores de celular até sistema de geração de energia eólica. Por converterem um tipo ou nível de uma forma de onda de tensão ou corrente em outro, são chamados de conversores. Os conversores, como apresentado na Figura 1, servem como uma interface entre a fonte de energia e a carga (HART, 2011).

**Figura 1 – Representação simplificada de um conversor**



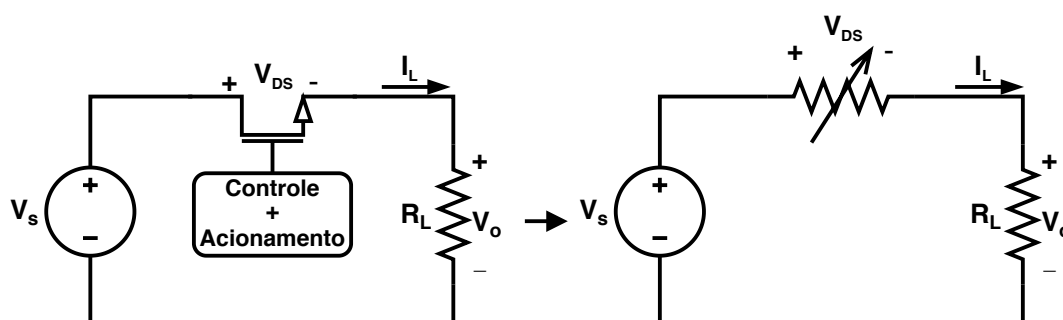
Fonte: Adaptado de Hart (2011, p. 2).

Hart (2011) afirma que os conversores podem ser classificados em quatro aplicações básicas: a conversão de CA (corrente alternada) para CC (corrente contínua), também conhecidos como retificadores, a conversão de CC para CA, conhecidos como inversores, a conversão de determinado nível de tensão CC para outro nível de tensão CC e a conversão de uma fonte de energia CA com uma amplitude e frequência para amplitude e frequência diferentes.

#### 2.1.1 Conversor linear e chaveado

Para Hart (2011), um método simples para a conversão de diferentes níveis de tensão CC consiste no uso de um circuito conhecido como conversor linear. O autor ainda apresenta a estrutura básica desse conversor como observado na Figura 2.

Figura 2 – Representação simplificada de um conversor CC-CC linear



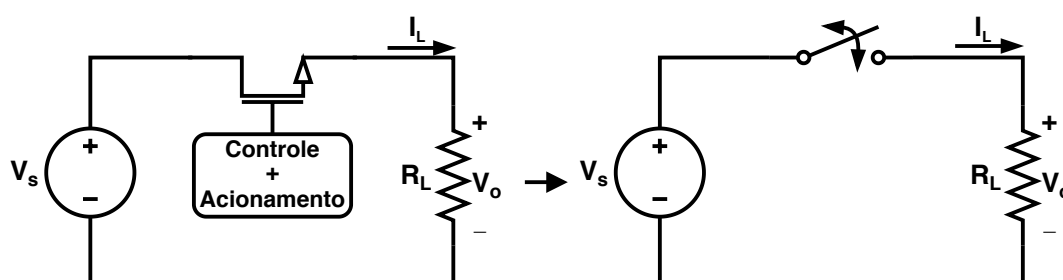
Fonte: Adaptado de Hart (2011, p. 197).

Nessa estrutura o transistor presente no circuito, operando na região de triodo, se comporta como uma resistência variável, controlando o valor da tensão de saída  $V_o$ , através da queda de tensão sobre ele. Assim, possibilitando que a tensão de saída seja regulada entre 0 e aproximadamente  $V_s$  (HART, 2011).

Apesar de ser uma solução simples, Hart (2011) adverte que a baixa eficiência desse circuito é uma desvantagem significativa para aplicações de potência. Tal fato se dá devido as perdas presentes no transistor ser igual a  $V_{DS} \cdot I_L$ , assim, não sendo possível transferir toda a potência de entrada para a carga  $R_L$ .

Uma alternativa mais eficiente ao conversor linear é o conversor chaveado, também conhecido como conversor estático (HART, 2011), mostrado de forma simplificada na Figura 3.

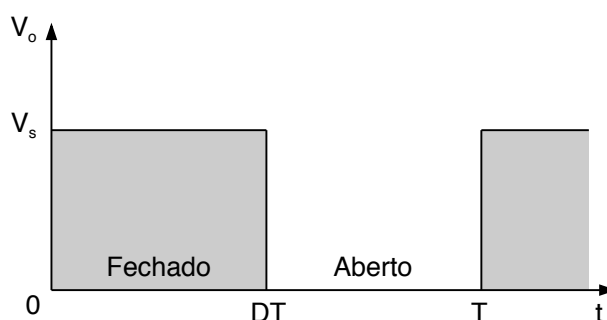
Figura 3 – Representação simplificada de um conversor CC-CC chaveado



Fonte: Adaptado de Hart (2011, p. 197).

Nesse circuito, o transistor opera como uma chave eletrônica, sendo completamente ligado ou desligado. Assim, tendo como base o circuito da Figura 3, a abertura e o fechamento periódico da chave resultam na tensão de saída  $V_o$  observada na Figura 4.



**Figura 4 – Tensão de saída de um conversor CC-CC chaveado simples**

Fonte: Adaptado de Hart (2011, p. 197).

Para Hart (2011), o valor médio dessa tensão de saída pode ser obtida através da Equação 2.1, sendo a razão cíclica D igual a divisão entre o tempo da chave fechada pelo período total T.

$$V_{o\_med} = \frac{1}{T} \int_0^T V_s \cdot dt = V_s \cdot D \quad (2.1)$$

Onde:

- $V_{o\_med}$  : Valor médio da tensão de saída (V)
- T : Período de comutação (s)
- $V_s$  : Tensão de entrada (V)
- D : Razão cíclica

Assim, o valor médio da tensão de saída  $V_{o\_med}$  pode ser controlada ajustando a razão cíclica D, podendo ser igual ou inferior a tensão de entrada  $V_s$  do circuito.

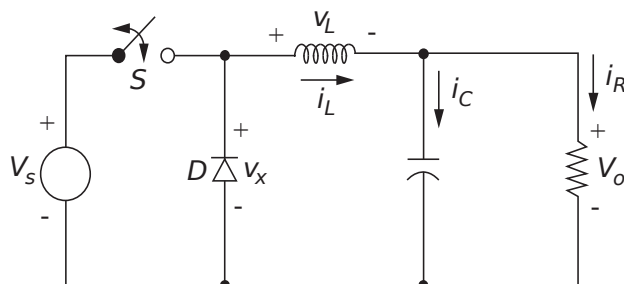
Hart (2011) afirma que, considerando a chave como sendo ideal, a potência dissipada por ela será igual a zero. Pois, estando a chave aberta, não haverá corrente circulando no circuito e quando a chave estiver fechada, a tensão sobre ela é nula. Portanto, toda a potência é absorvida pela carga e a eficiência energética do circuito é de 100%. Porém, em um circuito real ocorrerão perdas, uma vez que a tensão sobre a chave fechada não é zero e a chave apresenta tempos diferentes de zero para realizar a comutação entre fechada para aberta ou vice-versa.

### 2.1.1.1 Conversor estático do tipo Buck

Para Hart (2011), apesar do circuito presente na Figura 3 possuir uma componente CC controlável com uma tensão pulsada na saída, podendo ser suficiente para algumas aplicações, muitas vezes é necessário que essa tensão de saída seja

puramente CC. Uma maneira de se obter essa saída é fazendo uso do circuito juntamente de um filtro passa-baixa. Essa estrutura, mostrada na Figura 5, é chamada de conversor Buck ou conversor abaixador, devido à tensão de saída ser menor que a de entrada.

**Figura 5 – Estrutura básica de um conversor Buck**



Fonte: Adaptado de Hart (2011, p. 199).

Onde:

$i_C$  : Corrente sobre o capacitor (A)

$i_L$  : Corrente sobre o indutor (A)

$i_R$  : Corrente sobre o resistor (A)

$V_L$  : Tensão sobre o indutor (V)

$V_o$  : Tensão de saída do circuito (V)

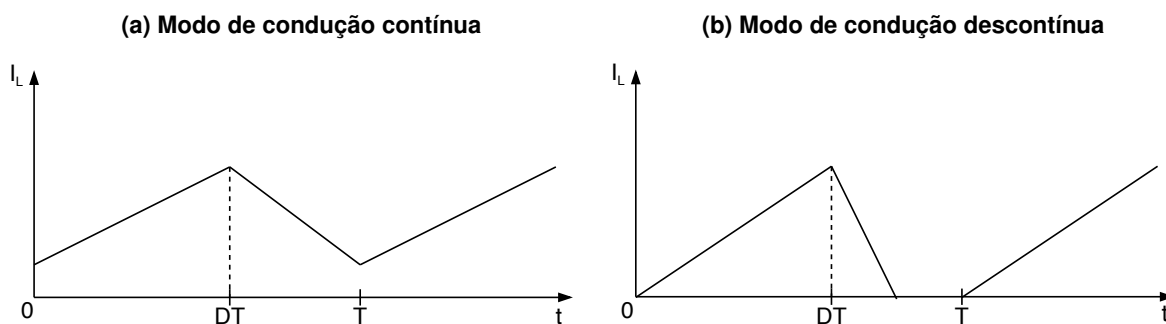
$V_s$  : Tensão de entrada do circuito (V)

$V_x$  : Tensão sobre o diodo (V)

O diodo D adicionado a estrutura fornece um caminho para a corrente do indutor quando a chave S está aberta e sofre polarização reversa quando a chave S está fechada. A tensão  $V_x$  de entrada do filtro passa-baixa permanece semelhante a apresentada na Figura 4.  $V_x$  será igual a  $V_s$  quando a chave S estiver fechada e zero quando estiver aberta, desde que o diodo D permaneça polarizado diretamente e conduzindo (RASHID, 2017).

Segundo Martins e Barbi (2006), este modo de operação em que a corrente no indutor se mantém positiva enquanto o circuito está em operação, como na Figura 6a, é denominado modo de condução contínua (*Continuous conduction mode - CCM*). Porém, no caso em que a corrente do indutor retorna a zero (Figura 6b), é denominado modo de condução descontínua (*Discontinuous conduction mode - DCM*).

**Figura 6 – Corrente no indutor para diferentes modos de operação do conversor**



Fonte: Elaboração própria (2021).

Cada modo de operação possui suas características, vantagens e desvantagens. Dentre as características do CCM, pode-se citar que o ganho de tensão da estrutura não depende da carga, a ondulação de corrente no indutor é menor que a componente média e a estrutura apresenta maior eficiência energética em comparação com o DCM (MARTINS; BARBI, 2006).

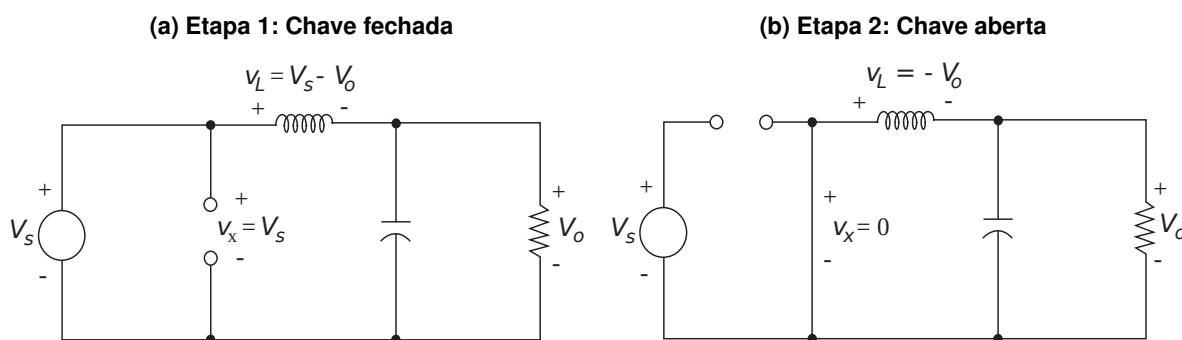
No DCM, o seu ganho de tensão depende dos parâmetros da carga e dos componentes de filtro (indutor e capacitor), a ondulação de corrente e corrente eficaz do indutor é maior e o tamanho do indutor pode ser consideravelmente reduzido em comparação com o CCM (MARTINS; BARBI, 2006).

Assim, dadas essas características, neste trabalho optou-se por abordar apenas o projeto de filtros de conversores operando no modo de condução contínua.

### 2.1.1.2 Modo de condução contínua

No modo de condução contínua, com o objetivo de facilitar a compreensão, o circuito do conversor estático do tipo Buck será dividido em duas etapas de funcionamento. A Figura 7 apresenta as etapas de operação desse circuito (HART, 2011).

**Figura 7 – Etapas de funcionamento do conversor estático do tipo Buck**



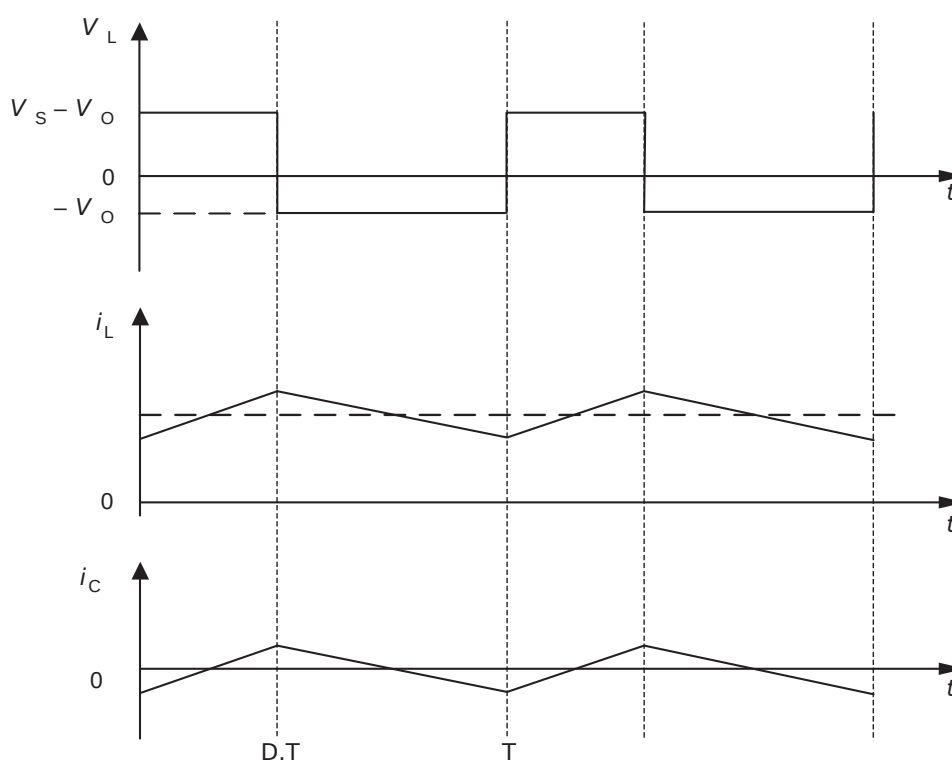
Fonte: Adaptado de Hart (2011, p. 199).

Na primeira etapa (de 0 a DT), observada na Figura 7a, o transistor entra em condução e o diodo não conduz por estar polarizado reversamente. Portanto, a corrente de entrada do circuito circula pelo indutor e é distribuída entre o capacitor e a carga. Nesse processo, a fonte de tensão da entrada fornece energia elétrica para a saída e para a magnetização do indutor, assim, a corrente que circula no indutor cresce, devido a tensão  $V_s - V_o$  imposta sobre ele (HART, 2011).

A segunda etapa (de DT até T) ocorre quando o transistor para de conduzir e o diodo entra em condução por estar diretamente polarizado, como na Figura 7b. Nessa etapa, a energia armazenada no indutor na forma de magnetização passa a fornecer a energia necessária para a carga, desmagnetizando-o e fazendo essa corrente decrescer constantemente até que o transistor volte a conduzir, retornando à primeira etapa (HART, 2011).

Durante o processo de funcionamento do circuito, a componente CA da corrente no indutor é direcionada ao capacitor, enquanto a componente CC é enviada para a carga (HART, 2011). A Figura 8 apresenta as principais formas de onda do circuito, onde pode ser observado a corrente  $i_L$  e tensão  $V_L$  sobre o indutor e a corrente  $i_C$  no capacitor.

**Figura 8 – Principais formas de onda do conversor estático Buck em MCC**



Fonte: Adaptado de Rashid (2017, p. 277).

Para que o conversor esteja operando em CCM, é necessário que a energia

acumulada no indutor de 0 a  $D \cdot T$  seja igual a energia fornecida de  $D \cdot T$  a  $T$ . Assim, pode-se obter o valor da indutância  $L$  do filtro passa-baixa através da equação da tensão sobre o indutor, do período de 0 a  $D \cdot T$ , apresentado na Equação 2.2 (HART, 2011).

$$L = \frac{(V_s - V_o) \cdot D}{f \cdot \Delta I_L} \quad (2.2)$$

Onde:

- $D$  : Razão cíclica
- $f$  : Frequência de comutação do transistor (Hz)
- $\Delta I_L$  : Variação da corrente no indutor (A)
- $L$  : Indutância (H)
- $V_o$  : Tensão de saída do conversor (V)
- $V_s$  : Tensão de entrada do conversor (V)

Hart (2011) afirma que enquanto a corrente no capacitor for positiva, o capacitor estará carregando. Portanto, pela definição de capacitância, pode-se obter o seu valor através da equação de carga do capacitor. A Equação 2.3 apresenta a equação para o cálculo dessa capacitância.

$$C = \frac{\Delta I_L}{8 \cdot f \cdot \Delta V_o} \quad (2.3)$$

Onde:

- $C$  : Capacitância (F)
- $f$  : Frequência de comutação do transistor (Hz)
- $\Delta I_L$  : Variação da corrente no indutor (A)
- $\Delta V_o$  : Variação da tensão de saída do conversor (V)

Assim, obtêm-se as duas principais equações para projeto de um conversor estático do tipo Buck, totalmente dependentes de alguns parâmetros de projeto, como a variação de corrente no indutor  $\Delta I_L$  e a variação de tensão na carga  $\Delta V_o$ . Ainda, nota-se pelas equações, que a escolha da frequência de comutação é de grande importância, uma vez que o seu aumento causa uma redução nos valores de indutância e capacitância e, conseqüentemente, uma redução no dimensionamento físico desses componentes. Por outro lado, aumenta as perdas nos elementos magnéticos e semicondutores (HART, 2011).

### 2.1.1.3 Perdas por comutação e condução

Como mencionado na subseção 2.1.1, para o caso em que os elementos semicondutores, transistor e diodo, forem ideais, o conversor não apresenta perdas de potência. Porém, ao utilizar componentes reais, algumas perdas devem ser consideradas. Essas perdas são necessárias para que seja possível dimensionar os componentes do circuito e obter o rendimento do conversor (BARBI, 2001).

Segundo Barbi (2001), as perdas no diodo podem ser divididas em perdas por comutação e perdas por condução. Em condução, o diodo pode ser representado por uma força-eletromotriz  $V_{(TO)}$  associada em série com uma resistência  $r_T$ . Essa equivalência é representada na Figura 9.

**Figura 9 – Representação da queda de tensão do diodo real e sua resistência interna**



Fonte: Elaboração própria (2021).

Onde:

- $I_D$  : Corrente no diodo (A)
- $r_T$  : Resistência série equivalente do diodo ( $\Omega$ )
- $V_D$  : Tensão direta no diodo (V)
- $V_{(TO)}$  : Tensão limiar de condução do diodo (V)

Assim, as perdas por condução no diodo real podem ser obtidas através da Equação 2.4.

$$P_{Dcond} = V_{(TO)} \cdot I_{Dmed} + r_T \cdot I_{Drms}^2 \quad (2.4)$$

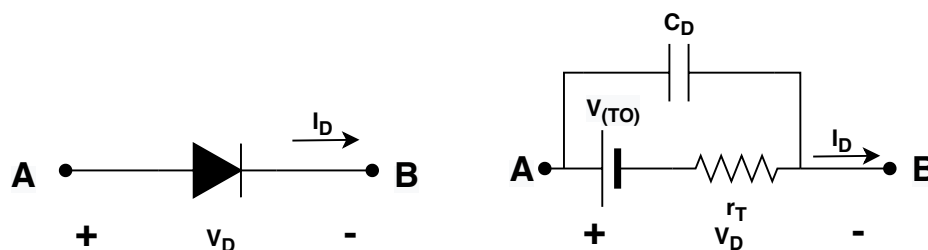
Onde:

- $I_{Dmed}$  : Valor da corrente média (A)
- $I_{Drms}$  : Valor da corrente eficaz (A)
- $P_{Dcond}$  : Perdas por condução no diodo (W)
- $r_T$  : Resistência série equivalente do diodo ( $\Omega$ )
- $V_{(TO)}$  : Tensão limiar de condução do diodo (V)

Para a comutação, deve-se adicionar outro elemento a não idealidade do diodo, uma capacitância em paralelo  $C_D$  (Figura 10). Na fase de bloqueio do diodo,

quando o transistor passa a conduzir, a corrente direta  $I_D$  no diodo começa a decrescer, a uma taxa de velocidade dependente de  $V_s$  e  $L$  (BARBI, 2005).

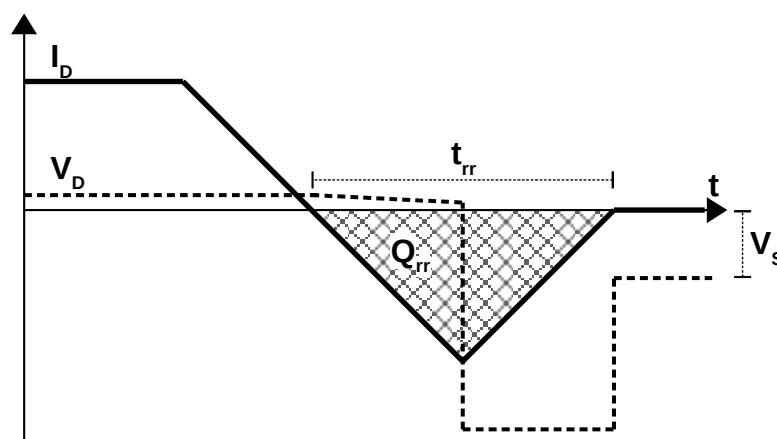
Figura 10 – Representação da queda de tensão do diodo real, sua resistência e capacitância interna



Fonte: Elaboração própria (2021).

Após essa corrente ser nula, ocorre a descarga do capacitor  $C_D$ . Assim, a corrente  $I_D$  torna-se negativa, durante um tempo  $t_{rr}$  de recuperação reversa do diodo, até que a carga  $Q_{rr}$  desse capacitor seja totalmente removida. Quando a carga  $Q_{rr}$  se anula, o diodo se bloqueia. Com isso, o indutor  $L$  do circuito provoca uma sobretensão no diodo, podendo ser destrutivo para o mesmo (BARBI, 2005). Essa sobretensão será melhor discutida na seção 2.2. Na Figura 11 é observado essas formas de onda.

Figura 11 – Tensão e corrente em um diodo durante o bloqueio



Fonte: Adaptado de Barbi (2005, p. 6).

Assim, de acordo com Barbi (2005), a Equação 2.5 apresenta as perdas provenientes da entrada em bloqueio do diodo.

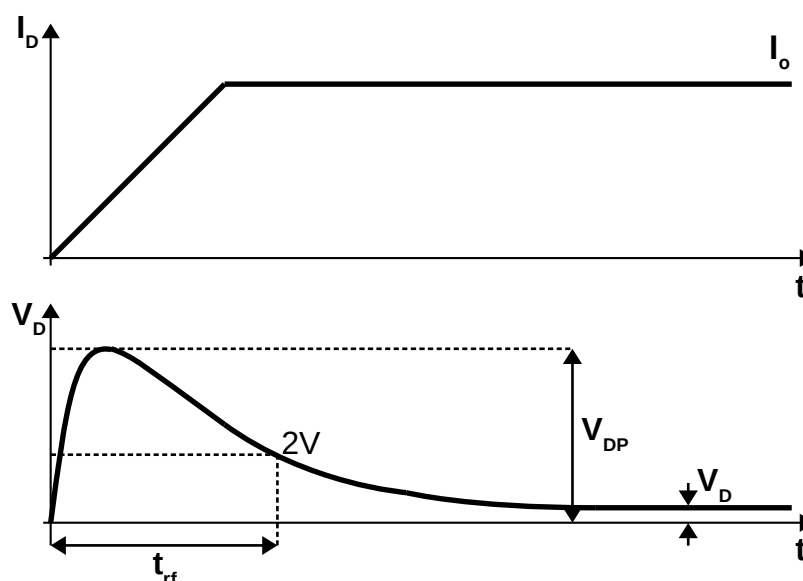
$$P_{1Dcom} = Q_{rr} \cdot V_s \cdot f \tag{2.5}$$

Onde:

- $f$  : Frequência de comutação da chave (Hz)  
 $P_{1Dcom}$  : Perdas por comutação no bloqueio do diodo (W)  
 $Q_{rr}$  : Carga do capacitor intrínseco do diodo (C)  
 $V_s$  : Tensão de entrada do conversor (V)

Ainda, deve-se considerar a fase de entrada em condução do diodo, Figura 12, que, diferente do diodo ideal, leva um certo período de tempo  $t_{rf}$  para entrar em condução (BARBI, 2005).

Figura 12 – Formas de onda relativas à entrada em condução de um diodo



Fonte: Adaptado de Barbi (2005, p. 8).

Como observado, nesse período  $t_{rf}$ , surge uma sobretensão  $V_{DP}$  sobre esse diodo. Segundo Barbi (2005), a Equação 2.6 apresenta as perdas no diodo proveniente da entrada em condução.

$$P_{2Dcom} = 0,5 \cdot (V_{DP} - V_D) \cdot I_o \cdot t_{rf} \cdot f \quad (2.6)$$

Onde:

- $f$  : Frequência de comutação da chave (Hz)  
 $I_o$  : Corrente do diodo em condução (A)  
 $P_{2Dcom}$  : Perdas por comutação na entrada em condução do diodo (W)  
 $t_{rf}$  : Tempo de atraso na transição (s)  
 $V_D$  : Tensão do diodo em condução (V)  
 $V_{DP}$  : Tensão de pico do diodo na entrada em condução (V)

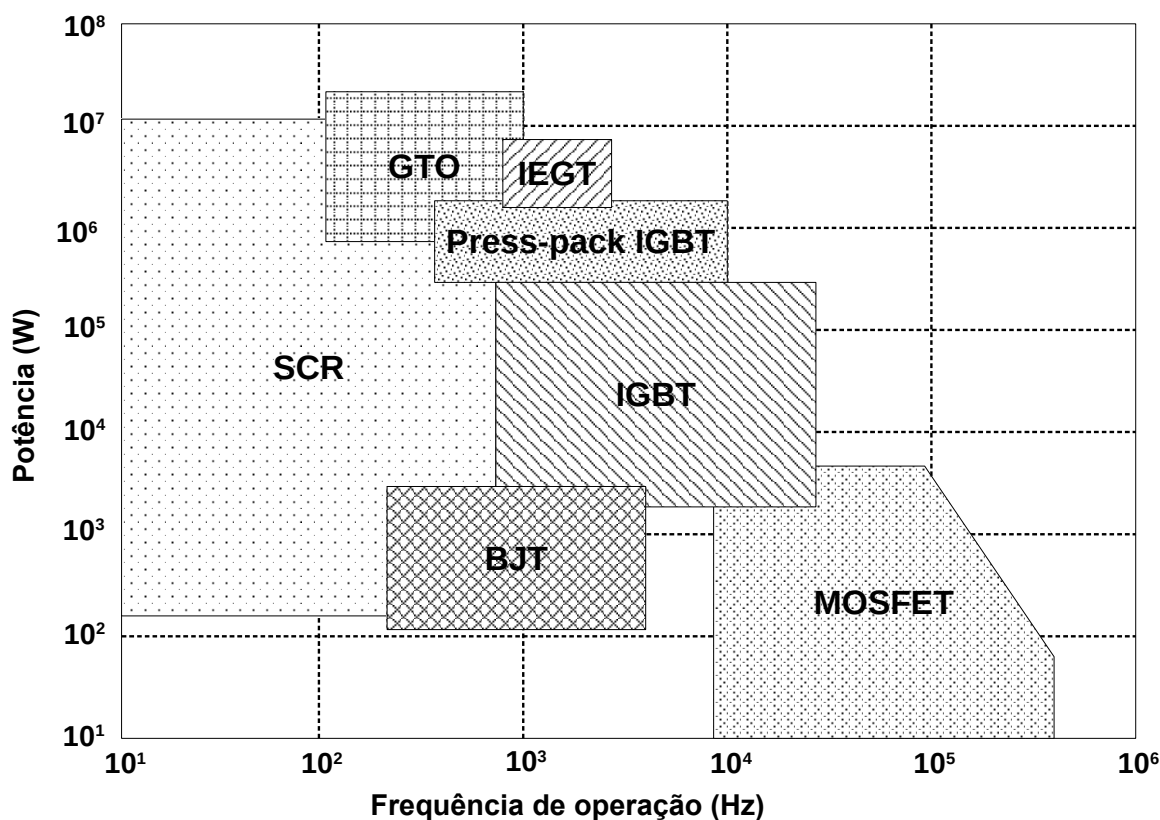


Assim, pode ser definido as perdas totais de comutação do diodo como sendo a soma de  $P_{1Dcom} + P_{2Dcom}$ , mostrado na Equação 2.7 (BARBI, 2005).

$$P_{Dcom} = 0,5 \cdot (V_{DP} - V_D) \cdot I_o \cdot t_{rf} \cdot f + Q_{rr} \cdot V_s \cdot f \quad (2.7)$$

Os transistores, semelhante aos diodos, também apresentam perdas, tanto na condução, quanto na comutação. Os valores dessas perdas são obtidos de forma diferente para as diferentes tecnologias. A Figura 13 apresenta as características de algumas tecnologias de semicondutores discretos de potência.

Figura 13 – Características de semicondutores discretos de potência



Fonte: Adaptado de luE (2004).

Em conversores estáticos, com transistores operando como chave em alta frequência, para potências menores que 1 kW, comumente é utilizado transistores do tipo MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*, ou transistor de efeito de campo metal-óxido), uma vez que, como observado na Figura 13, esses transistores operam em frequências mais elevadas (BARBI, 2001).

Em um transistor MOSFET as perdas por condução, quando a chave está fechada, podem ser obtidas através da Equação 2.8. Essa equação utiliza para o

cálculo a resistência intrínseca entre dreno e *source* do transistor, comumente fornecida pelos fabricantes (BARBI, 2001).

$$P_{Tcond} = R_{DS(on)} \cdot I_{Trms}^2 \quad (2.8)$$

Onde:

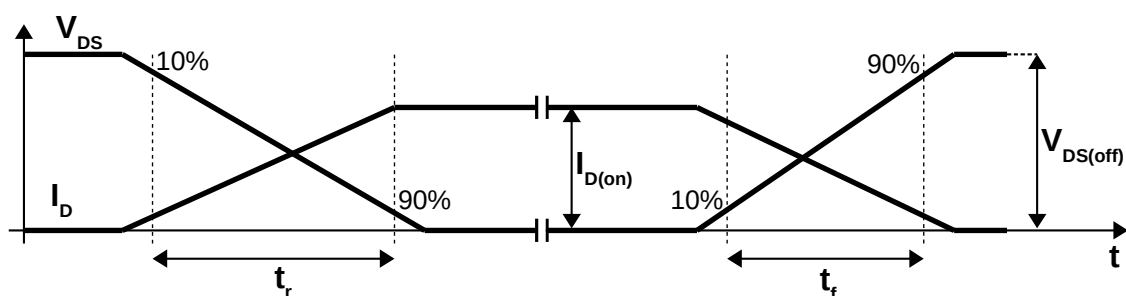
$I_{Trms}$  : Valor da corrente eficaz de dreno do transistor quando em condução (A)

$P_{Tcond}$  : Perdas por condução no transistor (W)

$R_{DS(on)}$  : Resistência equivalente entre dreno e *source* do transistor ( $\Omega$ )

Para as perdas por comutação do transistor MOSFET, semelhante ao diodo, deve-se levar em consideração que os tempos de acionamento e bloqueio para o caso não ideal são diferentes de zero. A Figura 14 apresenta as principais medidas utilizadas para o cálculo das perdas por comutação, que levam em consideração os tempos de subida e descida, bem como a tensão entre dreno e *Source* e a corrente no dreno do transistor (BARBI, 2001).

Figura 14 – Comutação em um transistor MOSFET para uma carga resistiva



Fonte: Adaptado de Barbi (2001, p. 166).

O valor das perdas por comutação no MOSFET pode ser obtido através da Equação 2.9. Sendo o valor das perdas totais igual soma das perdas por condução e das perdas por comutação (BARBI, 2001).

$$P_{Tcom} = \frac{f}{2} \cdot (t_r + t_f) \cdot I_{T(on)} \cdot V_{DS(off)} \quad (2.9)$$

Onde:

$f$  : Frequência de comutação do transistor (Hz)

$I_{T(on)}$  : Corrente de dreno do transistor quando em condução (A)

$P_{Tcom}$  : Perdas por comutação no transistor (W)

$t_f$  : Tempo de descida da tensão de dreno-source do transistor (s)

$t_r$  : Tempo de subida da tensão de dreno-source do transistor (s)

$V_{DS(off)}$  : Tensão entre dreno e *Source* do transistor (V)

Barbi (2001) afirma que para frequências muito baixas, como por exemplo 60 Hz, as perdas de comutação no diodo e no transistor podem ser ignoradas. Porém, na frequência de operação de conversores estáticos CC-CC, essas perdas tornam-se consideráveis, devido ao valor das perdas ser proporcional a frequência. Sendo assim, na escolha dos componentes, quanto menores forem os tempos de comutação dos semicondutores, menores serão as perdas.

### 2.1.2 Conversores *interleaved*

Segundo Peraça (2008), em projetos de conversores estáticos, há uma grande busca pelo aumento da eficiência energética e a redução do peso e volume. Assim, como mencionado na subseção 2.1.1.2, uma alternativa para a redução dos elementos passivos de filtro consiste no aumento da frequência de chaveamento do conversor. Entretanto, tal aumento, como mostrado na subseção 2.1.1.3, ocasiona um acréscimo nas perdas por comutação.

Com o crescimento da potência processada pelos conversores estáticos, cresce também a necessidade pela redução das perdas de condução. Pois, elevadas perdas de comutação e condução acarretam na redução do rendimento do conversor e um aumento do volume dos dissipadores (PERAÇA, 2008).

Para o processamento de potências elevadas, segundo Peraça (2008), algumas técnicas podem ser utilizadas. Dentre elas, o uso de chaves ou conversores em série, ou ainda, conversores multiníveis em tensão, para os casos de conversores com tensões elevadas e o uso de chaves ou conversores em paralelo, ou conversores multiníveis em corrente, para os casos de conversores com correntes elevadas. Conciliando a aplicação com as tecnologias de semicondutores disponíveis, no que diz respeito a esforços de tensão e de corrente.

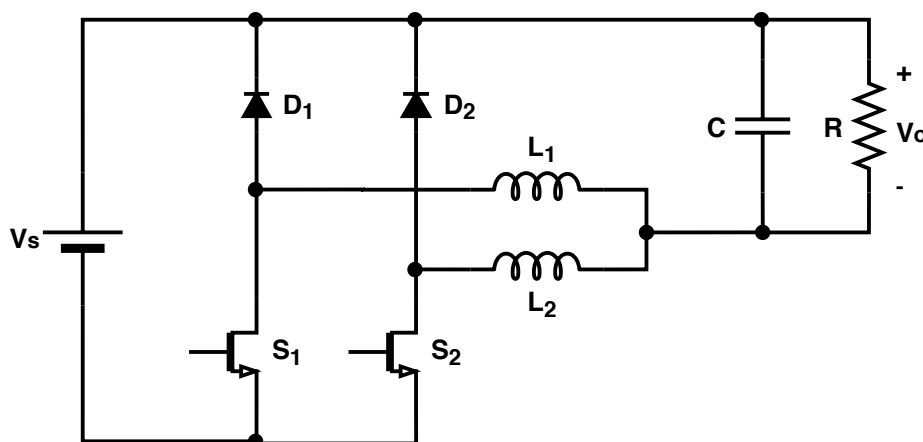
Como uma alternativa para circuitos de alta corrente, surge a ideia dos conversores *interleaved*. Esses conversores consistem em um método de colocar em paralelo N células de comutação de dois estados (*two-state switching cell* - 2SSC) de conversores básicos, com mesma frequência de chaveamento e defasadas umas das outras (JOSEPH; FRANCIS, 2015).

Para Ferro e Barbi (2018), essa técnica, por dividir a corrente de saída do conversor em seus N ramos, reduz a amplitude da ondulação de corrente de saída e aumenta a sua frequência sem aumentar as perdas de comutação. Dessa forma, os conversores *interleaved* apresentam requisitos de filtragem e armazenamento de energia menores se comparados aos conversores não *interleaved*. Ainda, devido a divisão das correntes entre as chaves do conversor, há uma redução em seus esforços e uma melhor distribuição da potência processada.

Para um conversor do tipo Buck utilizando a técnica *interleaving* com dois

ramos, mostrado na Figura 15, têm-se operando em paralelo os indutores, diodos e transistores. Nessa configuração o acionamento dos transistores  $S_1$  e  $S_2$  apresentam mesma frequência, porém defasados em  $180^\circ$  (JOSEPH; FRANCIS, 2015).

Figura 15 – Conversor Buck *interleaved* de 2 ramos



Fonte: Elaboração própria (2021).

Segundo Ferro e Barbi (2018), devido à característica de divisão da corrente do conversor CC-CC Buck *interleaved* (CBI) em seus ramos, a sua corrente de saída apresentará uma ondulação de no máximo metade da ondulação de cada ramo, variando esse valor conforme a razão cíclica  $D$ . Assim, em um CBI a variação da corrente de saída será metade da corrente apresentada em um conversor Buck convencional (de apenas um ramo) com mesmas especificações de projeto.

#### 2.1.2.1 Projeto do filtro do conversor Buck *interleaved*

Joseph e Francis (2015) apresentam que a equação de projeto das indutâncias em um CBI de dois ramos operando em CCM é igual a utilizada no projeto de um conversor Buck convencional, como na Equação 2.2.

Porém, Joseph e Francis (2015) advertem que, para o projeto do capacitor, deve-se considerar a frequência sobre o capacitor como o dobro da frequência de comutação e que a variação da corrente no indutor  $\Delta I_L$  sobre o capacitor sofre uma atenuação. Dessa forma, a Equação 2.10 apresenta a equação para o cálculo dessa capacitância.

$$C = \frac{\frac{1-2D}{1-D} \cdot \Delta I_L}{16 \cdot f \cdot \Delta V_o} \quad (2.10)$$

Onde:

C : Capacitância (F)

D : Razão cíclica

f : Frequência de comutação do transistor (Hz)

$\Delta I_L$  : Variação da corrente no indutor (A)

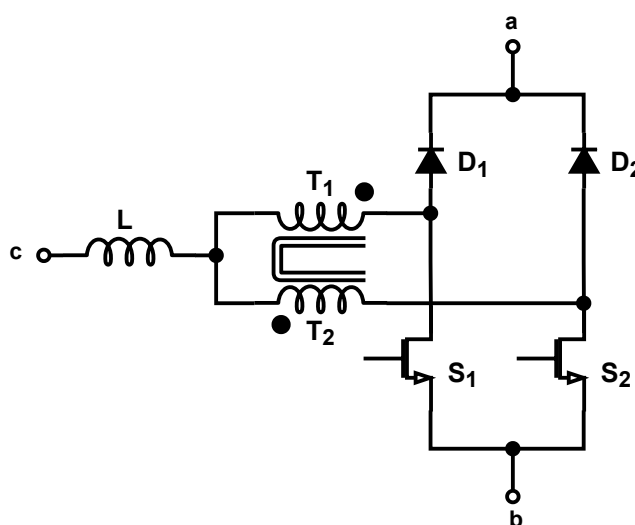
$\Delta V_o$  : Variação da tensão de saída do conversor (V)

Para Ferro e Barbi (2018), o valor da razão cíclica D, semelhante ao Buck convencional, pode ser obtido através da divisão da tensão de saída  $V_o$  pela tensão de entrada  $V_s$ .

### 2.1.3 Conversor Buck com célula de comutação de três estados

Para Seixas et al. (2013), uma variação dos circuitos com técnicas de *interleaving*, consiste no uso de conversores com célula de comutação de três estados (*three-state switching cell* - 3SSC). A 3SSC, mostrado (a célula) na Figura 16, pode ser obtida pela associação de duas 2SSC, como nos *interleaving*, porém interconectada a um autotransformador com derivação central com relação de espiras unitárias.

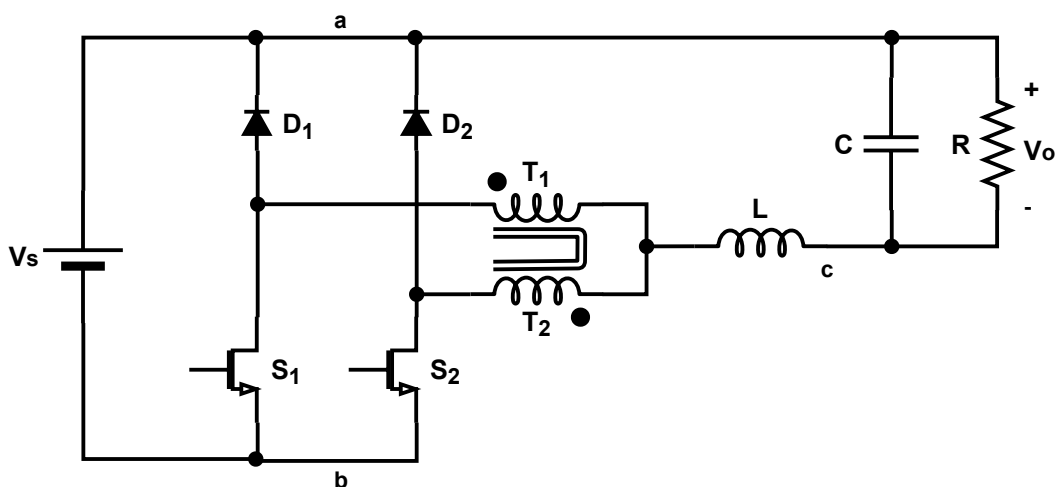
Figura 16 – Célula de comutação de três estados



Fonte: Elaboração própria (2021).

Conforme Seixas et al. (2013), o uso da 3SSC em conversores estáticos, devido ao autotransformador, acarreta em uma redução no dimensionamento do indutor L de armazenamento de energia e um maior equilíbrio nas correntes através de cada uma das chaves. A Figura 17 apresenta o conversor estático Buck utilizando a célula de comutação de três estados (SEIXAS et al., 2013).

Figura 17 – Conversor Buck com célula de comutação de três estados



Fonte: Elaboração própria (2021).

Apesar da maior complexidade do circuito, com maior número de elementos se comparado ao Buck convencional, como as duas chaves  $S_1$  e  $S_2$ , dois diodos  $D_1$  e  $D_2$ , o autotransformador  $T_1$  e  $T_2$  e o indutor  $L$ , as vantagens obtidas com a estrutura são de grande interesse (SEIXAS et al., 2013).

Essa abordagem proposta, segundo Balestero et al. (2013), pode ser vista como a integração da técnica de *interleaving* e da 3SSC. O autor ainda apresenta as seguintes características como vantagens da estrutura:

- tamanho, peso e volume reduzidos dos elementos magnéticos (indutores), projetados para o dobro da frequência de comutação, semelhante ao conversor Buck *interleaved*;
- a corrente em cada braço é igual à metade da corrente total de saída, permitindo o uso de semicondutores com classificações de corrente mais baixas;
- melhor distribuição da dissipação térmica e, conseqüentemente, uso mais eficiente dos dissipadores de calor, devido às perdas serem distribuídas entre os semicondutores;
- metade da energia de entrada é diretamente transferida para a carga através dos diodos e dos indutores acoplados (autotransformadores), e não através das chaves. Podendo trazer melhoria, considerando diodos com melhores características elétricas relativas as perdas (condução e comutação) que os transistores;
- a potência é transferida da fonte para a carga durante a maior parte do período de comutação, diferentemente do que ocorre em converso-

res convencionais, ocorrendo apenas durante metade do período de comutação.

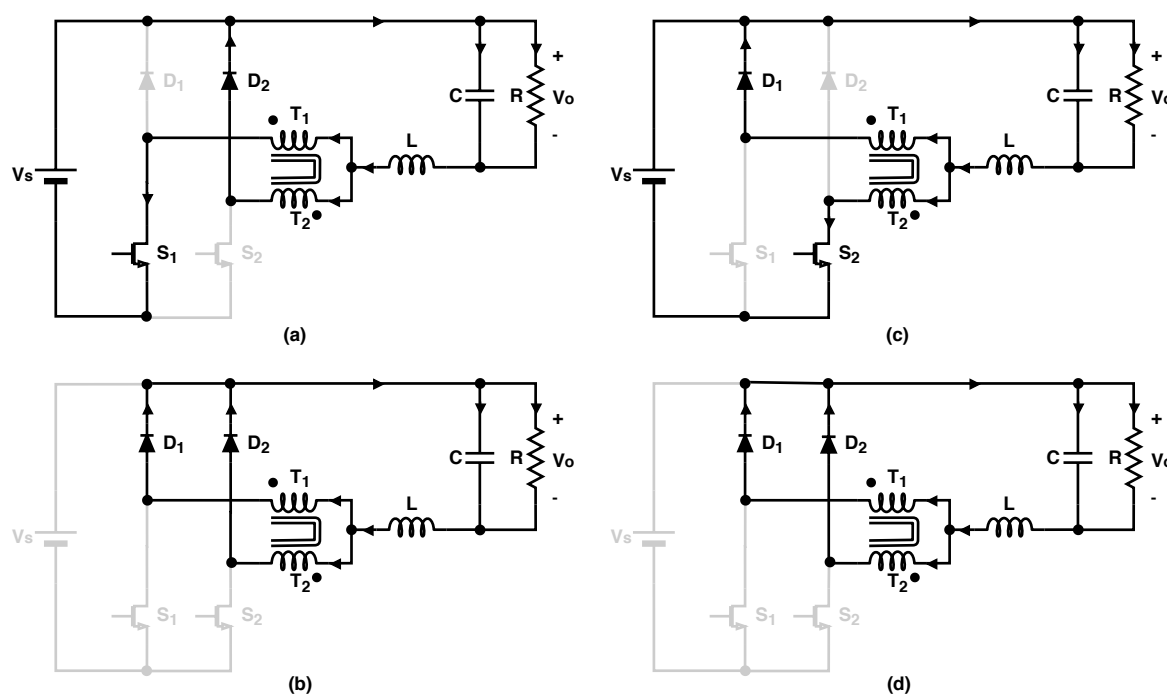
### 2.1.3.1 Projeto de um conversor Buck com 3SSC

Para Seixas et al. (2013), o conversor buck utilizando 3SSC é capaz de operar em dois modos com relação as chaves. Se a razão cíclica  $D$  for maior que 0,5, o conversor opera no modo sobreposto (*Overlapping mode* - OM), onde duas chaves permanecem ligadas simultaneamente. Caso contrário, se  $D < 0,5$ , o conversor opera no modo não sobreposto (*Nonoverlapping mode* - NOM), com apenas uma chave ligada por vez.

Seixas et al. (2013) afirma que, ao contrário do que ocorre no conversor Buck convencional, onde a análise dos estágios operacionais no CCM, DCM e CRM (*Critical conduction mode*, ou modo de condução crítica) é válida para uma razão cíclica  $D$  com valores entre 0 e 1, o mesmo não acontece no conversor Buck baseado em 3SSC. Neste conversor, para Balestero et al. (2013) e Seixas et al. (2013), há uma necessidade de uma análise distinta para  $D < 0,5$  (NOM) e  $D > 0,5$  (OM).

Considerando o conversor operando em NOM, a Figura 18 apresenta as etapas de operação.

Figura 18 – Estágios de operação de um conversor Buck baseado em 3SSC



Fonte: Adaptado de Balestero et al. (2013).

Como já mencionado, neste modo de operação, as chaves  $S_1$  e  $S_2$  não acionam simultaneamente. Assim, tem-se que:

- a) na primeira etapa, a chave  $S_1$  e o diodo  $D_2$  estão conduzindo e a fonte  $V_S$  fornecendo a energia para a carga, conforme Figura 18a;
- b) na segunda etapa, Figura 18b, ambas as chaves estão em aberto e apenas os diodos conduzem e o indutor é responsável por fornecer a energia;
- c) na terceira etapa, a chave  $S_2$  e o diodo  $D_1$  passam a conduzir e a fonte  $V_S$  volta a fornecer a energia para a carga, como na Figura 18c;
- d) na quarta etapa, semelhante ao estágio da Figura 18b, na Figura 18d, apenas os diodos estão conduzindo e o indutor fornece a energia para a carga.

Nesse conversor, Balestero (2006) demonstra que ao operar na região do CCM, sua indutância será um quarto da indutância necessária em um conversor Buck convencional com mesma especificação de projeto. O valor da indutância para o projeto de filtro do conversor pode ser obtido através da Equação 2.11.

$$L = \frac{(V_s - 2 \cdot V_o) \cdot D}{2 \cdot f \cdot \Delta I_L} \quad (2.11)$$

Onde:

- D : Razão cíclica
- f : Frequência de comutação do transistor (Hz)
- $\Delta I_L$  : Variação da corrente no indutor (A)
- L : Indutância (H)
- $V_o$  : Tensão de saída do conversor (V)
- $V_s$  : Tensão de entrada do conversor (V)

Balestero (2006) apresenta para o projeto do valor da capacitância de filtro do conversor a Equação 2.12, similar as equações anteriores de capacitância.

$$C = \frac{\Delta I_L}{4 \cdot \pi \cdot f \cdot \Delta V_o} \quad (2.12)$$

Onde:

- C : Capacitância (F)
- f : Frequência de comutação do transistor (Hz)
- $\Delta I_L$  : Variação da corrente no indutor (A)
- $\Delta V_o$  : Variação da tensão de saída do conversor (V)



## 2.2 Compatibilidade eletromagnética

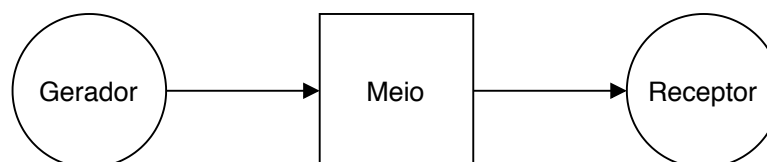
Para atuar na resolução de problemas de compatibilidade eletromagnética em conversores estáticos, se faz necessário conceituar a EMC e a interferência eletromagnética (*Electromagnetic interference* - EMI).

Paul (2006) afirma que um sistema ou grupo de sistemas eletrônicos que sejam capazes de funcionar de forma compatível entre si e não produzir ou ser suscetível a interferências é considerado eletromagneticamente compatível com seu ambiente. Assim, o autor afirma que um sistema é eletromagneticamente compatível quando satisfaz os três seguintes critérios:

1. não causar interferência em outros sistemas;
2. não ser suscetível a emissões de outros sistemas;
3. não causar interferência em si mesmo. (PAUL, 2006, p. 2, tradução nossa).

Para Paul (2006), a estrutura básica de qualquer problema de EMC, como mostrado na Figura 19, é composta por um sistema gerador da interferência, um sistema suscetível a interferência (receptor) e um meio de propagação da interferência (da fonte até o receptor).

**Figura 19 – Estrutura básica do problema de acoplamento eletromagnético**



Fonte: Adaptado de Paul (2006, p. 3).

Dessa forma, Montrose (2000) afirma que a falta de compatibilidade eletromagnética em um sistema, em essência, é a interferência eletromagnética. A EMI é o processo pelo qual a energia eletromagnética, associada ao ruído gerado pelo sistema, é transmitida de um dispositivo eletrônico para outro, seja de forma irradiada através do ar ou conduzida por meios condutores (ou ambos).

Assim, para que se tenha um bom funcionamento de sistemas em um determinado ambiente, é necessário que os sistemas presentes sejam eletromagneticamente compatíveis. No qual necessita-se reduzir os níveis de EMI gerados e absorvidos até valores aceitáveis. Para tal, Paul (2006) afirma que deve-se adotar os seguintes procedimentos:

1. suprimir a emissão gerada;
2. tornar o meio de acoplamento o mais ineficiente possível;

3. tornar o receptor menos suscetível à emissão. (PAUL, 2006, p. 4, tradução nossa).

Ainda, Paul (2006) salienta que um determinado sistema que gera uma frequência ou faixa de frequências, tende a ser suscetível a esta frequência ou faixa de frequências.

Para Schlichting (2003), a propagação da energia eletromagnética entre sistemas pode ser classificada em: emissão conduzida, suscetibilidade a condução, emissão irradiada e suscetibilidade a irradiação.

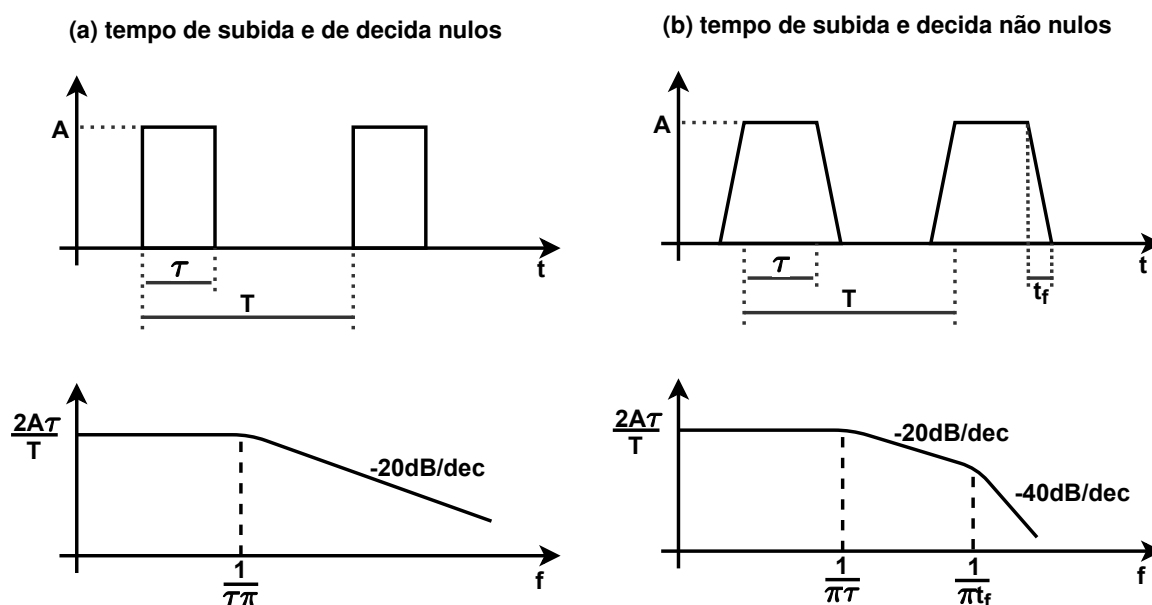
### 2.2.1 Gerador

Em projetos de circuitos eletrônicos, como já mencionado, há uma crescente busca por elementos semicondutores com características de tempos de subida e descida menores. Porém, o aumento da frequência de comutação com semicondutores mais rápidos, segundo Schlichting (2003), ocasiona em problemas para a EMC dos produtos, por estes gerarem uma comutação com conteúdo harmônico mais amplo.

Este comportamento não linear da comutação de tensões e correntes em frequências elevadas, produzem distúrbios de alta frequência que podem se propagar pelo equipamento, carga, rede de alimentação e pelo ar. Dessa forma, em produtos eletrônicos, os maiores geradores de ruídos são os componentes responsáveis pela comutação, como diodos e transistores, tornando os conversores estáticos grandes fontes geradoras de EMI (SCHLICHTING, 2003).

O espectro harmônico é a representação de um sinal temporal no domínio da frequência. Assim, o espectro harmônico de um sinal comutado pode ser observado na Figura 20. A Figura 20a apresenta um sinal comutado ideal, com um pulso com tempo de subida e descida nulo. Na Figura 20b é apresentado um sinal comutado real, com tempos de subida e descida diferentes de zero. Na figura, os tempos de subida e descida são considerados iguais, o que geralmente não acontece em um sinal prático (SCHLICHTING, 2003).

Figura 20 – Espectro harmônico de um pulso



Fonte: Adaptado de Schlichting (2003, p. 34).

Onde:

A : Amplitude do sinal

$\tau$  : Período de condução (s)

T : Período total (s)

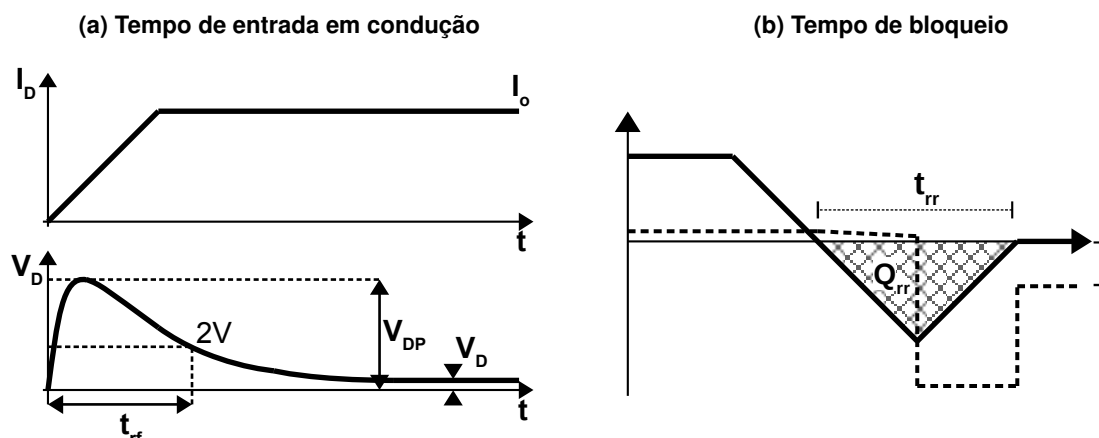
$t_f$  : Tempo de comutação (s)

Percebe-se pela figura a influência do período de condução no espectro harmônico do sinal e, para um sinal com tempos de comutação diferentes de zero, a influência do tempo de comutação na atenuação do espectro harmônico após a frequência  $\frac{1}{\pi t_f}$ . Ainda, quanto maior é a amplitude do sinal comutado maior é a amplitude do espectro harmônico gerado na comutação.

### 2.2.1.1 Diodos como elementos geradores de EMI

A geração de ruído em um diodo, segundo Schlichting (2003), se dá devido aos seus transitórios de tensão e corrente. A Figura 21 apresenta o comportamento dinâmico típico da tensão e corrente no diodo operando como comutador.

Figura 21 – Comportamento dinâmico típico da tensão e corrente de um diodo



Fonte: Adaptado de Barbi (2005, p. 6 e 8).

Onde:

- $I_o$  : Corrente do diodo em condução (A)
- $Q_{rr}$  : Carga do capacitor intrínseco do diodo (C)
- $t_{rf}$  : Tempo de atraso na transição (s)
- $t_{rr}$  : Tempo de recuperação reversa do diodo (s)
- $V_D$  : Tensão do diodo em condução (V)
- $V_{DP}$  : Tensão de pico do diodo na entrada em condução (V)

Como observado, na entrada em condução do diodo (Figura 21a), tem-se um crescimento rápido da corrente  $I_D$ . Porém, por não ser instantâneo, nesse pequeno intervalo de tempo  $t_{rf}$ , ocorre um pico de tensão  $V_{DP}$  no diodo. Esse tempo ocorre devido às características de cada diodo, com os tempos e amplitudes variando de diodo para diodo. Apesar desse pico de tensão possuir uma larga faixa de emissão, o mesmo não possui uma grande energia associada (SCHLICHTING, 2003).

Porém, na parte do bloqueio (Figura 21b), a EMI produzida é maior. Como mencionado na subseção 2.1.1.3, no bloqueio, devido às capacitâncias intrínsecas do diodo e características indutivas do circuito, ocorrem picos de tensão e corrente reversa sobre o mesmo, com elevadas amplitudes e derivadas de corrente. Devido a essas elevadas amplitudes e derivadas de corrente, a energia associada ao bloqueio geralmente é bem maior do que na entrada em condução (SCHLICHTING, 2003).

### 2.2.1.2 Transistores como elementos geradores de EMI

Semelhante aos diodos, os transistores, por serem empregados como comutadores, são grandes fontes geradoras de ruído. Dado o modo de operação dos transistores, através do controle da entrada em condução e bloqueio, segundo Sch-

lichting (2003), os mesmos podem apresentar níveis elevados de emissão tanto no bloqueio quanto na entrada em condução, diferente dos diodos.

Para Schlichting (2003), os transistores apresentam um espectro harmônico geralmente maior que o gerado pelos diodos, devido à essa energia associada ao bloqueio e entrada em condução ser maior. Isto ocorre por que quase sempre se tem uma alta derivada de tensão nas comutações.

A EMI gerada, proveniente dos tempos, formas de onda e amplitudes das tensões e correntes, dependem das características construtivas dos transistores (como capacitâncias intrínsecas) e das características do circuito (como impedâncias, níveis de tensão e corrente da comutação, entre outros) (SCHLICHTING, 2003).

### 2.2.2 Receptor

Como já mencionado, um circuito eletrônico pode ser classificado como gerador de EMI e/ou como receptor. Dessa forma, Paul (2006) afirma que um equipamento que produz interferência eletromagnética, também é suscetível a mesma faixa de frequência, seja ela oriunda de fontes externas ou dele próprio.

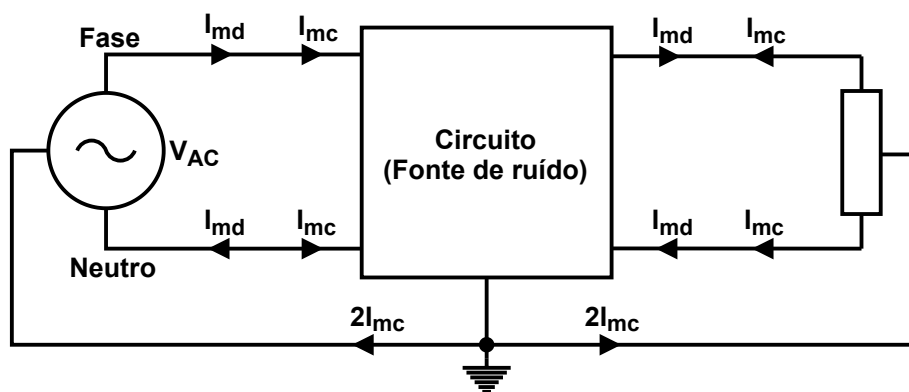
Para Schlichting (2003), na EMI conduzida a propagação e recepção se dá pela conexão do circuito com a rede e a carga, através dos cabos de alimentação e do plano de terra, seja nos modos comum ou diferencial. Para a emissão e recepção de EMI irradiadas, têm-se fios, trilhas e caminhos fechados (*loop*) atuando como antenas.

### 2.2.3 Interferência conduzida

A condução, segundo Liz (1999), é a forma pelo qual o ruído eletromagnético produzido é levado para dentro ou para fora de um sistema via condutores metálicos ou elementos parasitas. Esses caminhos de propagação da EMI conduzida podem ser intencionais, como através de trilhas e componentes, e/ou não intencionais, como capacitâncias intrínsecas de componentes e acoplamentos capacitivos e indutivos. Por esse motivo, a redução da emissão conduzida torna-se uma tarefa trabalhosa e complexa, uma vez que necessita do conhecimento de todos os possíveis caminhos percorridos pelo ruído para se propagar para dentro e/ou para fora de um equipamento (SCHLICHTING, 2003).

Essa interferência ainda pode ser dividida em duas componentes, podendo ser propagada através de correntes de modo comum e/ou correntes de modo diferencial. Como apresentado na Figura 22, as correntes de modo comum ( $I_{mc}$ ) são aquelas que se propagam no mesmo sentido de propagação em cabos e trilhas e as correntes de modo diferencial ( $I_{md}$ ) são aquelas que se propagam em sentidos opostos.

Figura 22 – Correntes de modo comum e diferencial



Fonte: Adaptado de Schlichting (2003, p. 40).

Como observado na Figura 22, as correntes de modo diferencial ( $I_{md}$ ) circulam entre os condutores de fase e neutro que conectam o circuito à rede de alimentação e entre os condutores que conectam o mesmo à carga. Já as correntes de modo comum ( $I_{mc}$ ) circulam entre os condutores de fase e neutro e o plano de referência (terra) e entre os condutores que conectam o circuito à carga e o plano de referência. Sendo que essa conexão com o plano de referência ocorre mesmo que não haja conexão metálica com o mesmo (SCHLICHTING, 2003).

#### 2.2.4 Interferência irradiada

A radiação é a forma pelo qual o ruído eletromagnético produzido é levado para dentro ou fora de um sistema via meios não metálicos, como o ar. O ruído irradiado é gerado, em sua maioria, devido à circulação de correntes por trilhas, cabos, terminais de semicondutores e caminhos fechados (*loop*), que geram campos eletromagnéticos com parâmetros dependentes da amplitude e frequência dessa corrente, dimensões das trilhas e/ou cabos, área do *loop*, entre outros (LIZ, 1999).

Como na interferência conduzida, na irradiada, o trabalho para mitigação desse ruído é uma tarefa trabalhosa e complexa, por exigir o conhecimento do comportamento eletromagnético em alta frequência dos materiais presentes no sistema (SCHLICHTING, 2003).

#### 2.2.5 Normas de compatibilidade eletromagnética

Devido ao aumento do número de equipamentos eletrônicos, e consequentemente, o aumento dos problemas de EMC entre eles, fez-se necessário a criação de normas para regulamentar esses equipamentos. Sendo as medidas de emissão irradiada e conduzida complexas, essas normas visam padronizar os procedimentos de testes e unidades de medida para que seja possível a comparação dos resultados

obtidos em locais e processos diferentes. Essas normas de EMC podem ser divididas em normas impostas pelas agências governamentais e normas impostas pelos próprios fabricantes dos equipamentos (SCHLICHTING, 2003).

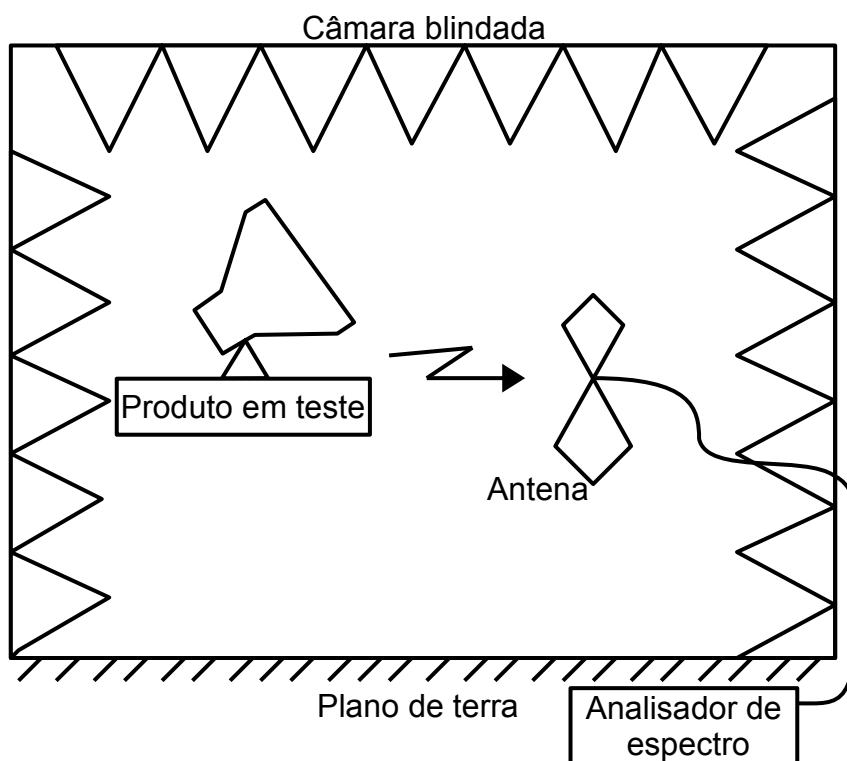
As normas de EMC impostas pelas agências governamentais são normas legais e obrigatórias, criadas para controlar tanto a interferência produzida por determinado equipamento quanto a suscetibilidade dele. Já as normas de EMC impostas pelos fabricantes são normas que os mesmos impões visando um equipamento mais confiável e de qualidade.

Dessa forma, com o intuito de uma maior padronização, e apesar de não ser uma agência normatizadora, o Comitê Internacional Especial de Rádio Interferência (*Comité International Spécial des Perturbations Radioélectriques* - CISPR) têm frequentemente suas normas sendo adotadas por países e órgãos reguladores (IEC, 2020; SCHLICHTING, 2003).

#### 2.2.5.1 Formas de medição

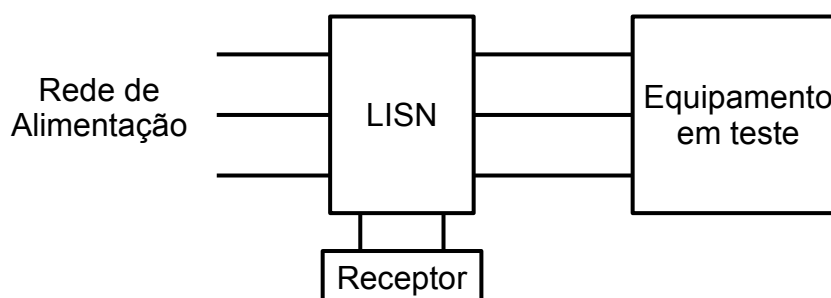
De modo geral, as normas para emissão irradiada estabelecem que as medidas feitas no equipamento devem ser realizadas, preferencialmente, em campo aberto. Porém, devido a dificuldade de se encontrar um local livre de radiação para realizar as medidas, tem-se como alternativa o uso de câmaras anecoicas ou semi-anecoicas. Essas câmaras têm como característica um ambiente blindado eletromagneticamente para evitar que sinais externos contaminem o teste e possuem paredes e teto cobertos por cones de absorção de radiofrequência que simulam um local em espaço aberto e evitando reflexões nas paredes e teto das emissões (SCHLICHTING, 2003; PAUL, 2006).

Segundo Paul (2006), dentro da câmara, uma antena de ampla banda é posicionada para realizar a medição da radiação do equipamento. Sendo essa antena conectada a um analisador de espectro que registra o nível de ruído emitido em cada frequência. A Figura 23 ilustra os elementos presentes em uma câmara semi-anecoica.

**Figura 23 – Representação de uma câmara semi-anecoicas para a medição das emissões irradiadas**

Fonte: Adaptado de Paul (2006, p. 66).

Para a emissão conduzida, segundo Schlichting (2003), o equipamento a ser testado deve estar isolado da rede de alimentação. Para tal, é utilizado entre o equipamento sob teste e a rede de alimentação uma rede de estabilização de impedância de linha (*Line Impedance Stabilization Network - LISN*). A LISN tem como finalidade evitar que ruídos externos provenientes da rede de energia contaminem a medida, apresentar uma impedância constante de  $50\ \Omega$  entre os fios de fase e terra e entre os fios neutro e terra e atuar como transdutor de corrente interferente para tensão interferente. A Figura 24 apresenta a configuração típica de teste utilizando a LISN.

**Figura 24 – Representação de uma LISN na medição das emissões conduzidas**

Fonte: Adaptado de Schlichting (2003, p. 16).



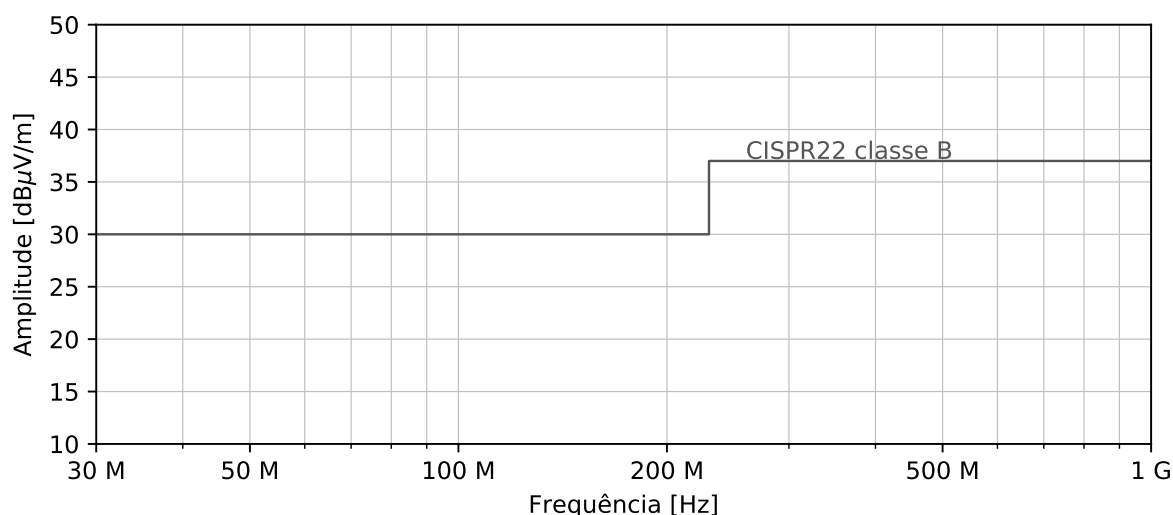
Dessa forma, qualquer corrente que circule pelo cabo de alimentação do equipamento é medida pela LISN, desde que esteja dentro da faixa de frequência a ser medida. Vale observar que todas as medidas das emissões irradiadas e conduzidas devem ser realizadas com o sistema completo, isto é, com todos os cabos de conexão e subsistemas conectados (SCHLICHTING, 2003).

### 2.2.5.2 Norma de EMC aplicáveis ao projeto

Como mencionado, as normas internacionais desenvolvidas pelo CISPR tem sido adotada como um padrão único para as normas internacionais de EMC. Dentre as normas criadas, tem-se a publicação Número 22 (CISPR22), que engloba os equipamentos de tecnologia da informação, incluindo dispositivos digitais (SCHLICHTING, 2003). Por esta razão, devido ao projeto desenvolvido não possuir aplicação definida, e sendo conversores estáticos comumente enquadrados nesta norma, a mesma foi utilizada de forma a facilitar a visualização dos resultados obtidos.

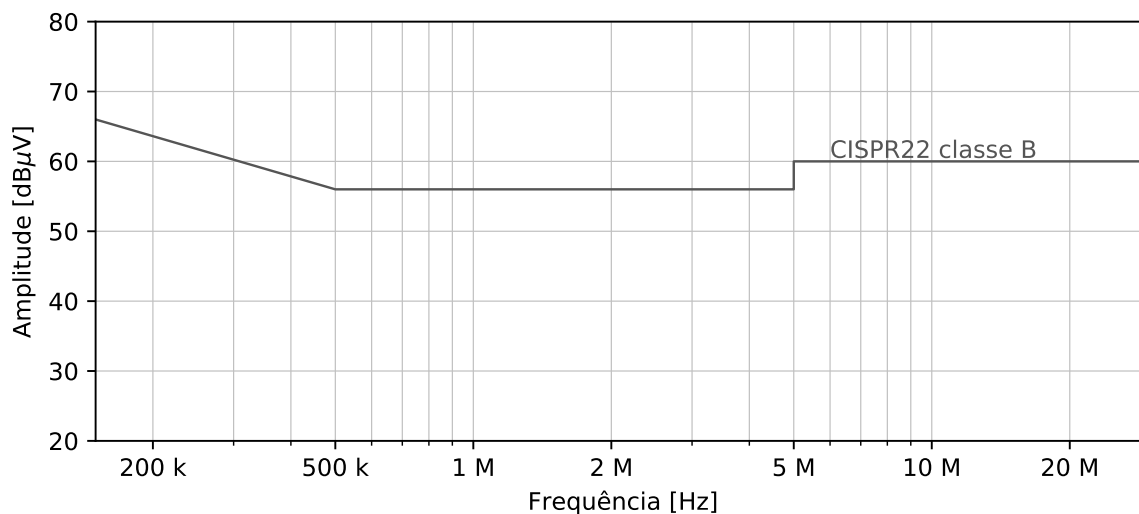
O CISPR divide os equipamentos em duas classes: classe A e classe B. Sendo os equipamentos classe A de uso industrial e os de classe B de uso residencial. A Figura 25 apresenta os limites impostos pela CISPR22 de emissão irradiada para equipamentos classe B. Como pode ser observado, a faixa de frequência avaliada pela norma para emissões irradiada é de 30 MHz a 1 GHz.

**Figura 25 – Limites de emissões irradiada impostas pela CISPR22 para equipamentos classe B**



Fonte: Adaptado de ABNT (2013).

Para a emissão conduzida, a faixa de frequência avaliada pela CISPR22 é de 150 kHz a 30 MHz. A Figura 26 apresenta os limites impostos pela CISPR22 de emissão conduzida para equipamentos classe B, para medidas quando o receptor de EMC utiliza um detector de Quase-Pico (QP).

**Figura 26 – Limites de emissões conduzidas impostas pela CISPR22 para equipamentos classe B**

Fonte: Adaptado de ABNT (2013).

### 2.2.6 Técnicas para mitigação de ruído

Como mencionado na subseção anterior, a redução dos níveis de EMI é de grande importância tanto para o correto funcionamento do equipamento quanto para que o fabricante do equipamento tenha aprovação para revenda do mesmo. Devendo não só buscar esta redução para satisfazer as normas legais, mas também para atender as expectativas dos usuários.

Em sua maioria, exceto nos casos mais simples, uma solução única para um determinado problema de EMC pode não existir, geralmente sendo necessárias uma composição de técnicas (OTT, 1988). Segundo Schlichting (2003), essas técnicas buscam minimizar a EMI, uma vez que não é possível eliminar tal interferência.

Ainda, Schlichting (2003) afirma que alguns desses problemas de interferência podem ser resolvidos ainda em etapas anteriores do projeto, ganhando tempo e reduzindo os investimentos necessários.

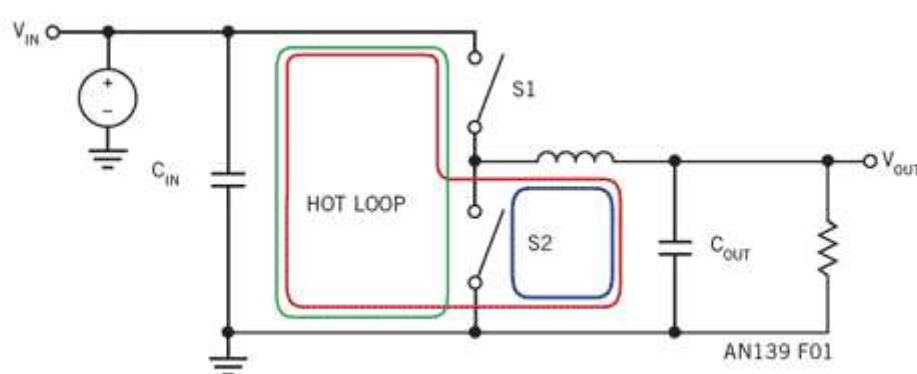
#### 2.2.6.1 *Layout de placa de circuito impresso*

Segundo as equações de Maxwell, uma corrente que seja alternada no tempo produz um campo eletromagnético. Isso ocorre em todo condutor elétrico, que por não serem ideais, apresentam uma capacitância e indutância. Desta forma, o condutor atua como um transmissor de energia eletromagnética e, ao mesmo tempo, um receptor. As antenas são projetadas de forma a maximizar a energia transmitida ou recebida. Porém, nem toda aplicação deve se comportar como uma antena (DAIMER, 2017).

Assim, Daimer (2017) afirma que, em placas de circuito impresso (*printed circuit board* - PCB), as trilhas apresentam grande suscetibilidade a transmissão e recepção de ruídos eletromagnéticos. Sendo essa energia eletromagnética irradiada diretamente proporcional à magnitude da corrente que circula pela trilha e à área do *loop* que essa corrente circula. Minimizar a área do *loop* dessa corrente e tensão alternada ajuda a reduzir a EMI.

Uma técnica para mitigação da EMI consiste em identificar e minimizar as áreas de laços de corrente de alta frequência (*hot loop*) (KUECK, 2013). A Figura 27 apresenta o *hot loop* de um conversor do tipo Buck.

**Figura 27 – Área de laço de alta frequência (*hot loop*) em um conversor do tipo buck síncrono**



Fonte: Adaptado de Kueck (2013).

Quando a chave S1 está fechada, a corrente pulsada do circuito segue através do *loop* vermelho. Quando a chave S2 está fechada, a corrente pulsada segue através do *loop* azul. Porém, a área de *hot loop* consiste na região em verde, onde flui uma corrente totalmente comutada, variando de zero a corrente de pico e de volta para zero. O mesmo ocorre em outros conversores (KUECK, 2013).

Dessa forma, Kueck (2013) afirma que para reduzir EMI, deve-se reduzir a região na PCB do *loop* verde tanto quanto possível. Na qual, de uma perspectiva da EMI, *hot loops* pequenos são os melhores.

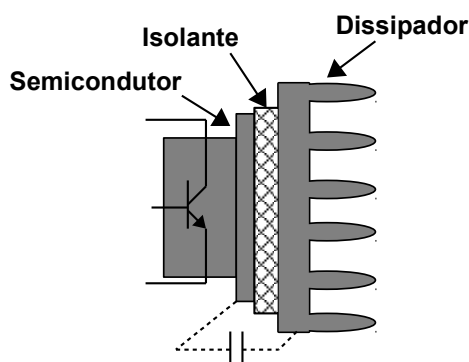
Daimer (2017) ainda adverte que um bom *layout* de PCB deve dispor os capacitores o mais próximo possível dos pinos de entrada e referência (tornando a área do *loop* a menor possível). Portanto, a colocação dos capacitores de entrada deve ser uma das primeiras considerações, ao projetar qualquer conversor.

### 2.2.6.2 Dissipadores

No estudo sobre o caminho pelo qual um ruído se propaga, é importante considerar a conexão do semicondutor com o seu dissipador, como mostrado na Figura 28. Para Montrose (2000), os dissipadores de calor, por serem de metal e

conterem estruturas de aletas, dependendo do harmônico produzido pelo semiconductor que estão conectados, suas dimensões o tornam eletricamente capazes de começar a irradiar energia eletromagnética.

**Figura 28 – Conexão do dissipador ao semiconductor**



Fonte: Adaptado de Schlichting (2003).

Dessa forma, Montrose (2000) apresenta como uma possível técnica para redução da EMI a conexão dos dissipadores de calor na referência do circuito. Segundo o autor, usar um dissipador de calor conectado a referência cria um escudo de Faraday, evitando que a energia de alta frequência do semiconductor irradie para o espaço livre ou corrompa componentes adjacentes.

Ainda, um dissipador de calor conectado a referência, quando isolado, funciona como um grande capacitor de desacoplamento de modo comum entre o semiconductor e a referência. Este capacitor de modo comum é capaz de acoplar ou desviar a energia de alta frequência do dispositivo (MONTROSE, 2000).

### 2.2.6.3 Capacitores

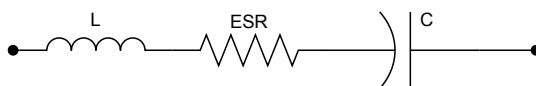
Paul (2006) afirma que os capacitores são geralmente a escolha mais comum como elemento supressor de ruído, uma vez que são de fácil instalação em um produto já montado, fornecendo um caminho de baixa impedância para as altas frequências. Porém o mesmo ainda ressalta que há erros frequentes na escolha e eficácia dos capacitores utilizados.

Para Ott (1988), a frequência de operação de um capacitor é uma das considerações mais importantes. A relação entre capacitância e volume em um capacitor eletrolítico, por exemplo, é maior do que para qualquer outro tipo de capacitor, porém, um capacitor eletrolítico de alumínio pode ter uma resistência série equivalente (*equivalent series resistance* - ESR) de até  $1 \Omega$ , ou até superior em alguns casos.

A frequência máxima de uso para um capacitor é geralmente limitada pela indutância  $L$  da estrutura do capacitor, proveniente de seus terminais. Abaixo da

frequência de auto-ressonância do capacitor, o mesmo tem comportamento capacitivo e uma impedância que diminui com a frequência. Porém, acima dessa frequência, o capacitor parece indutivo e tem uma impedância que aumenta com a frequência. Sendo, portanto, capacitores recomendados para frequências menores e normalmente não recomendados em frequências muito elevadas. A Figura 29 apresenta o circuito equivalente de um capacitor (OTT, 1988).

**Figura 29 – Circuito equivalente de um capacitor**



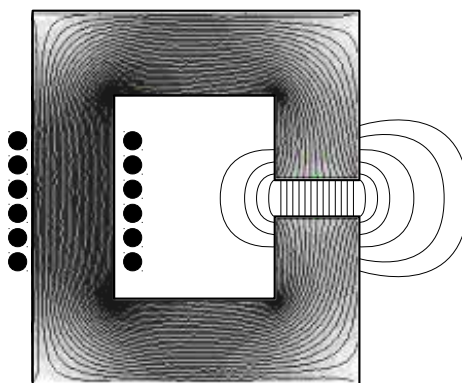
Fonte: Adaptado de Ott (1988, p. 194).

Dessa forma, Ott (1988) adverte que, para uso em frequências mais altas, deve-se optar por capacitores com valores de ESR e indutância mais baixas.

#### 2.2.6.4 Posicionamento dos elementos magnéticos

O posicionamento dos elementos magnéticos também é importante. Segundo Schlichting (2003), os elementos magnéticos do circuito, por serem elementos que facilitam a propagação de campos, necessitam de certa atenção ao serem colocados, buscando uma posição na qual seus campos induzam o mínimo de tensão e corrente em outros elementos do circuito. Moia (2019) complementa que deve-se evitar a proximidade de dois elementos magnéticos (indutores e/ou transformadores) que operem em alta frequência, devido ao fluxo magnético.

Ainda, segundo Paul (2006), os elementos ferromagnéticos têm um efeito considerável na emissão irradiada, uma vez que, se mal projetados, parte do fluxo magnético presente nos mesmos dispersa e completa o caminho magnético através do ar circundante, como apresentado na Figura 30. Dessa forma, Schlichting (2003) adverte que, sempre que possível, deve-se utilizar toroides ou núcleos com entreferro reduzido a fim de evitar fluxo disperso.

**Figura 30 – Fluxo magnético disperso em um elemento magnético com entreferro**

Fonte: Elaboração própria (2021).

#### 2.2.6.5 Núcleo de ferrite

Segundo Montrose (2000), o uso de dispositivos de ferrite (como toroides, núcleos, *beads* e outros) são largamente utilizados na atenuação de sinais de frequências maiores que centenas de quilohertz.

Para Montrose (2000) há três usos comuns de dispositivos de ferrite, sendo eles:

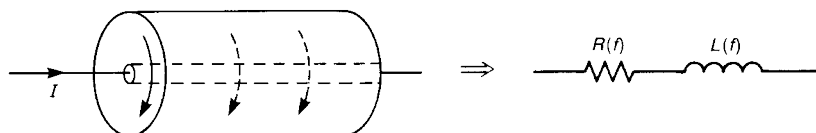
- a) o uso como blindagem, na qual o dispositivo de ferrite isola condutores, componentes ou circuitos de campos eletromagnéticos dispersos;
- b) o uso do ferrite junto a um capacitor, na qual é criado um filtro passa-baixa que é indutivo-capacitivo em frequências baixas e dissipativo em frequências mais altas;
- c) o uso como elemento dissipativo, na qual o ferrite remove ou absorve a energia eletromagnética presente em uma linha de transmissão e dissipa essa alta frequência como calor. Isso se dá devido ao material de ferrite evitar oscilações parasitas ou atenuar o acoplamento de sinais indesejados que viajam ao longo de terminais de componentes, fios de interconexão, trilhas ou cabos.

Para as duas últimas aplicações, o núcleo de ferrite suprime a EMI reduzindo as correntes de alta frequência que são emitidas de uma determinada fonte de ruído. Idealmente, ao ser introduzido no circuito, o ferrite resulta em uma alta impedância para correntes de alta frequência e uma impedância nula para as demais frequências (MONTROSE, 2000).

A forma mais comum de um dispositivos de ferrite é um *bead*, conforme mostrado na Figura 31, na qual o material de ferrite é colocado em torno de um condutor.

Assim, configurando uma impedância de alta frequência em série com o mesmo (PAUL, 2006).

**Figura 31 – Circuito equivalente de um ferrite *bead* em um condutor**



Fonte: Paul (2006).

Paul (2006) adverte que, devido à impedância do ferrite bead na faixa de frequência de sua eficácia ser limitada a várias centenas de ohms, são comumente usados em circuitos de baixa impedância, como fontes chaveadas. Não sendo diferente de outras aplicações de ferrite, pois são suscetíveis à saturação quando usados em circuitos que passam por correntes elevadas e frequência baixas.

#### 2.2.6.6 Frequência de chaveamento e tempo de comutação

Como já mencionado, do ponto de vista de potência, quanto menor o tempo de subida e descida da comutação dos semicondutores, menores serão as perdas de potência do circuito. Porém, transientes rápidos podem causar oscilações nos semicondutores (transistores e diodos), causando problemas de interferência eletromagnética (DAIMER, 2017).

Segundo Daimer (2017), uma solução simples consiste em aumentar o valor do resistor em série com o terminal de Gate do transistor. O aumento desse valor de resistência aumentará o tempo de subida do sinal comutado, diminuindo a derivada de tensão e corrente do mesmo, o que pode diminuir a EMI às custas da eficiência energética.

Para Schlichting (2003), outra alternativa para redução da emissão conduzida, relacionada ao chaveamento dos semicondutores, trata-se da redução da frequência de chaveamento. Utilizando esta técnica, busca-se alocar a frequência fundamental do chaveamento o mais longe possível da faixa medida pelas normas de EMC (SCHLICHTING; LIZ; RAIZER, 2003). Essa alternativa, apesar de simples, torna-se muitas vezes inviável em projetos de fontes chaveadas, por acarretar em filtros de maior volume, como visto na seção 2.1.

### 3 METODOLOGIA

Este trabalho busca apresentar e estudar os possíveis problemas de interferência eletromagnética em conversores estáticos e possíveis soluções para a mitigação dos mesmos. Dessa forma, essa pesquisa pode ser classificada como exploratória com abordagem qualitativa.

Segundo Gil (2002, p. 41), uma pesquisa exploratória “têm como objetivo proporcionar maior familiaridade com o problema, com vistas a torná-lo mais explícito ou a constituir hipóteses”. Já a abordagem qualitativa, para Malhotra (2010, p. 111), consiste em uma “metodologia de pesquisa não estruturada e exploratória baseada em pequenas amostras que proporciona percepções e compreensão do contexto do problema”.

Neste trabalho foi utilizado o *software* KiCad para o projeto do *layout* da placa de circuito impresso, a linguagem de programação Python para o cálculo dos elementos de filtro do conversor e para a geração de todos os gráficos utilizando dados obtidos nos ensaios de EMC e planilhas no *software* SMath para o dimensionamento dos elementos magnéticos.

Desenvolvida a PCB, foram realizados testes elétricos com o objetivo de validar os requisitos de projeto. Nesta etapa, utilizou-se equipamentos de medição como multímetro, osciloscópio, sonda diferencial de alta tensão e sonda de corrente de alta frequência.

Após validações da parte elétrica do conversor, realizou-se os testes de compatibilidade eletromagnética de emissão conduzida e emissão irradiada. Para as medidas de emissão conduzida, utilizou-se a LISN R&S ENV216 em conjunto com o analisador de espectro R&S HMS-X. Nas medida de emissão irradiada, foi utilizado uma câmara GTEM EMCTEST GTEM-750 e o receptor de EMI R&S ESL3.

Todas as técnicas de mitigação de EMI testadas foram feitas de forma isolada, para que seja possível analisar o impacto da mesma sem interferência das técnicas anteriormente testadas. Por fim, foi realizado um teste com as técnicas combinadas que obtiveram melhores resultado na redução da EMI. Em todas as medidas utilizou-se como referência a norma CISPR22 classe B com a finalidade de facilitar a visualização dos resultados, porém, não é o objetivo desse trabalho se adequar a ela.



## 4 PROJETO E RESULTADOS

Neste capítulo será abordado o projeto do conversor Buck *interleaved* de dois ramos proposto e, em seguida, apresentado medidas da EMI no conversor e possíveis técnicas aplicáveis para a redução da EMI produzida.

### 4.1 Projeto do conversor Buck *Interleaved* de dois ramos

Para o estudo do conversor proposto, sendo iniciado na disciplina de Eletrônica de Potência I, definiu-se algumas especificações de projeto, conforme Tabela 1.

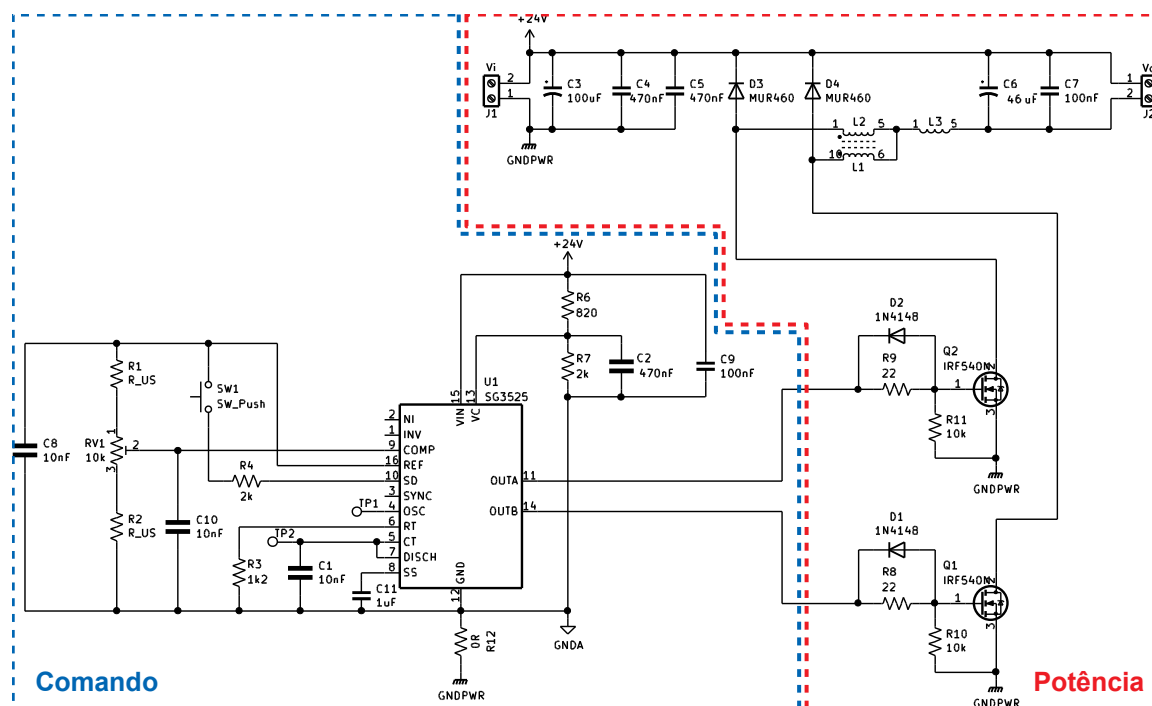
**Tabela 1 – Especificações de projeto do conversor Buck *Interleaved* de dois ramos**

	Valor	Unid.
Tensão de entrada	24	V
Tensão de saída	5	V
Variação da tensão de saída	1	%
Corrente de saída	5	A
Variação da corrente do indutor	100	%
Frequência de chaveamento	50	kHz

Fonte: Elaboração própria (2021).

Com essas especificações, torna-se possível calcular os componentes de filtro do conversor, utilizando a Equação 2.2 e a Equação 2.10. Assim, é obtido o valor de indutância de 31  $\mu\text{H}$  e uma capacitância de 46  $\mu\text{F}$ . A Figura 32 apresenta o esquemático desenvolvido no *software* KiCad para a estrutura proposta. Nesse circuito, foi utilizado o circuito integrado (CI) SG3525 para o acionamento dos transistores e adicionados alguns capacitores de filtro de alta frequência (C3, C4, C5 e C7) como boas práticas no desenvolvimento de um *Layout*. Os indutores em L1 e o indutor L2 foram dispostos de tal forma que posteriormente o circuito pudesse ser adaptado para um conversor 3SSC.

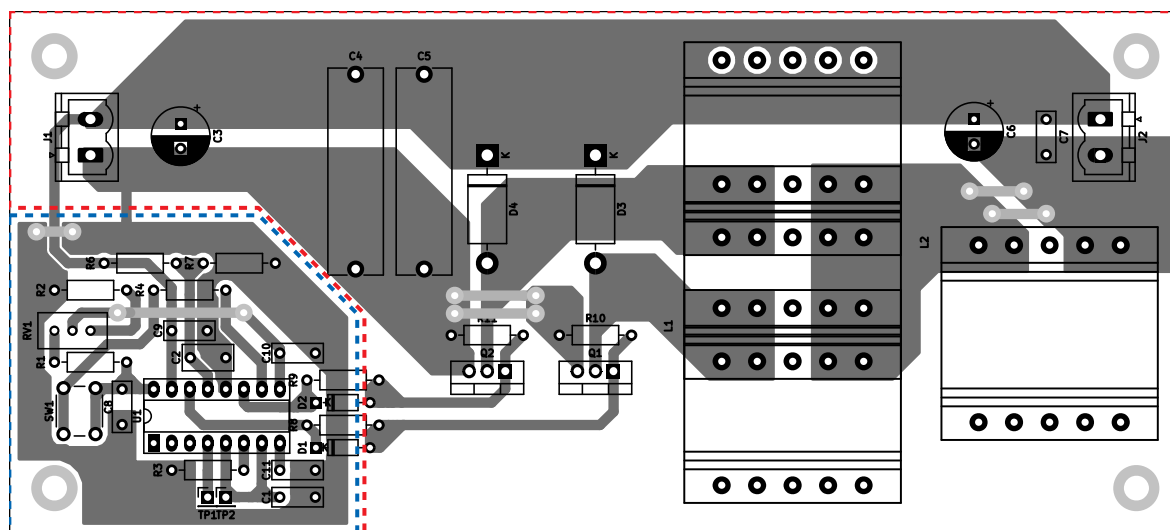
Figura 32 – Esquemático desenvolvido do CBI de dois ramos



Fonte: Elaboração própria (2021).

Seguido do desenvolvimento do esquemático, projetou-se o *layout* da PCB, mostrado na Figura 33. Durante esse processo, também seguiu-se as boas práticas de desenvolvimento de um *layout* de PCB.

Figura 33 – *Layout* desenvolvido do CBI de dois ramos

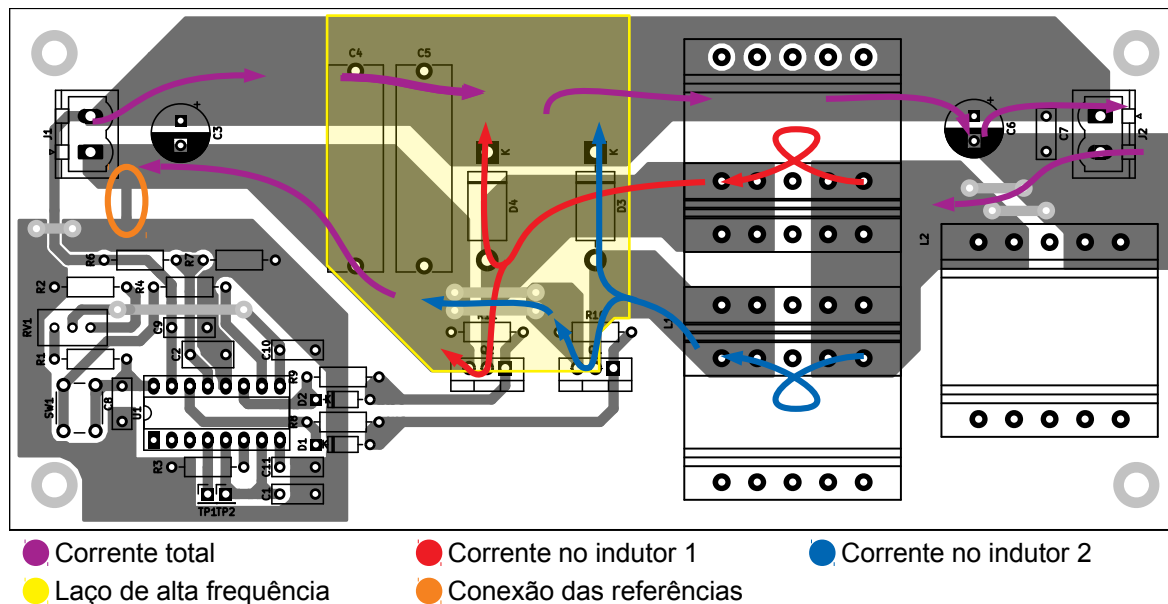


Fonte: Elaboração própria (2021).

No desenvolvimento do *layout*, teve-se o cuidado para isolar as referências de comando (azul) e potência (vermelho), como mostrado na Figura 33, e manter o

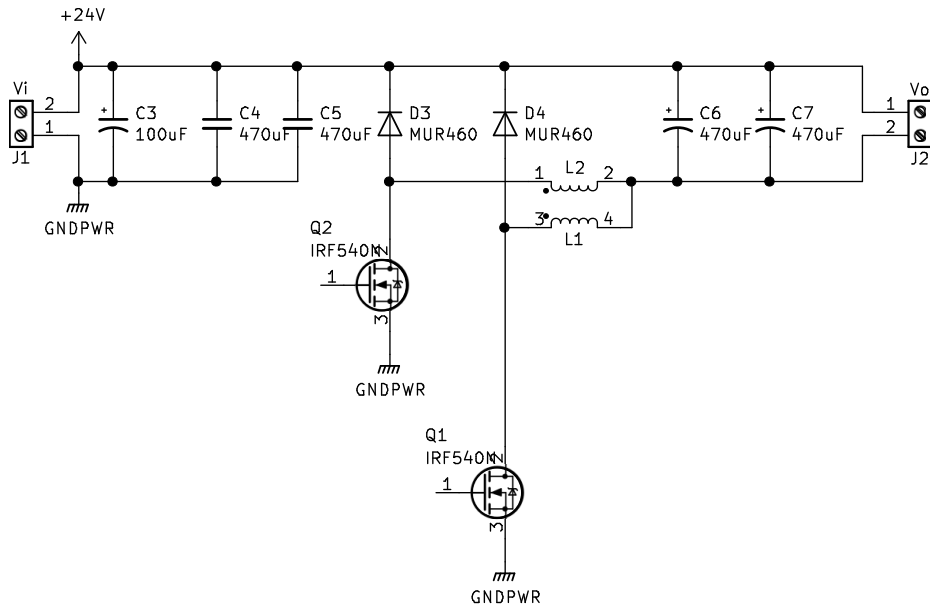
fluxo de potência em um mesmo sentido, com laços de alta frequência pequenos, como pode ser observado na Figura 34.

Figura 34 – Análise do *layout* desenvolvido do CBI de dois ramos



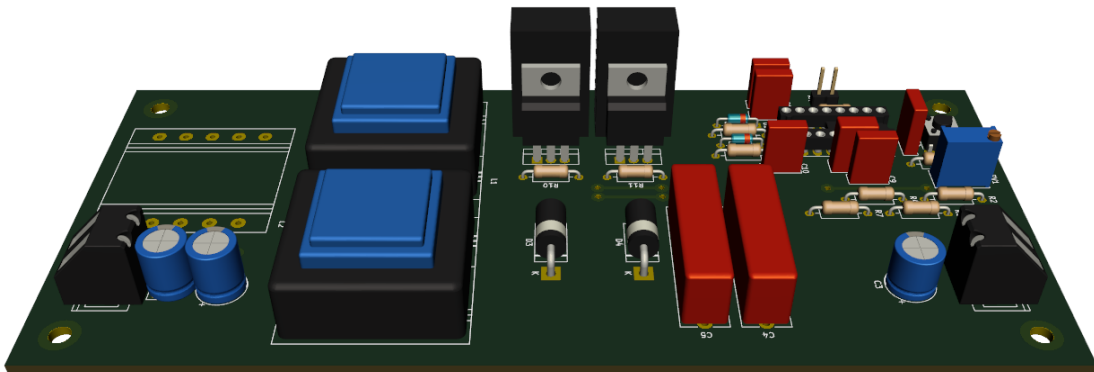
Fonte: Elaboração própria (2021).

Finalizada a PCB, se iniciou os testes elétricos do CBI de dois ramos, para que fosse possível a validação do seu correto funcionamento. Nesses testes, foi percebido que, devido à elevada variação da corrente de saída, de aproximadamente 2 A, segundo ROHM Semiconductor (2018), o capacitor utilizado necessitaria de uma ESR máxima de  $6 \text{ m}\Omega$ , para que assim fosse possível atender as especificações da variação de tensão de saída. Dessa forma, pela disponibilidade e dificuldade para se obter capacitores com ESR tão baixa, foi utilizado em paralelo dois capacitores eletrolítico de baixa resistência série, com valor de capacitância de  $470 \mu\text{F}$ . Assim, a Figura 35 apresenta, sem o circuito de acionamento, o circuito de potência do conversor utilizado.

**Figura 35 – Esquemático simplificado utilizado do CBI de dois ramos**

Fonte: Elaboração própria (2021).

O modelo 3D da placa desenvolvida para o conversor proposto pode ser observado na Figura 36.

**Figura 36 – Modelo 3D do conversor desenvolvido**

Fonte: Elaboração própria (2021).

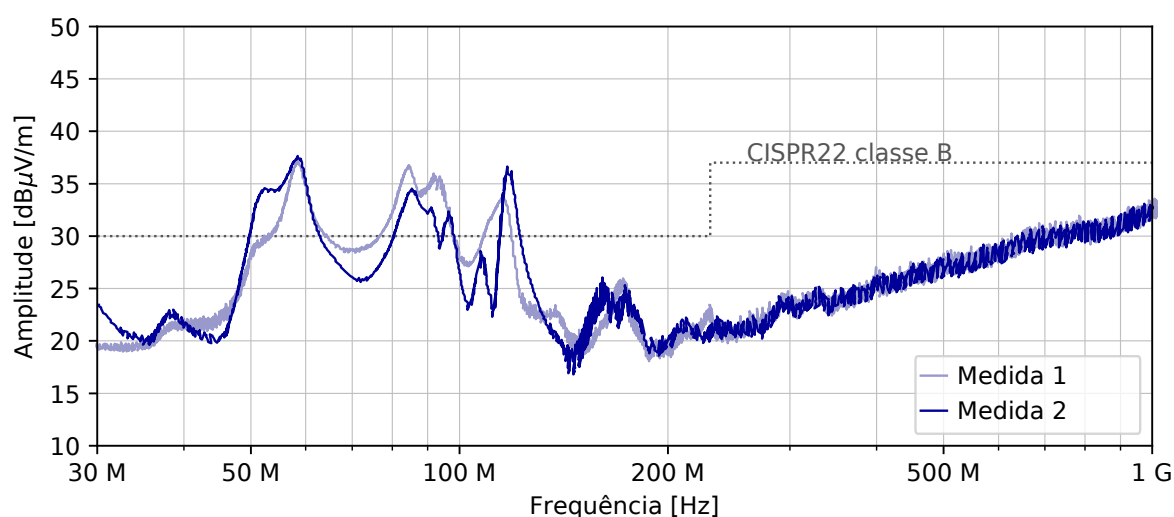
Após essas alterações, com exceção da variação da tensão de saída que permaneceu em 2%, todos os demais requisitos elétricos estabelecidos para o projeto puderam ser alcançados e validados. Devido à especificação da variação da tensão de saída ser muito pequena, optou-se por mantê-la em 2%, ao invés de aumentar a capacitância de saída.

## 4.2 Padronização de medidas

Após a validação elétrica do CBI de dois ramos, para que fosse possível realizar as medidas de EMI de forma mais confiável, sem impactos nos resultados provenientes de fatores alheios as técnicas propostas, foram feitas medições para averiguar a necessidade da padronização da medida.

A primeira medida realizada foi com relação a influência da posição do cabo na medida de EMI irradiada. Nesse teste, o cabo de alimentação e da carga do produto sob teste (o CBI de dois ramos) foram posicionados de duas formas distintas, cabo descendo de forma paralela até o chão da câmara (Medida 1) e cabo descendo de forma descuidada até o chão da câmara (Medida 2). A Figura 37 apresenta os resultados obtidos com a medida.

**Figura 37 – Espectro de emissão irradiada para o ensaio da influência do posicionamento do cabo de carga e alimentação nas medidas**



Fonte: Elaboração própria (2021).

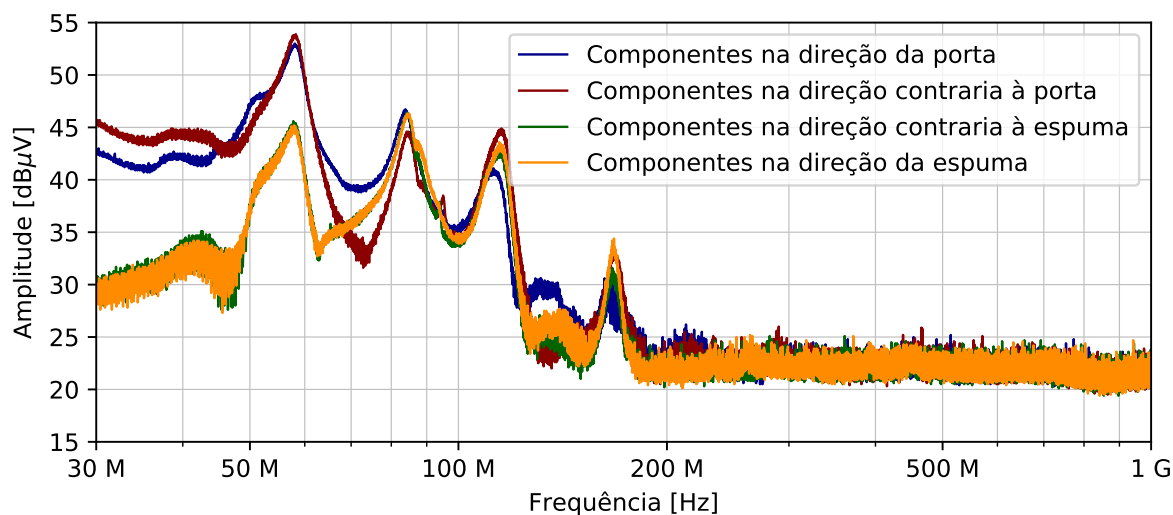
Nota-se pela figura que o posicionamento dos cabos é de grande influência nas medidas. Dessa forma, evitando erros de medida, padronizou-se a posição do cabo como a utilizada na Medida 1.

O segundo teste realizado foi do produto em regime térmico. Esse teste teve como objetivo verificar se haveria uma alteração na medida de EMI conduzida e irradiada do produto em temperatura ambiente e em regime térmico. Porém, após realizado, verificou-se que não havia variações nas medidas, podendo dessa forma realizar os testes futuros sem que houvesse a necessidade de deixar o produto em regime térmico antes de realizar as medidas.

Por último, após alguns testes, verificou-se a influência da rotação da placa dentro da câmara para um mesmo eixo medido nos testes de EMI irradiada. Nesse teste,

percebeu-se que há uma grande variação na medida se os componentes presentes na placa estão voltados para a parede da câmara contendo o absorvedor de ondas electromagnéticas ou a porta da câmara. A Figura 38 apresenta as medidas obtidas nesse teste para um dos eixos.

**Figura 38 – Espectro de emissão irradiada para o ensaio da rotação da placa dentro da câmara para um mesmo eixo**



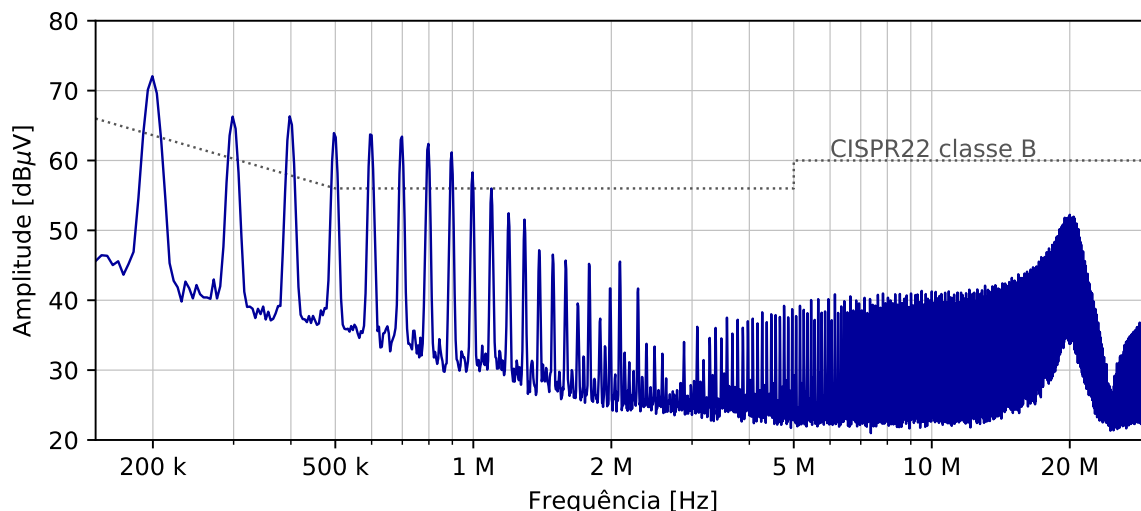
Fonte: Elaboração própria (2021).

Com esse resultado, usou-se como padrão as medidas da placa com a face contendo os componentes voltada para a porta da câmara devido à maior facilidade de posicionamento.

### 4.3 Técnicas de mitigação de EMI

Tendo estabelecido um padrão de medida, pôde-se dar início aos testes de emissão conduzida e irradiada. Todos os testes realizados utilizaram como padrão comparativo a medida inicial (do CBI de dois ramos), para que seja possível analisar apenas os impactos gerados pela nova técnica. A Figura 39 apresenta a medida inicial de EMI conduzida do CBI de dois ramos.

**Figura 39 – Ensaio de emissão conduzida do conversor Buck *Interleaved***

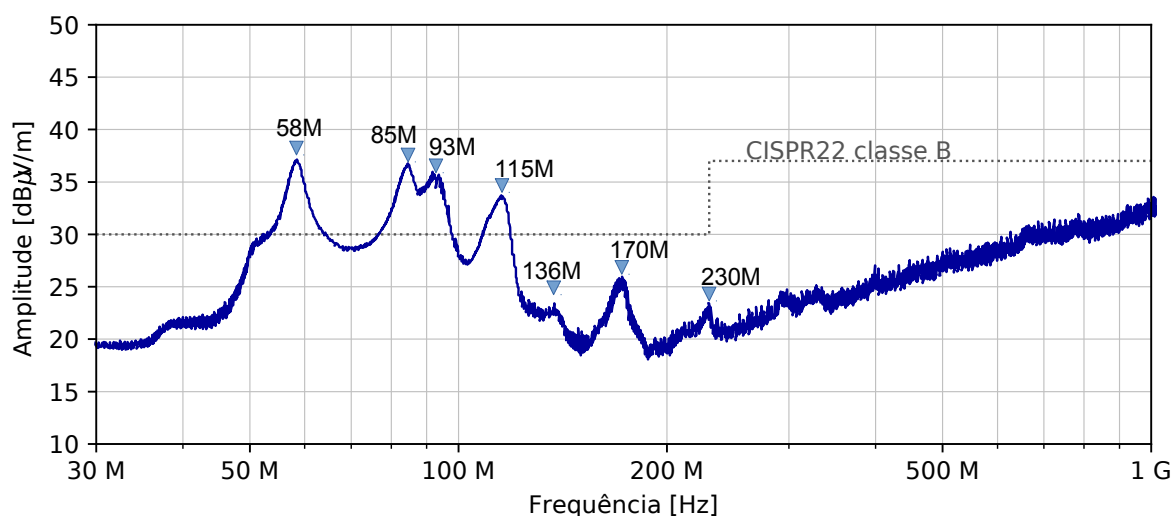


Fonte: Elaboração própria (2021).

Nota-se pela figura que o conversor proposto apresenta elevados níveis de ruído conduzido em frequências múltiplas de 100 kHz. Tal fato se dá devido à haver no circuito dois chaveamentos em uma frequência de 50 kHz defasados em 180°. Ainda, destaca-se que há uma redução progressiva na amplitude dos harmônicos medidos, voltando a crescer após a frequência de 3 MHz, com um pico em torno da frequência de 20 MHz.

Na Figura 40 temos a medida inicial de EMI irradiada do CBI de dois ramos.

**Figura 40 – Ensaio de emissão irradiada do conversor Buck *Interleaved***



Fonte: Elaboração própria (2021).

Nessa figura é possível observar alguns picos com amplitudes mais elevadas

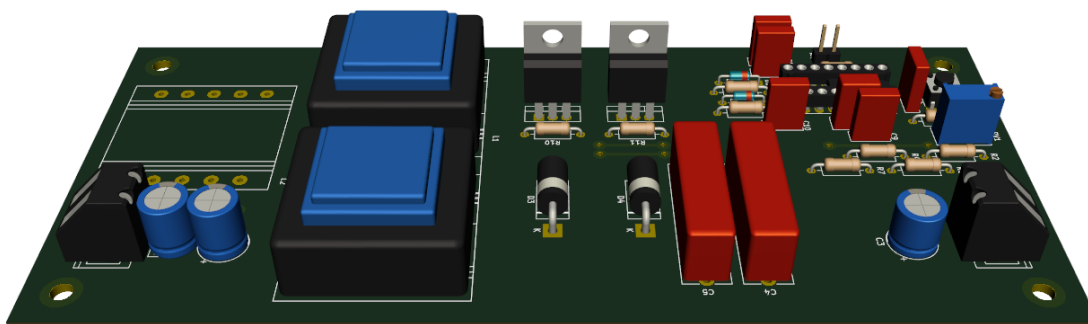
nas frequências do entorno de 58 MHz, 85 MHz, 93 MHz, 115 MHz, 136 MHz, 170 MHz e 230 MHz, sendo esses picos de maior interesse de redução durante os testes das técnicas.

Com as medidas obtidas, analisando o conversor proposto e a bibliografia, escolheu-se algumas técnicas de mitigação de EMI. As técnicas utilizadas foram apresentadas conforme o ponto de aplicação, sendo elas: o dissipador, o transistor, o indutor e a estrutura do conversor.

#### 4.3.1 Técnicas relacionadas ao elemento dissipador

A primeira técnica avaliada por esse trabalho, que visa analisar o impacto dos dissipadores nas medidas de emissão conduzida e irradiada, consiste na remoção dos dissipadores presentes nos transistores, representado na Figura 41. Tal teste foi possível devido aos transistores utilizados na estrutura, sem dissipador, quando em funcionamento, estarem dentro da faixa térmica limite de operação.

**Figura 41 – Modelo 3D do conversor desenvolvido sem os dissipadores**

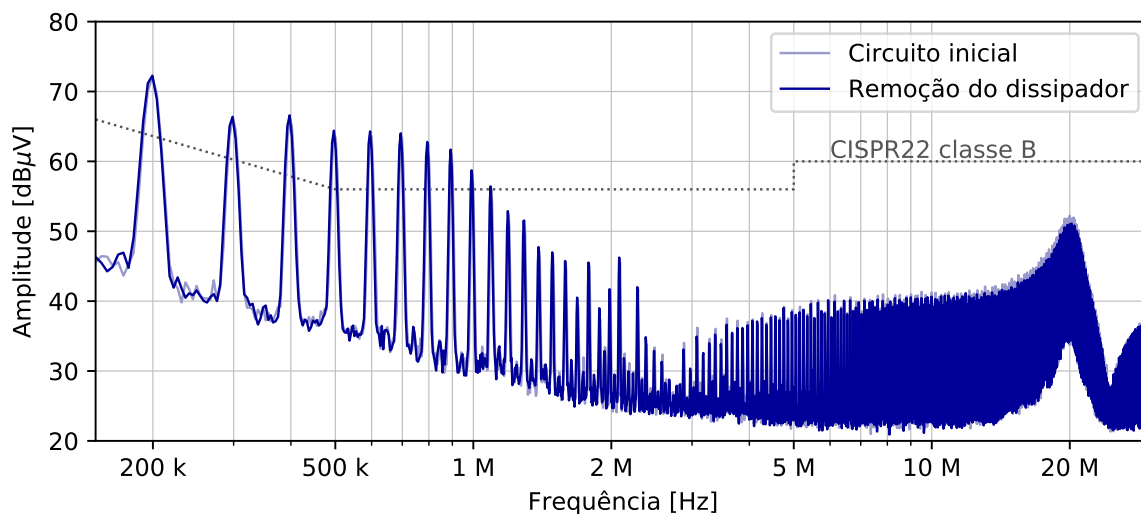


Fonte: Elaboração própria (2021).

A Figura 42 apresenta um comparativo da emissão conduzida entre os resultados obtidos ao ser removido os dissipadores conectados aos transistores e a medida de referência (com os dissipadores conectados aos transistores).



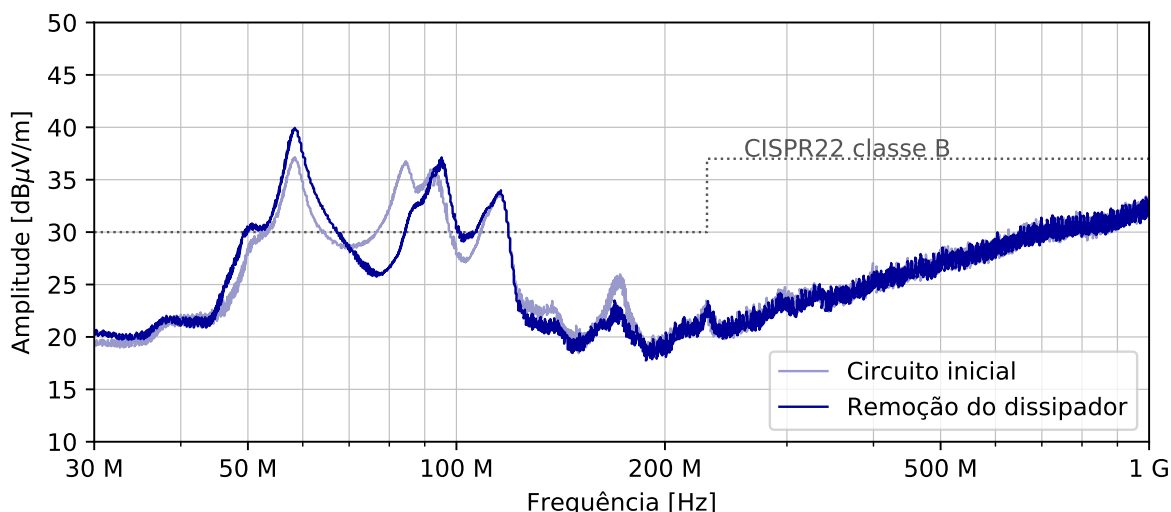
**Figura 42 – Comparação dos resultados do ensaio de emissão conduzida para o circuito sem os dissipadores e com os dissipadores conectados aos transistores**



Fonte: Elaboração própria (2021).

Nota-se pela figura que não houve grandes mudanças nos resultados da emissão conduzida ao serem removidos os dissipadores, como já esperado, devido aos seus impactos serem principalmente na emissão irradiada. Dessa forma, a Figura 43 apresenta o comparativo da emissão irradiada entre os resultados obtidos ao serem removidos os dissipadores conectados aos transistores e a medida de referência.

**Figura 43 – Comparação dos resultados do ensaio de emissão irradiada para o circuito sem os dissipadores e com os dissipadores conectados aos transistores**



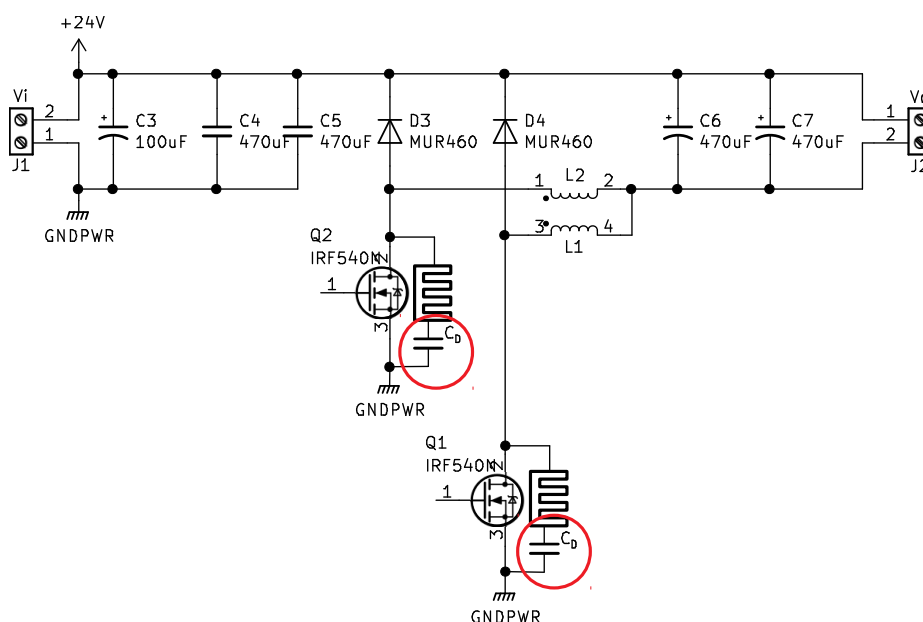
Fonte: Elaboração própria (2021).

Pela figura, percebe-se uma pequena alteração dos resultados obtidos. No entorno das frequências de 58 MHz e 93 MHz houve um pequeno acréscimo na emissão

irradiada, enquanto nas frequências de 85 MHz e 170 MHz se obteve uma redução. Dessa forma, essa técnica não apresentou grandes benefícios para a redução das emissões.

Outra medida realizada, relacionada aos dissipadores, foi a conexão do dissipador a referência utilizando um capacitor cerâmico  $C_D$ , conforme Figura 44. O capacitor foi necessário devido ao dissipador não estar isolado e, portanto, conectado diretamente ao dreno do transistor. Nesta técnica, busca-se criar um caminho de menor impedância para os harmônicos gerados, evitando que o mesmo seja irradiado pelo dissipador.

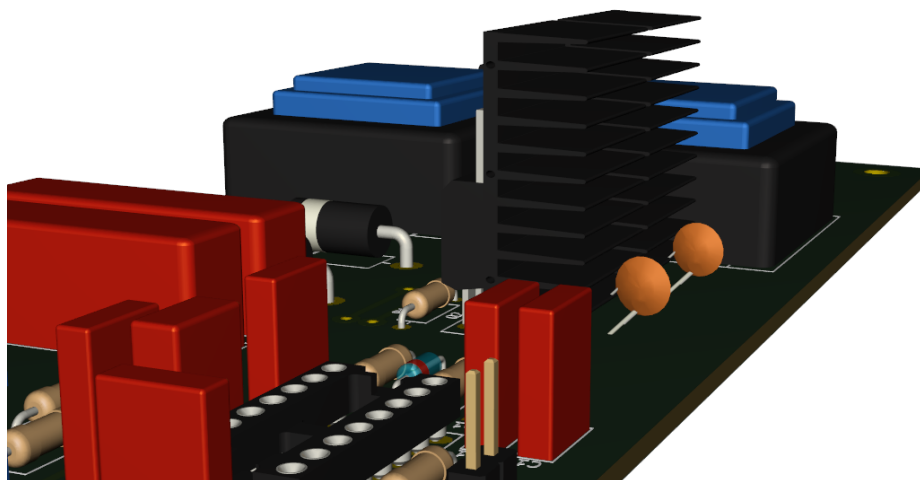
**Figura 44 – Esquemático simplificado do CBI de dois ramos com a conexão do dissipador a referência do circuito**



Fonte: Elaboração própria (2021).

O modelo 3D da técnica aplicada no conversor pode ser observada na Figura 45.

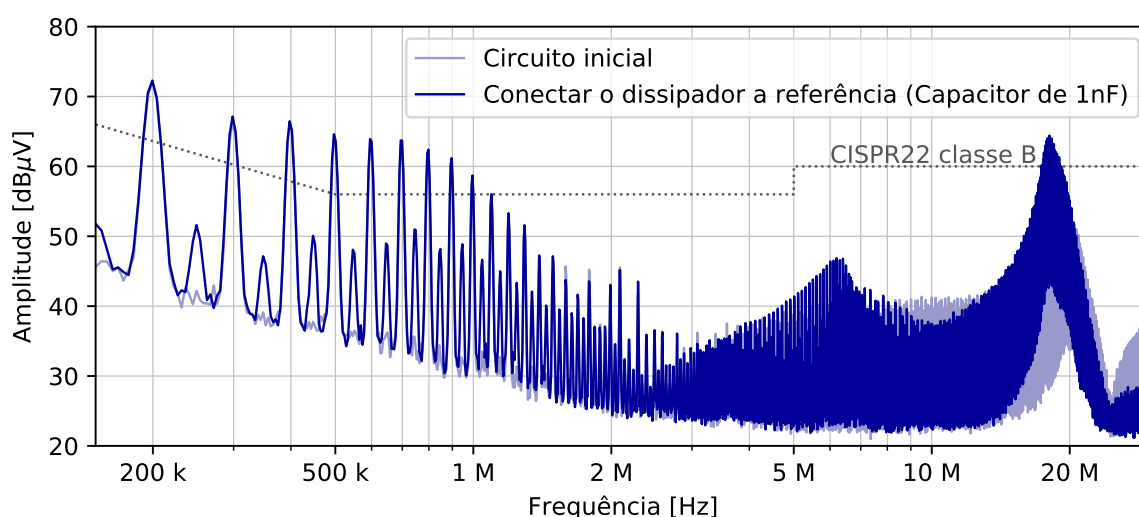
**Figura 45 – Modelo 3D do conversor desenvolvido com capacitores conectados aos dissipadores**



Fonte: Elaboração própria (2021).

Para esse ensaio, foram arbitrados dois capacitores de diferentes valores, 1 nF e 100 nF, para que fosse possível verificar os impactos gerados pelos valores escolhidos. A Figura 46 apresenta um comparativo dos resultados obtidos do ensaio de emissão conduzida para o circuito com os dissipadores desconectados e conectados à referência via capacitor de 1 nF.

**Figura 46 – Comparação dos resultados do ensaio de emissão conduzida para o circuito com os dissipadores desconectados e conectados à referência via capacitor de 1 nF**



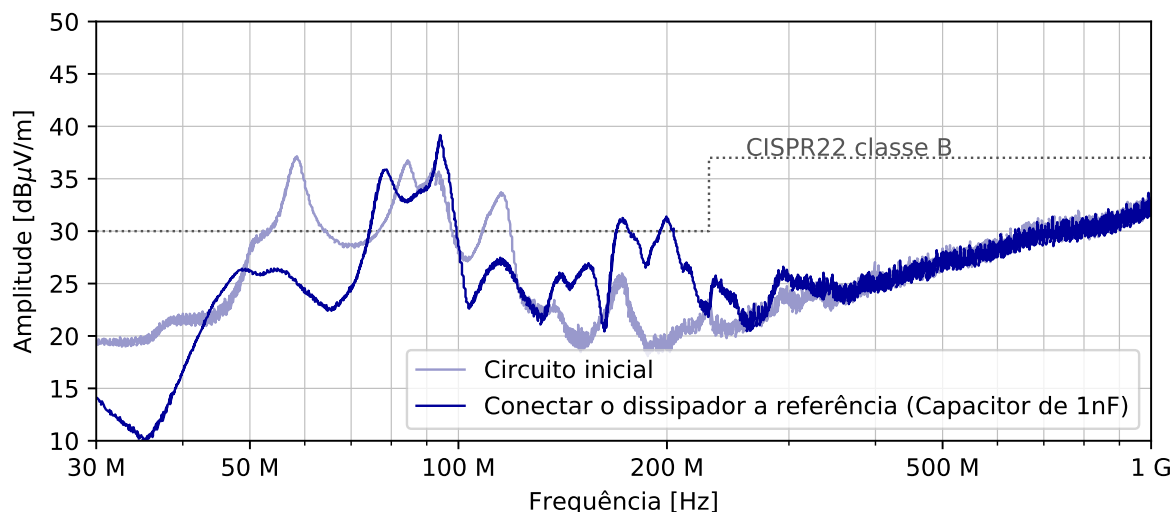
Fonte: Elaboração própria (2021).

Percebe-se que o uso do capacitor, diferentemente da remoção dos dissipadores, impactou na emissão conduzida do ruído. É possível observar na medida que, após a alteração, os harmônicos múltiplos de 50 kHz estão com maior amplitude do

que na medida inicial. Ainda, no entorno da frequência de 20 MHz é perceptível um aumento ainda mais acentuado dos harmônicos.

A medida de emissão irradiada desse teste, para o circuito com os dissipadores conectados à referência via capacitor de 1 nF, pode ser observado na Figura 47.

**Figura 47 – Comparação dos resultados do ensaio de emissão irradiada para o circuito com os dissipadores desconectados e conectados à referência via capacitor de 1 nF**

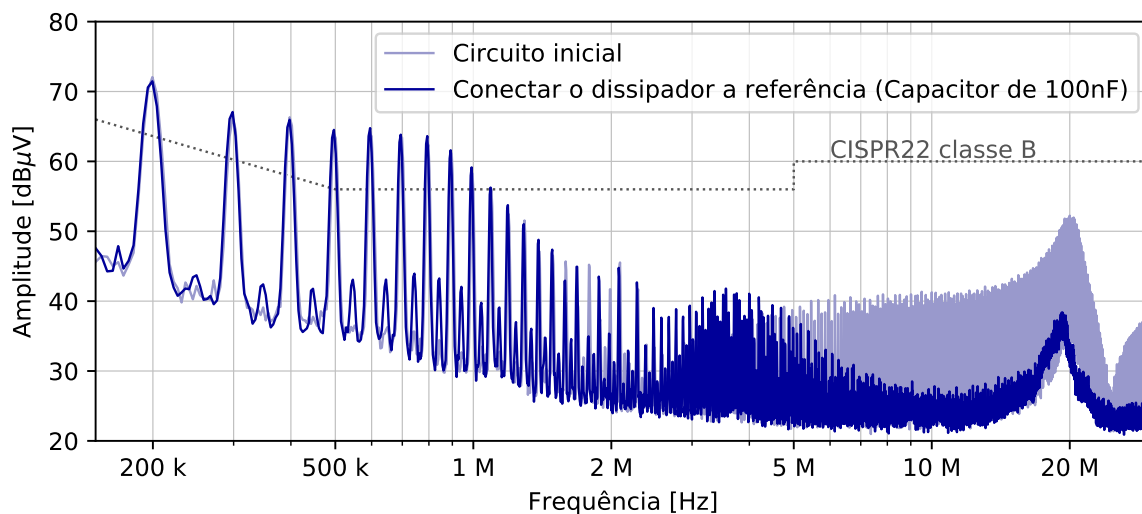


Fonte: Elaboração própria (2021).

Nessa figura, observa-se que houve grandes reduções em dois principais picos da emissão irradiada nas frequências de 58 MHz e 115 MHz. Ainda, destaca-se a redução de amplitude em frequências inferiores a 70 MHz. Porém, têm-se uma elevação na amplitude em outras frequências.

Essa técnica, utilizando um capacitor de 1 nF, apesar de apresentar melhoras em determinadas frequências na emissão irradiada, apresentou pioras em outras frequências, inclusive na emissão conduzida. A Figura 48 apresenta a mesma técnica, porém utilizando um capacitor de 100 nF, para a emissão conduzida.

**Figura 48 – Comparação dos resultados do ensaio de emissão conduzida para o circuito com os dissipadores desconectados e conectados a referência via capacitor de 100 nF**

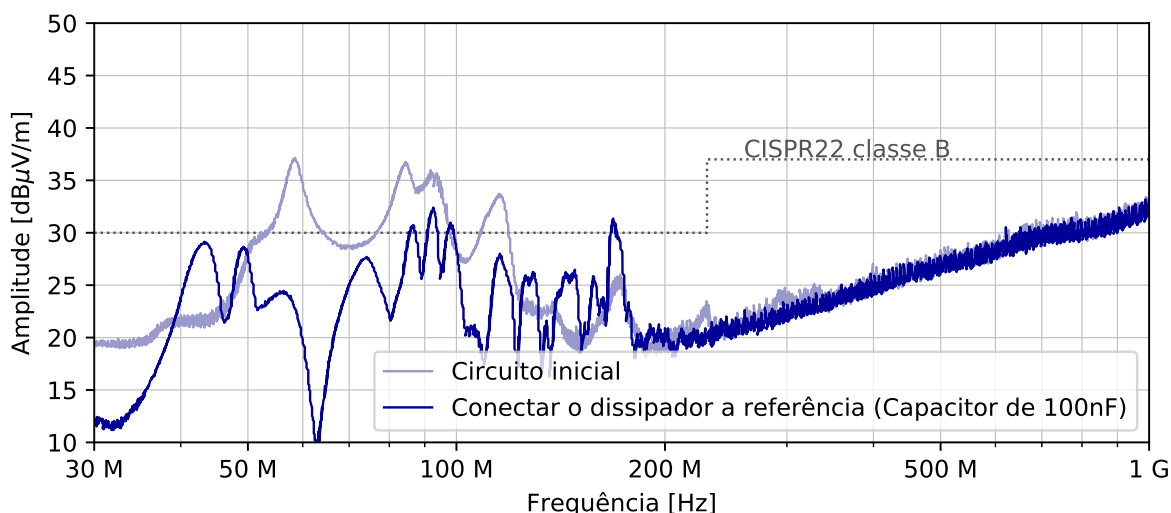


Fonte: Elaboração própria (2021).

Nota-se que, diferente do resultado obtido para um capacitor de 1 nF, ao utilizar um capacitor cerâmico de 100 nF, há uma redução da amplitude da emissão conduzida no entorno da frequência de 20 MHz.

O comparativo da emissão irradiada desse teste, para o circuito com os dissipadores conectados e desconectados da referência pode ser observado na Figura 49.

**Figura 49 – Comparação dos resultados do ensaio de emissão irradiada para o circuito com os dissipadores desconectados e conectados a referência via capacitor de 100 nF**

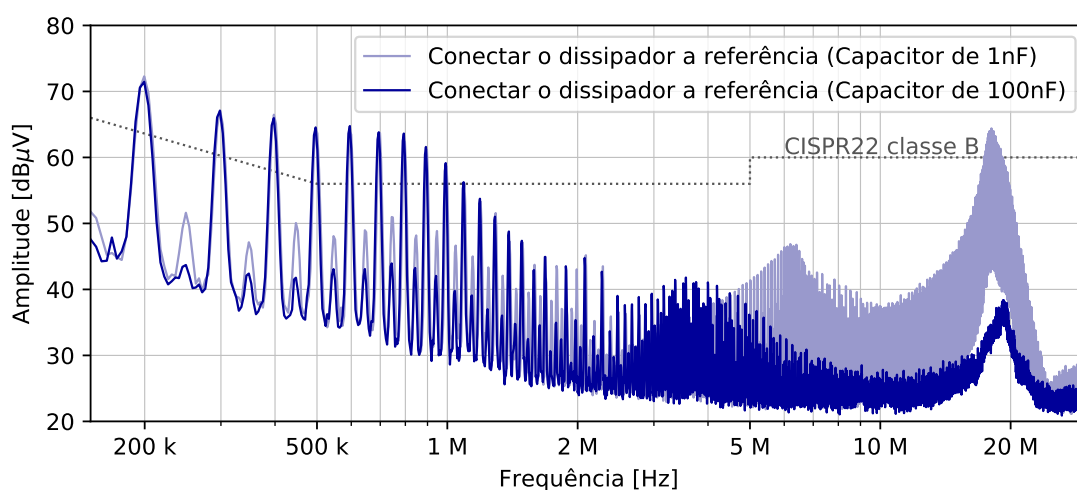


Fonte: Elaboração própria (2021).

Na figura, pode-se verificar que o uso de um capacitor de 100 nF gerou uma grande redução nos níveis de emissão irradiada para quase todas as frequências, com

exceção de poucas frequências, como o caso do entorno de 170 MHz. Assim, percebe-se que, para o conversor proposto, o uso da técnica de aterramento do dissipador apresenta melhores resultados, se comparado a remoção do dissipador. Porém, a escolha do valor da capacitância é de grande impacto nos resultados, como pode-se observar na Figura 50, que apresenta o comparativos dos resultados obtidos da emissão conduzida.

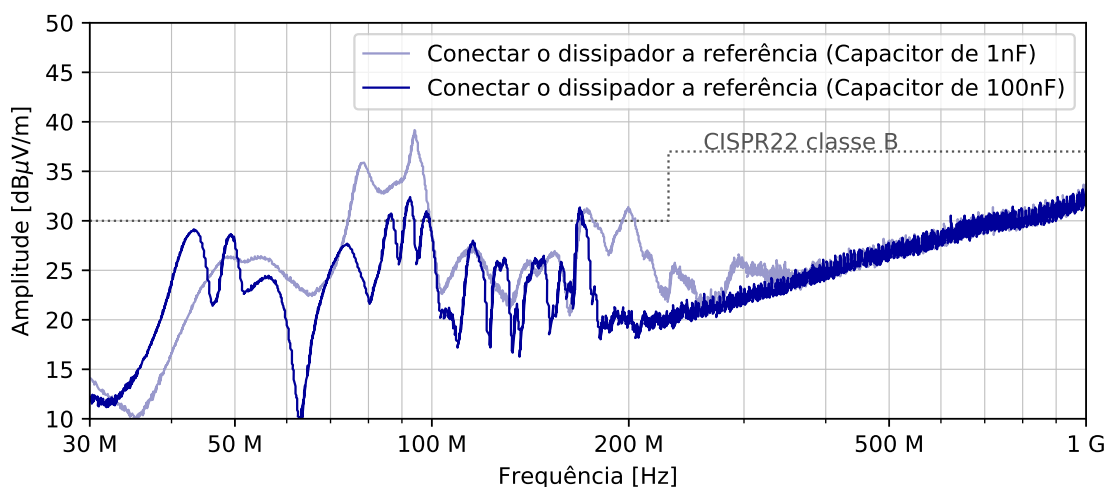
**Figura 50 – Comparação dos resultados do ensaio de emissão conduzida para o circuito com os dissipadores conectados a referência via capacitor de 1 nF e 100 nF**



Fonte: Elaboração própria (2021).

O mesmo comparativo, para a emissão irradiada, pode ser observada na Figura 51.

**Figura 51 – Comparação dos resultados do ensaio de emissão irradiada para o circuito com os dissipadores conectados a referência via capacitor de 1 nF e 100 nF**

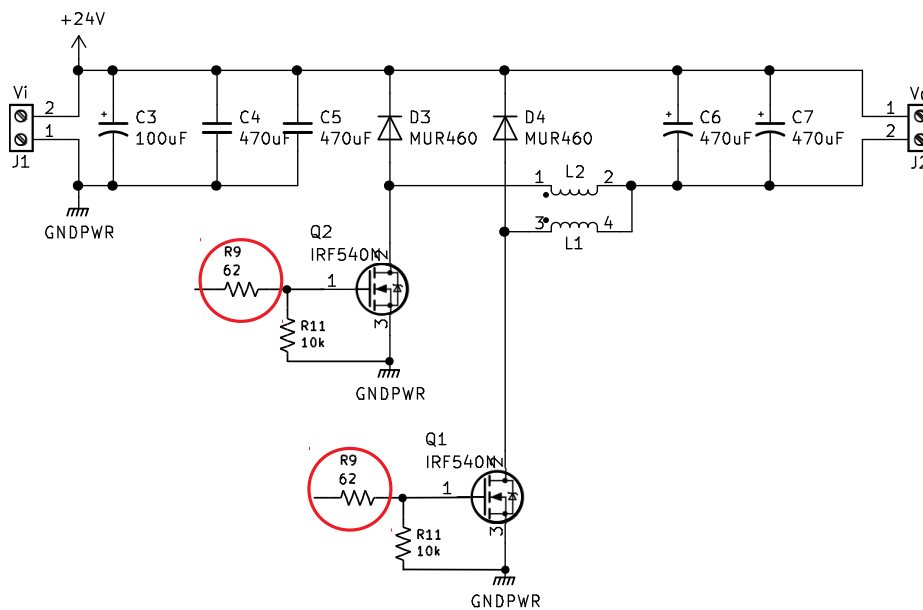


Fonte: Elaboração própria (2021).

### 4.3.2 Técnicas relacionadas ao elemento transistor

Outra técnica avaliada por esse trabalho, relacionada ao chaveamento do transistor, consiste no aumento do tempo de subida do sinal de dreno. Para esse teste, foi feita uma alteração nos resistores R8 e R9, conforme Figura 52, que possuíam valores iniciais de  $22\ \Omega$  (com tempo de subida  $t_r$  medido em osciloscópio de 138 ns) para um valor de  $62\ \Omega$  (com tempo de subida  $t_r$  medido em osciloscópio de 255 ns).

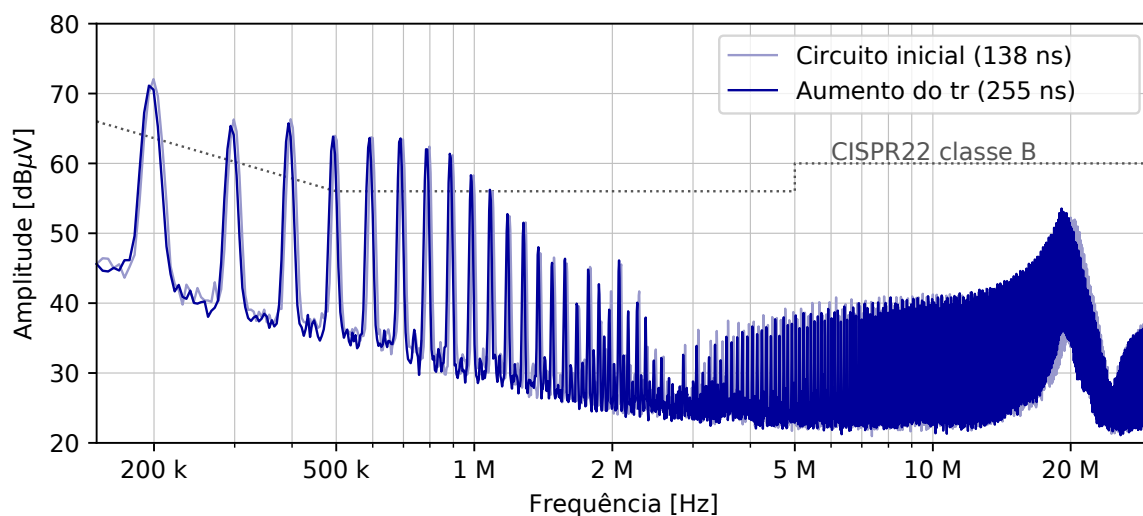
**Figura 52 – Esquemático simplificado do CBI de dois ramos com a alteração nos valores dos resistores R8 e R9**



Fonte: Elaboração própria (2021).

Assim, a Figura 53 apresenta um comparativo da emissão conduzida entre os resultados obtidos para o circuito inicial ( $t_r$  de 138 ns) e circuito após alteração dos resistores ( $t_r$  de 255 ns).

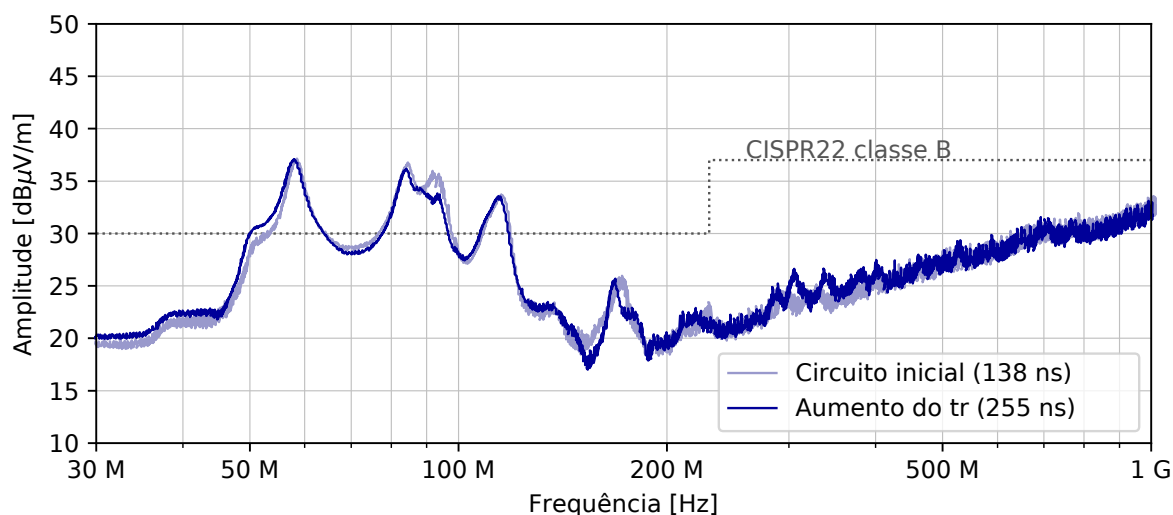
**Figura 53 – Comparação dos resultados do ensaio de emissão conduzida para um tempo de subida do sinal no dreno do transistor de 138 ns e 255 ns**



Fonte: Elaboração própria (2021).

Percebe-se pela figura que a alteração desse tempo de subida não acarretou em grandes alterações nas medidas de emissão conduzida. Na Figura 54 é possível observar o comparativo da emissão irradiada para o mesmo teste.

**Figura 54 – Comparação dos resultados do ensaio de emissão irradiada para um tempo de subida do sinal no dreno do transistor de 138 ns e 255 ns**



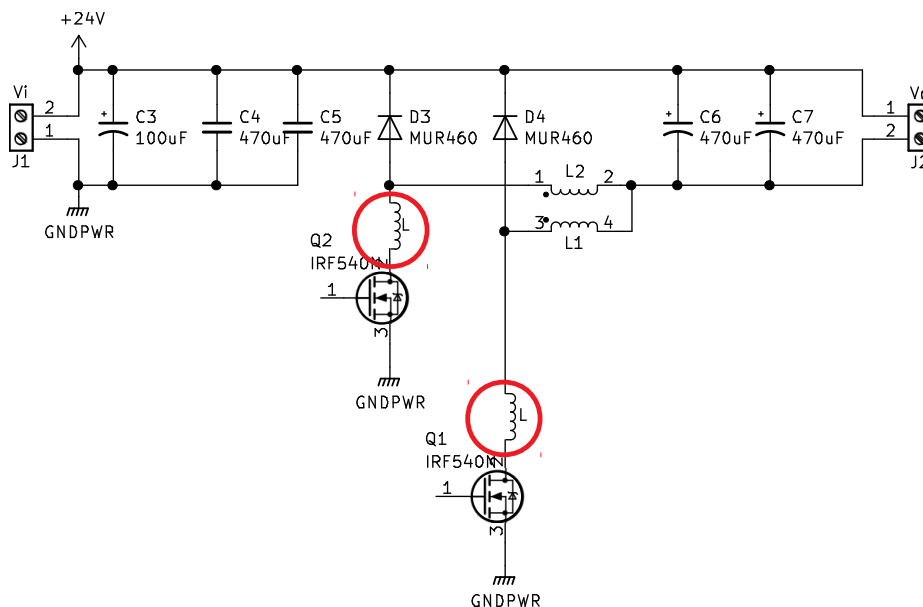
Fonte: Elaboração própria (2021).

Na emissão irradiada também não houve grandes impactos gerados pela técnica. Esse resultado é devido ao tempo de subida no dreno já ser grande (proveniente do resistor de 22 Ω) e assim, esse aumento no tempo de subida, não surtiu efeito para as emissões.



Ainda relacionado ao dreno do transistor, outra técnica empregada no circuito foi o uso de um núcleo de ferrite *bead* nos terminais de dreno do transistor, como mostrado na Figura 55.

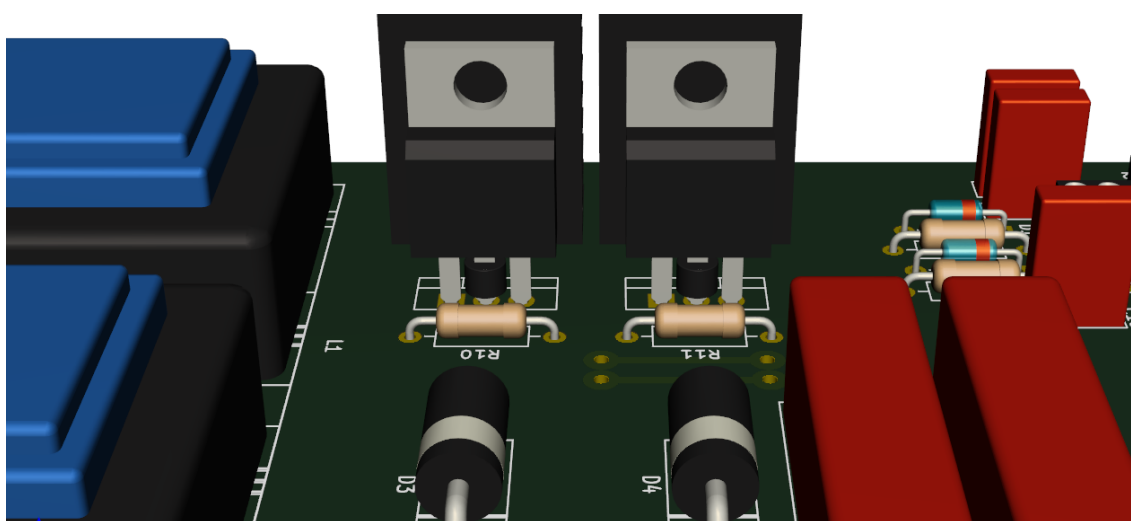
**Figura 55 – Esquemático simplificado do CBI de dois ramos com um núcleo de ferrite no terminal de dreno dos transistores**



Fonte: Elaboração própria (2021).

A Figura 56 apresenta um modelo 3D da técnica aplicada ao conversor.

**Figura 56 – Modelo 3D do conversor desenvolvido com um núcleo de ferrite no terminal de dreno dos transistores**

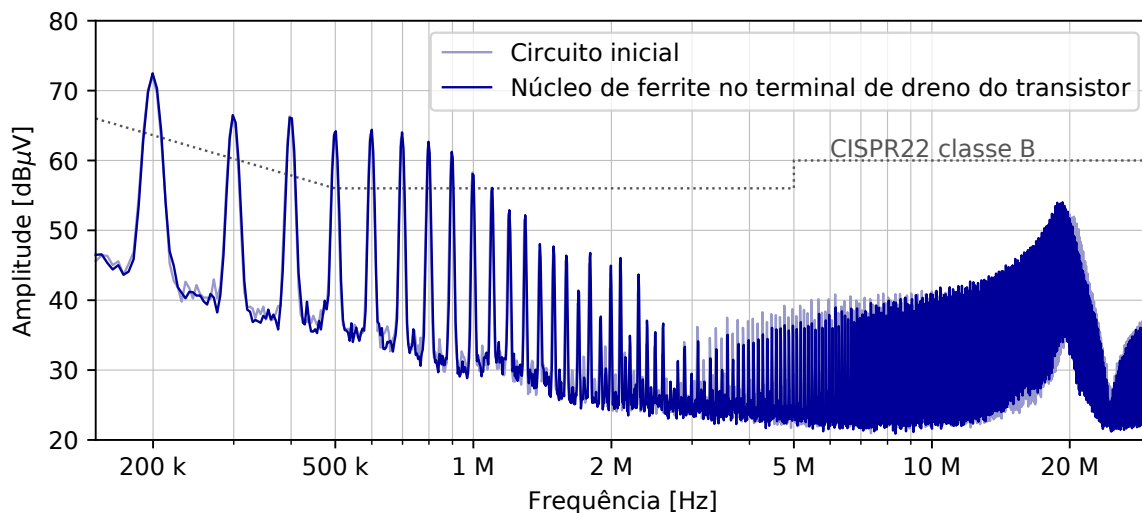


Fonte: Elaboração própria (2021).

Esta técnica busca confinar no transistor os harmônicos gerados por ele. A Figura 57 apresenta o comparativo da emissão conduzida entre os resultados obtidos

para o circuito inicial (sem o núcleo de ferrite) e o circuito após inserção do núcleo de ferrite *bead*.

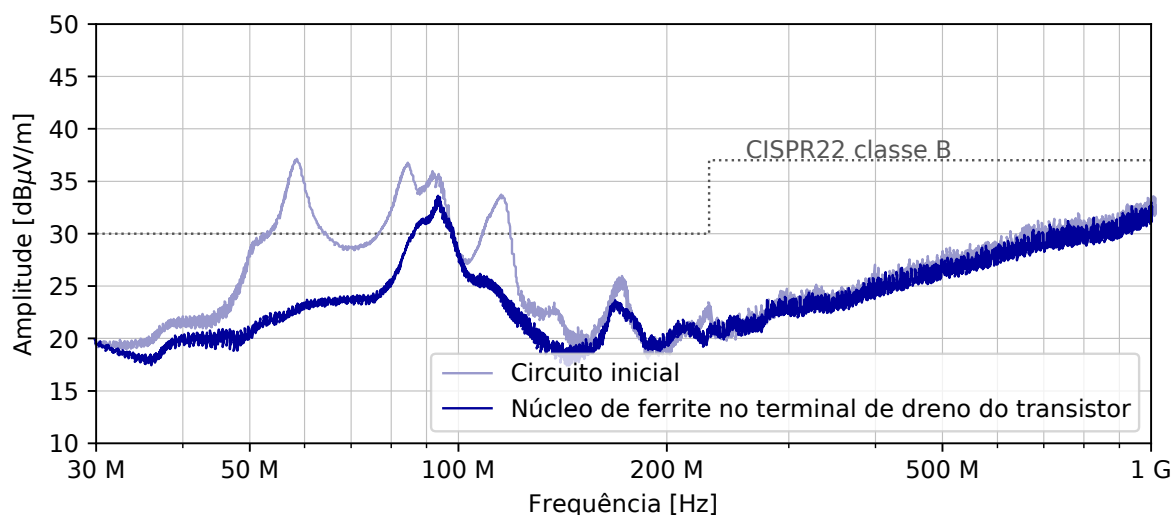
**Figura 57 – Comparação dos resultados do ensaio de emissão conduzida para o circuito com e sem um núcleo de ferrite nos terminais de dreno dos transistores**



Fonte: Elaboração própria (2021).

Nessa técnica, para a emissão conduzida, também não houve grandes alterações nos resultados. Porém, para a emissão irradiada, algumas mudanças podem ser observadas nas medidas, como na Figura 54.

**Figura 58 – Comparação dos resultados do ensaio de emissão irradiada para o circuito com e sem um núcleo de ferrite nos terminais de dreno dos transistores**



Fonte: Elaboração própria (2021).

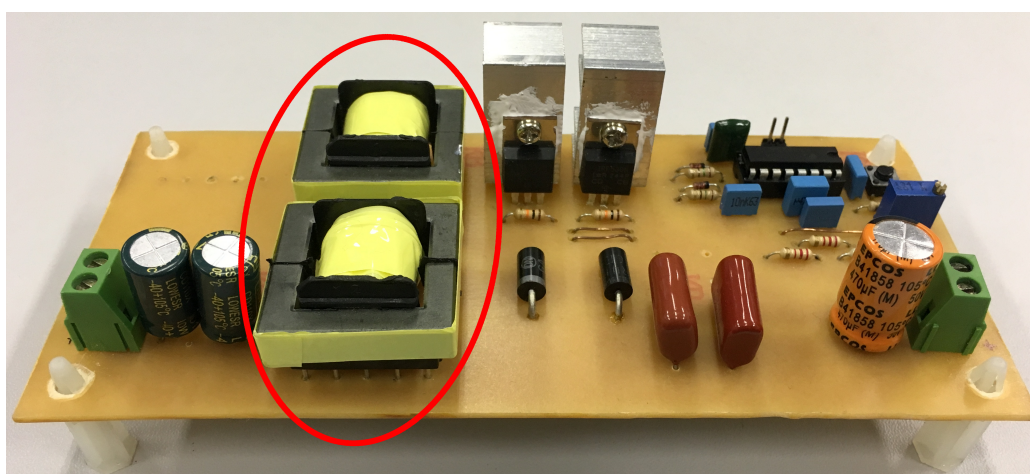
Essa técnica mostrou grande eficácia na redução do ruído irradiado, ao contrário da emissão conduzida. Como pode-se observar, a técnica apresentou redução

em uma larga faixa de frequência (entre 30 MHz e 200 MHz), com apenas dois picos próximos dos valores iniciais medidos (93 MHz e 170 MHz).

#### 4.3.3 Técnica relacionada ao elemento indutor

Com relação aos indutores, buscando reduzir o acoplamento entre eles, utilizou-se como técnica o reposicionamento de um deles, o rotacionando. Na Figura 59 é possível observar a placa inicialmente produzida, com os indutores circulos em vermelho.

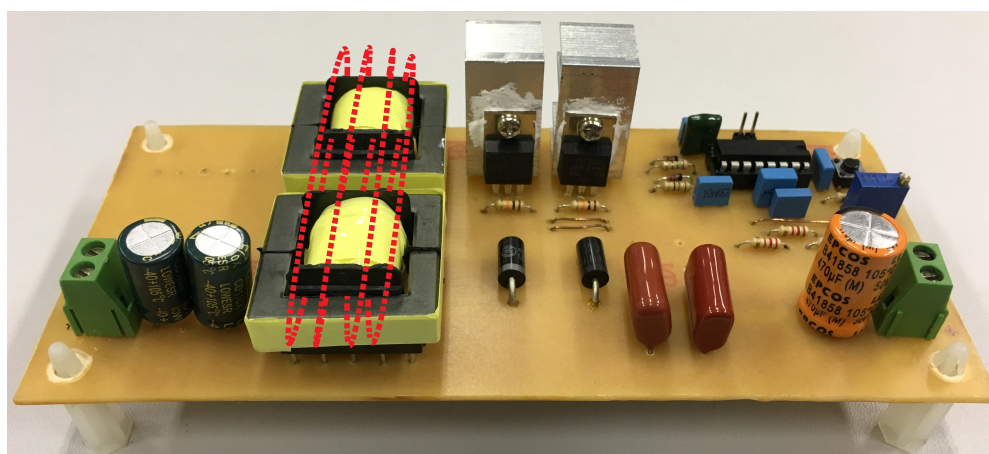
**Figura 59 – Posicionamento dos indutores no circuito inicial**



Fonte: Elaboração própria (2021).

Percebe-se pela figura, que ambos os indutores estão posicionados paralelamente e com seus fluxos na mesma direção, como demonstrado na Figura 60.

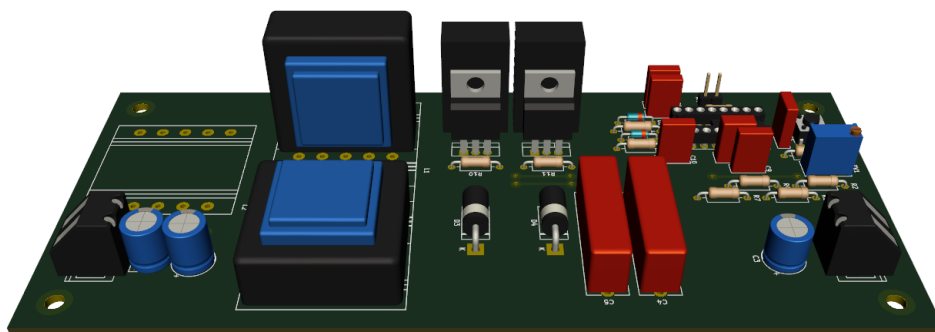
**Figura 60 – Representação do fluxo dos indutores no circuito inicial**



Fonte: Elaboração própria (2021).

Dessa forma, a mudança de posição de um dos indutores, como na Figura 61, proporciona uma mudança na direção do fluxo magnético disperso no ar, gerando um menor acoplamento entre ambos.

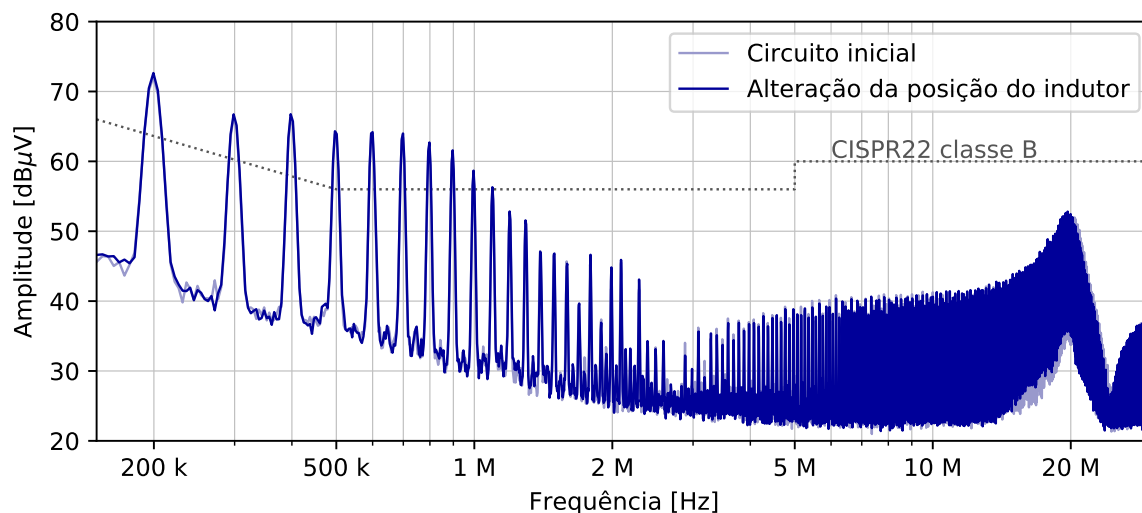
**Figura 61 – Representação da placa com um indutor rotacionado indutores no circuito inicial**



Fonte: Elaboração própria (2021).

O comparativo da emissão conduzida entre os resultados obtidos para o circuito inicial e após o reposicionamento do indutor, pode ser observado na Figura 62.

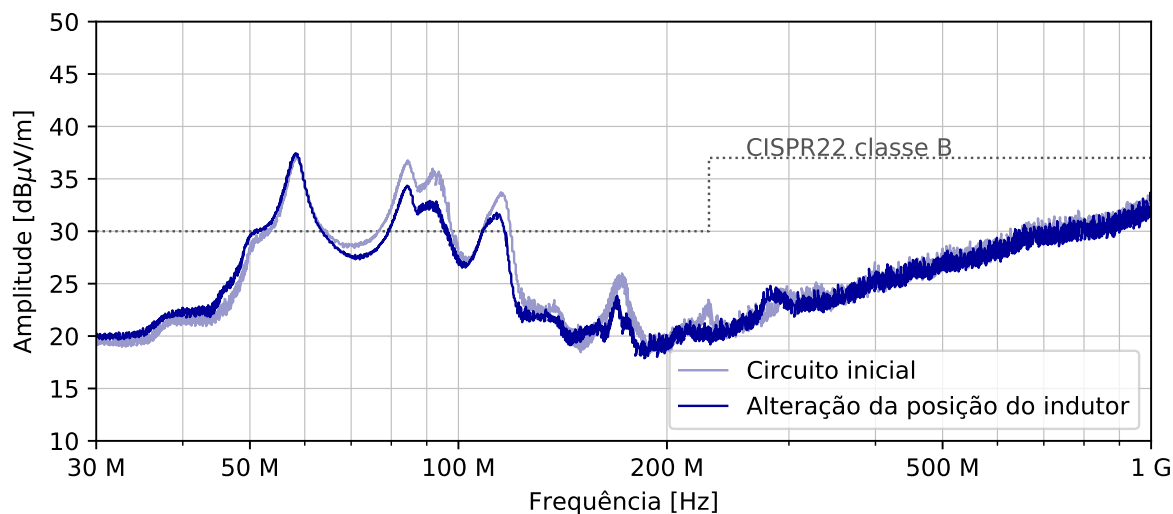
**Figura 62 – Comparação dos resultados do ensaio de emissão conduzida para o circuito inicial e com um dos indutores rotacionado**



Fonte: Elaboração própria (2021).

Observa-se que para a emissão conduzida não houve mudanças nos resultados. Na Figura 63, tem-se os resultados obtidos para a mesma técnica para a emissão irradiada.

**Figura 63 – Comparação dos resultados do ensaio de emissão irradiada para o circuito inicial e com um dos indutores rotacionado**



Fonte: Elaboração própria (2021).

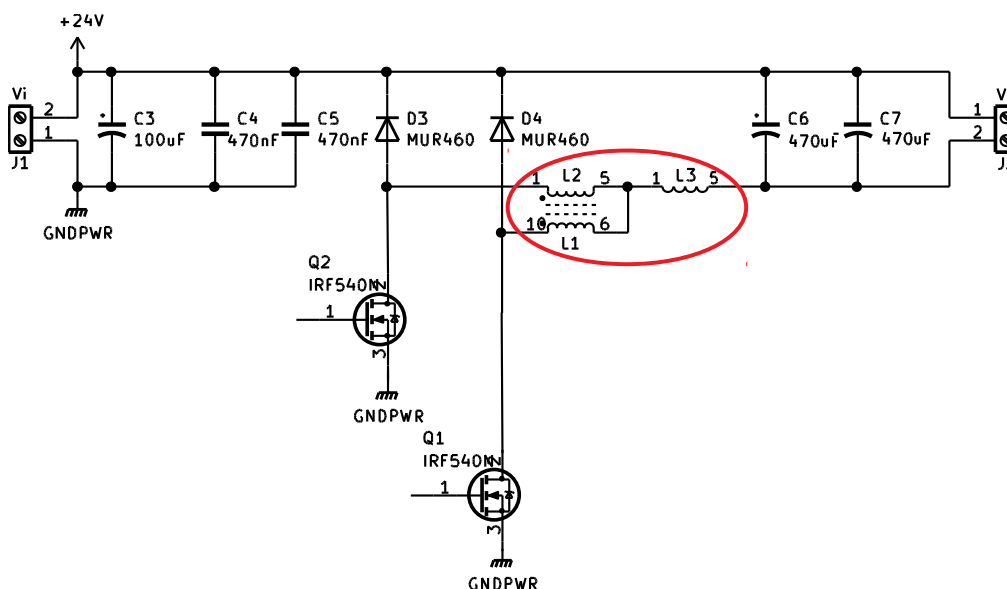
Nota-se uma pequena redução no entorno das frequências de 85 MHz, 93 MHz, 115 MHz, 170 MHz e 230 MHz, que apesar de mínima, ainda torna-se relevante.

#### 4.3.4 Técnica relacionada ao conversor 3SSC

A última técnica estudada neste trabalho foi a alteração da estrutura de um conversor Buck *interleaved* para um conversor com célula de comutação de três estados. Nessa técnica o objetivo é utilizar a estrutura para reduzir a frequência de chaveamento, mantendo a dimensão dos elementos de filtro.

Nesse teste, optou-se pelo uso da frequência de chaveamento de 20 kHz, para que a frequência do harmônico fundamental do chaveamento esteja longe da faixa medida pelo teste de emissão conduzida. Para tal, alguns componentes presentes na PCB do circuito inicial precisam ser alterados, sendo eles: o indutor L3 deve ser adicionado, os indutores L1 e L2 devem ser substituídos por um autotransformador, os capacitores de saída (C6 e C7) devem ser calculados para a nova estrutura. A Figura 64 apresenta, sem o circuito de acionamento, o circuito do conversor 3SSC utilizado.

Figura 64 – Esquemático simplificado utilizado do conversor 3SSC



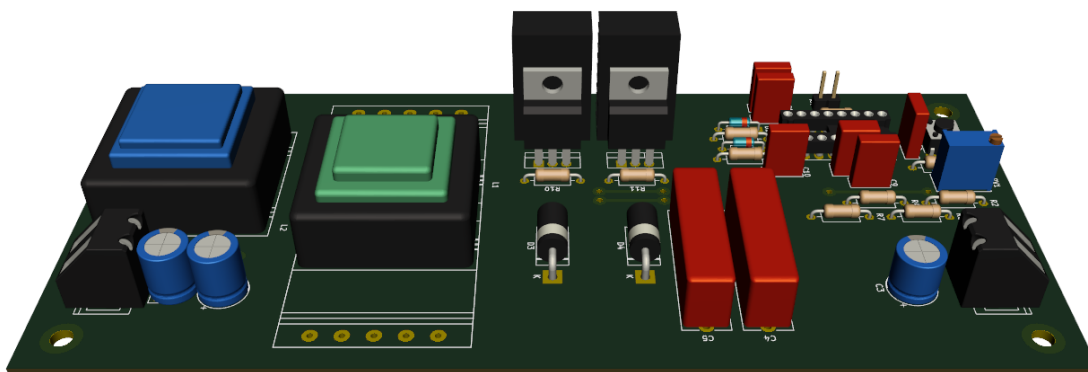
Fonte: Elaboração própria (2021).

Utilizando a Equação 2.11 e a Equação 2.12, calculou-se os novos valores de indutância e capacitância para a nova estrutura (para uma frequência de 20 kHz), obtendo os valores de  $36 \mu\text{H}$  e  $198 \mu\text{F}$ , respectivamente. Porém, devido a disponibilidade de capacitores de baixo valor de ESR, manteve-se os valores de capacitância já utilizados (dois capacitores eletrolíticos de  $470 \mu\text{F}$ ).

Para minimizar os impactos gerados pela alteração do circuito, o indutor e o autotransformador projetados utilizaram o mesmo tipo de núcleo dos indutores do projeto inicial. Em todos os testes realizados com essa estrutura, os requisitos elétricos foram validados.

O modelo 3D da placa após as alterações no circuito, pode ser observado na Figura 65.

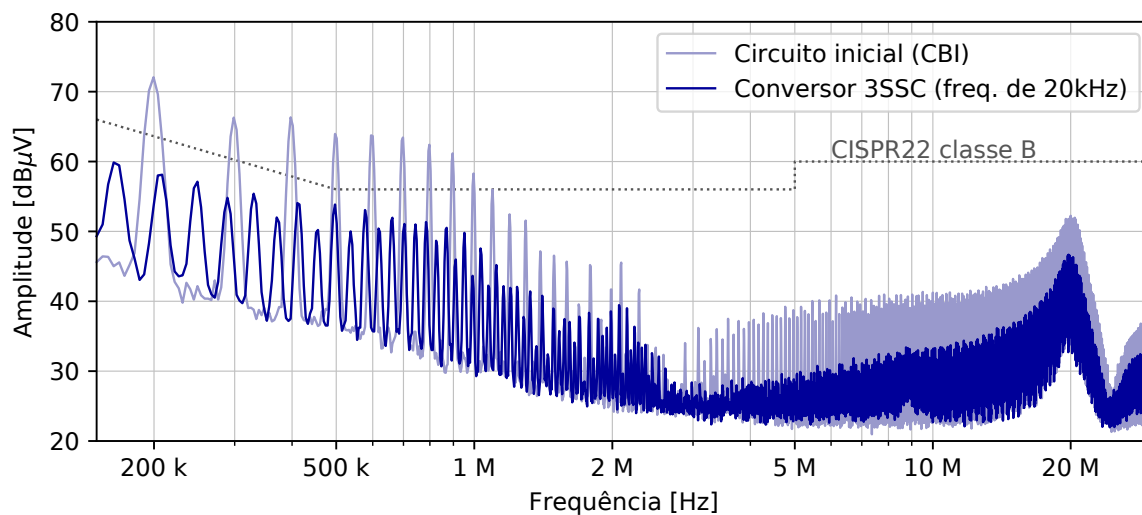
Figura 65 – Modelo 3D do conversor desenvolvido convertido em conversor 3SSC



Fonte: Elaboração própria (2021).

Assim, a Figura 66 apresenta a comparação dos resultados obtidos da emissão conduzida para o circuito inicial (CBI) e para a nova estrutura (conversor 3SSC) em uma frequência de 20 kHz.

**Figura 66 – Comparação dos resultados do ensaio de emissão conduzida para um CBI e um conversor 3SSC com uma frequência de chaveamento de 20 kHz**

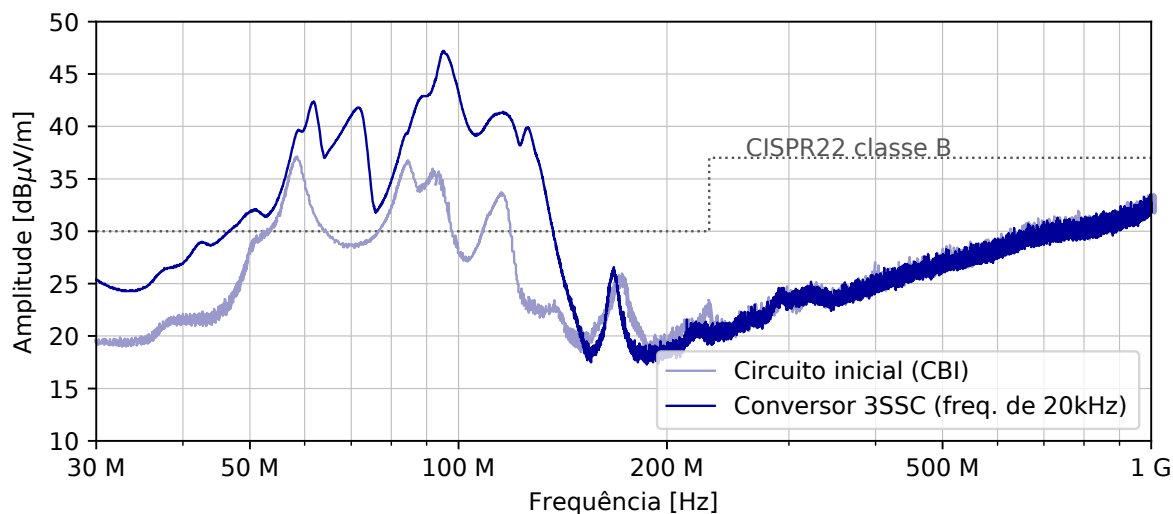


Fonte: Elaboração própria (2021).

Nota-se nesse teste que, diferente das técnicas anteriores, foi possível reduzir consideravelmente os níveis de emissão conduzida em toda a faixa avaliada.

Na Figura 67, tem-se o comparativo dos resultados da emissão irradiada para o circuito inicial (CBI) e para a nova estrutura (conversor 3SSC) em uma frequência de 20 kHz.

**Figura 67 – Comparação dos resultados do ensaio de emissão irradiada para um CBI e um conversor 3SSC com uma frequência de chaveamento de 20 kHz**



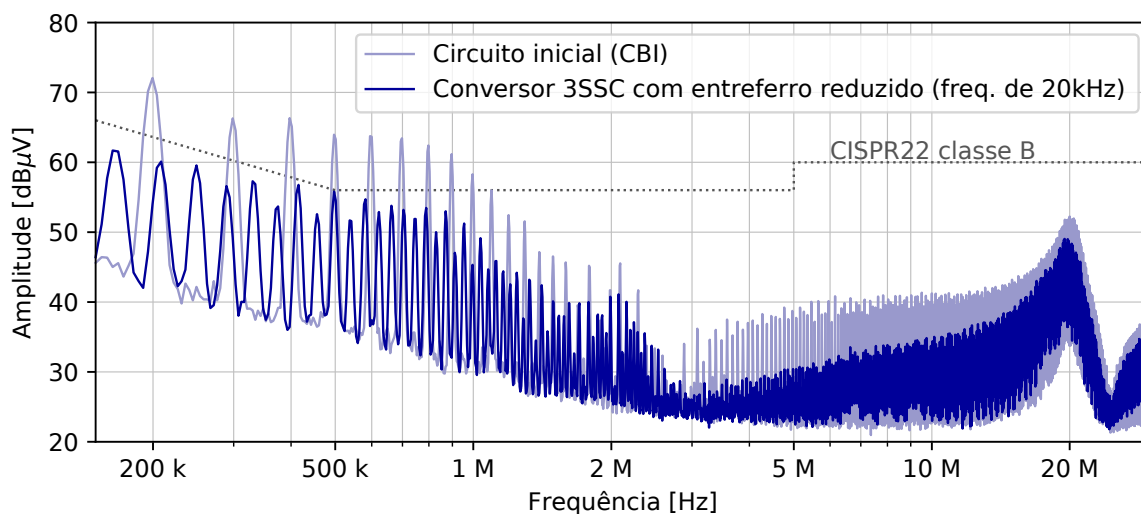
Fonte: Elaboração própria (2021).

Diferente do teste de emissão conduzida, na emissão irradiada, houve um acréscimo nos níveis emitidos, para frequências inferiores 170 MHz.

Durante os testes, percebeu-se que uma possível causa do aumento nos níveis de irradiação poderia ser o tamanho do entreferro escolhido para o indutor L3. Dessa forma, o indutor foi reprojetoado, utilizando um entreferro menor, mantendo o seu valor de indutância. A Figura 68 apresenta a comparação dos resultados obtidos da emissão conduzida para o circuito inicial (CBI) e para a nova estrutura (conversor 3SSC) em uma frequência de 20 kHz para um entreferro reduzido.



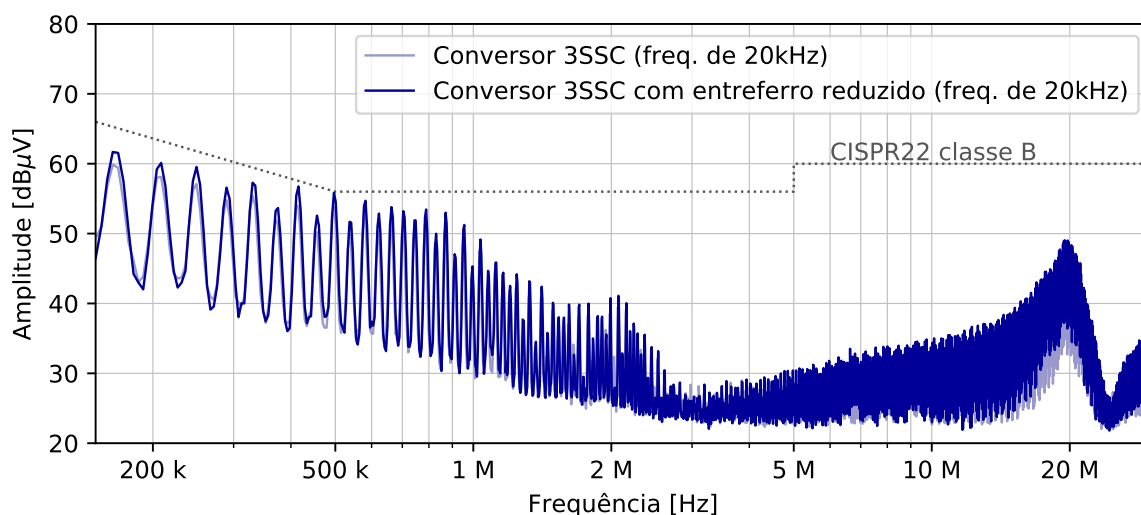
**Figura 68 – Comparação dos resultados do ensaio de emissão conduzida para um CBI e um conversor 3SSC com uma frequência de chaveamento de 20 kHz para um entreferro reduzido**



Fonte: Elaboração própria (2021).

Na emissão conduzida não houve grandes mudanças nos resultados entre o entreferro grande e reduzido, como apresentado na Figura 69, ficando seus valores de pico muito próximos.

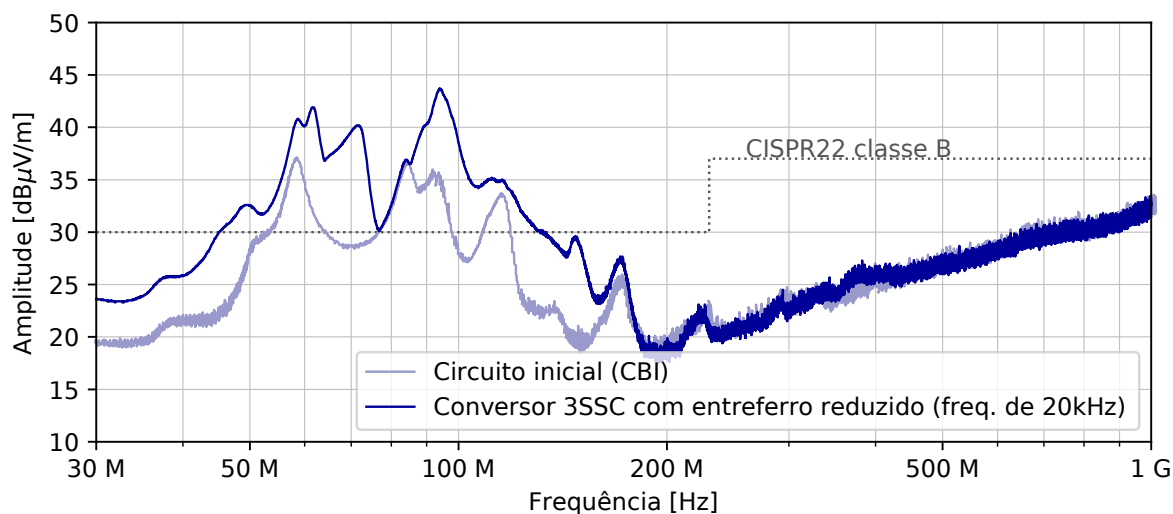
**Figura 69 – Comparação dos resultados do ensaio de emissão conduzida entre um conversor 3SSC com uma frequência de chaveamento de 20 kHz para um entreferro grande e um entreferro reduzido**



Fonte: Elaboração própria (2021).

Porém, para a emissão irradiada nos resultados entre o entreferro grande e reduzido, Figura 70, houveram mudanças maiores.

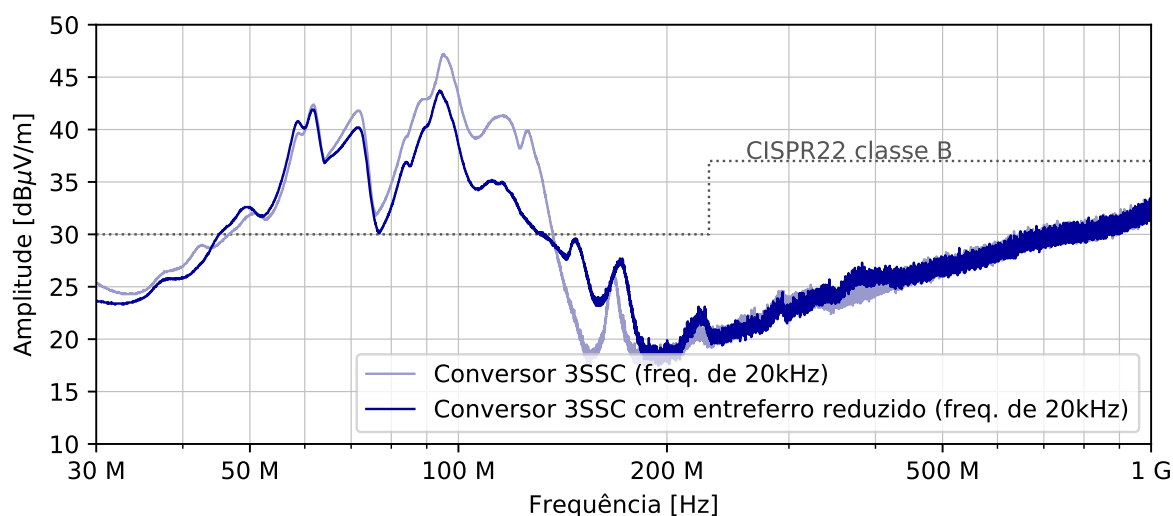
**Figura 70 – Comparação dos resultados do ensaio de emissão irradiada para um CBI e um conversor 3SSC com uma frequência de chaveamento de 20 kHz para um entreferro reduzido**



Fonte: Elaboração própria (2021).

Pela figura, percebe-se que, apesar dos maiores picos, se comparado ao CBI inicial, há uma menor emissão irradiada se comparado ao conversor 3SSC com o entreferro grande. Essa diferença entre a emissão irradiada do conversor 3SSC com o indutor com entreferro grande e com o entreferro reduzido pode ser observado na Figura 71.

**Figura 71 – Comparação dos resultados do ensaio de emissão irradiada entre um conversor 3SSC com uma frequência de chaveamento de 20 kHz para um entreferro grande e um entreferro reduzido**



Fonte: Elaboração própria (2021).

Na figura, nota-se uma redução nos níveis emitidos entre as frequências

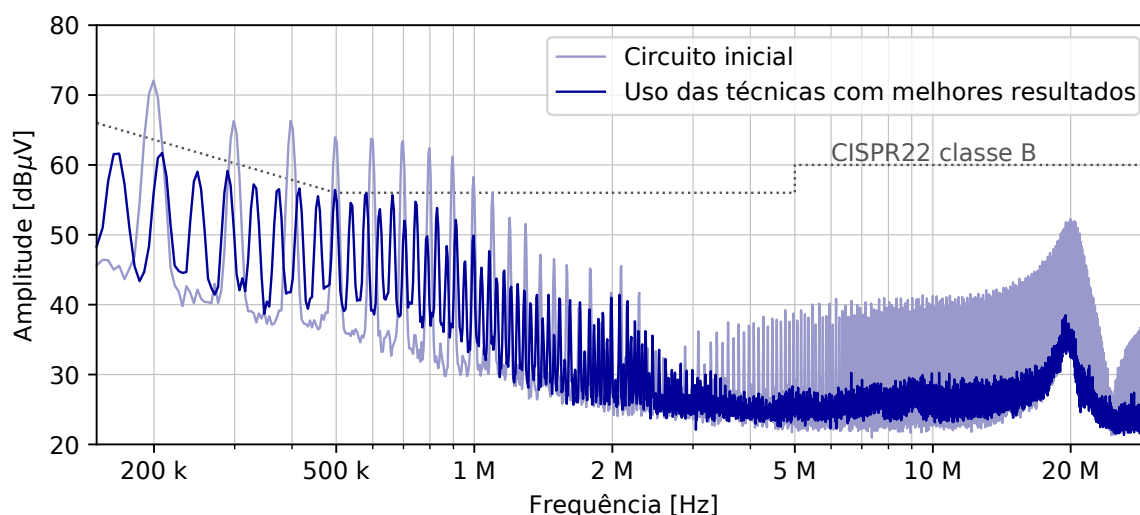
de 80 MHz e 200 MHz devido a mudança no entreferro do indutor. Assim, apesar da redução nos níveis de emissão conduzida para essa estrutura, há um aumento na emissão irradiada. Ainda, percebe-se a necessidade de um grande cuidado ao projetar os indutores, uma vez que seu entreferro é um dos grandes responsáveis pela emissão irradiada.

#### 4.3.5 Uso combinado das técnicas com melhores resultados

O uso do conversor 3SSC, apesar de apresentar maiores níveis de emissão irradiada, consiste em uma boa alternativa para a redução da emissão conduzida, podendo até substituir o uso de filtros como técnica. Aliado ao conversor 3SSC, algumas técnicas e soluções de mitigação de emissão irradiada podem ser aplicadas, buscando um equilíbrio entre as emissões.

Assim, buscando demonstrar a viabilidade das técnicas estudadas, aplicou-se uma combinação das técnicas com melhor resultado junto ao conversor 3SSC. Dessa forma, foi utilizado a técnica de uso de um núcleo de ferrite nos terminais de dreno dos transistores e a conexão dos dissipadores à referência do circuito com um capacitor de 100 nF. A Figura 72 apresenta o comparativo entre os resultados do ensaio de emissão conduzida do circuito inicial (CBI) e o uso das técnicas com melhores resultados (uso de um núcleo de ferrite no terminal de dreno + conexão dos dissipadores à referência + conversor 3SSC com frequência de operação de 20 kHz).

**Figura 72 – Comparação entre os resultados do ensaio de emissão conduzida do circuito inicial e o uso das técnicas com melhores resultados**

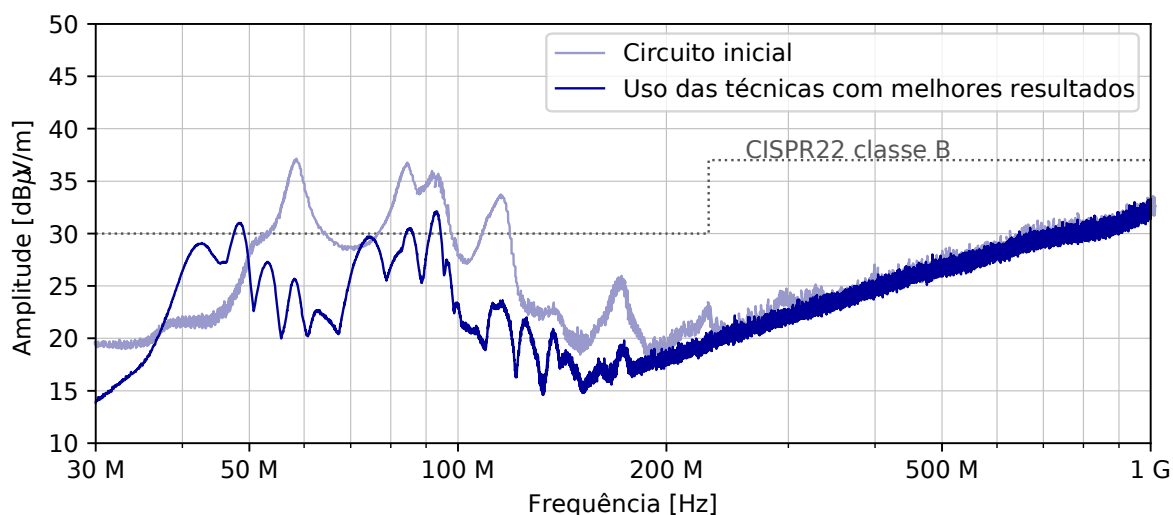


Fonte: Elaboração própria (2021).

Percebe-se pela figura, que apesar de não ser o objetivo desse estudo, o uso das técnicas combinadas foram capazes de colocar o conversor proposto abaixo dos

níveis estabelecidos pela norma CISPR22 classe B de emissão conduzida. A Figura 73 apresenta o comparativo da emissão irradiada para o mesmo teste.

**Figura 73 – Comparação entre os resultados do ensaio de emissão irradiada do circuito inicial e o uso das técnicas com melhores resultados**



S

Fonte: Elaboração própria (2021).

Um resultado semelhante a emissão conduzida pode ser observado nessa figura, que apesar do aumento na emissão irradiada provocada pelo conversor 3SSC, as demais técnicas utilizadas foram capazes de contrabalancear essa emissão. Percebe-se que há uma grande redução nos níveis medidos em toda a faixa avaliada na norma, com apenas alguns poucos pontos acima dos limites estabelecidos por ela.

## 5 CONSIDERAÇÕES FINAIS

No desenvolvimento de um conversor estático para fins comerciais, alguns cuidados do ponto de vista de EMC devem ser tomados pelo projetista, uma vez que o seu produto deve passar por algumas normas para que tenha permissão para comercialização.

Há diversas técnicas para soluções de problemas de EMC disponíveis para os diversos tipos de aplicações, tanto para a emissão conduzida quanto para a emissão irradiada. Dentre elas, algumas foram avaliadas neste trabalho, de forma isolada, em um conversor estático CC-CC do tipo Buck *interleaved*. Os resultados obtidos mostraram-se interessantes, com nenhuma das técnicas mostrando-se uma solução perfeita para os problemas presentes, solucionando em determinadas faixas de frequências e sendo irrelevantes ou menos eficazes em outras. Porém, ao utilizar uma combinação das mesmas, resultados ainda mais interessantes podem ser obtidos, com melhoras tanto da emissão conduzida quanto da emissão irradiada.

Dentre as técnicas propostas, destacaram-se pela redução do ruído irradiado o uso de capacitores para a conexão dos dissipadores a referência do circuito e o uso de um núcleo de ferrite nos terminais de dreno dos transistores. Já no ensaio de emissão conduzida, a redução da frequência de chaveamento através do conversor 3SSC foi de grande destaque. Durante todos os testes, realizou-se medidas elétricas no circuito, avaliando o impacto das técnicas no seu funcionamento. Nesses testes verificou-se que não houve alterações no funcionamento, mantendo o conversor dentro dos requisitos estabelecidos.

Durante o trabalho, o uso da padronização da posição dos cabos e da placa foi de grande valia, uma vez que a sua variação durante a medição de emissão irradiada ocasionava em uma grande mudança nos valores medidos. Para o projeto dos indutores, a variação do tamanho do entreferro foi de grande influência na emissão irradiada, e é um fator que muitas vezes não recebe a devida atenção pelos projetistas.

Apesar das diversas técnicas de EMC apresentadas nesse projeto, muitas outras ainda podem ser estudadas no conversor proposto ou variações das mesmas. Uma delas é a conexão dos dissipadores a referência sem o uso de um capacitor, desde que seja feito o seu isolamento, e o uso de capacitores de diferentes valores de capacitância. Dessa forma, pode-se avaliar melhor o impacto da capacitância escolhida na redução das emissões.

Também, mostra-se relevante para estudos futuros um melhor estudo do impacto do entreferro dos indutores na emissão irradiada, podendo ser estudado tanto a variação do entreferro quanto a mudança dos tipos de núcleo. Ainda, sugere-se um maior estudo do conversor 3SSC, com uma análise em diferentes frequências, tanto

do ponto de vista da compatibilidade eletromagnética quanto do ponto de vista de potência.

Assim, com todos os objetivos propostos alcançados, este trabalho buscou agregar conhecimento para os próximos trabalhos na área, tanto para os estudos de conversores Buck *interleaved* e conversores com 3SSC quanto no estudo da EMI.

## REFERÊNCIAS

- ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS. *ABNT NBR IEC/CISPR 22: Equipamento de tecnologia da informação — características de radioperturbação — limites e métodos de medição*. Rio de Janeiro, 2013. 72 p. Citado 2 vezes nas páginas 44 e 45.
- BALESTERO, J. P. R. *Conversor buck utilizando célula de comutação de três estados*. São Paulo: Pós-Graduação em Engenharia Elétrica, Universidade Estadual Paulista Faculdade De Engenharia - Campus De Ilha Solteira, 2006. 124 p. Citado na página 35.
- BALESTERO, J. P. R. et al. A DC–DC converter based on the three-state switching cell for high current and voltage step-down applications. *IEEE Transactions on Power Electronics*, Institute of Electrical and Electronics Engineers (IEEE), v. 28, n. 1, p. 398–407, jan. 2013. Disponível em: <<https://doi.org/10.1109/tpel.2012.2197419>>. Citado 2 vezes nas páginas 33 e 34.
- BARBI, I. *Eletronica de potencia: Projetos de fontes chaveadas*. [S.l.]: Ed. do autor, 2001. Citado 4 vezes nas páginas 25, 28, 29 e 30.
- BARBI, I. *Eletrônica de Potência*. 6. ed. Florianópolis: Edição dos Autores, 2005. Citado 4 vezes nas páginas 26, 27, 28 e 39.
- DAIMER, M. Simplify low emi design with power modules. *Texas Instruments Incorporated*, p. 10, 2017. Citado 4 vezes nas páginas 16, 45, 46 e 50.
- FERRO, J. da L.; BARBI, I. Carregador de baterias de íon-lítio para veículos elétricos integrado a geração fotovoltaica. In: *VII Congresso Brasileiro de Energia Solar*. Gramado/RS: [s.n.], 2018. p. 9. Citado 3 vezes nas páginas 30, 31 e 32.
- GIL, A. C. *Como elaborar projetos de pesquisa*. 4. ed. [S.l.]: Editora Atlas S.A., 2002. ISBN 9788522478408,8522478406. Citado na página 51.
- HART, D. *Power electronics*. New York: McGraw-Hill, 2011. ISBN 978-0-07-338067-4. Citado 7 vezes nas páginas 18, 19, 20, 21, 22, 23 e 24.
- IEC. *International Electrotechnical Commission*. 2020. Disponível em: <<https://www.iec.ch/>>. Acesso em: 19 set. 2020. Citado na página 42.
- IUE. *Evolution of Power Semiconductor Devices*. 2004. Disponível em: <<https://www.iue.tuwien.ac.at/>>. Acesso em: 19 jun. 2020. Citado na página 28.
- JOSEPH, A.; FRANCIS, J. Design and simulation of two phase interleaved buck converter. In: INTERNATIONAL JOURNAL OF ADVANCED RESEARCH IN ELECTRICAL, ELECTRONICS AND INSTRUMENTATION ENGINEERING. *National Conference on Recent Advances in Electrical & Electronics Engineering ( NCREEE 2015)*. [S.l.]: International Journal of Advanced Research in Electrical, Electronics and Instrumentation Engineering, 2015. v. 4, p. 08–15. Citado 2 vezes nas páginas 30 e 31.
- KUECK, C. *Layout Power Supply Boards to Minimize EMI*. 2013. Disponível em: <<https://www.powerselectronics.com/technologies/power-electronics-systems/article/>>

21859846/layout-power-supply-boards-to-minimize-emi-part-1>. Acesso em: 03 out. 2020. Citado na página 46.

LIZ, M. B. de. *Introdução à compatibilidade eletromagnética em conversores estáticos*. Dissertação (Mestrado) — Centro Tecnológico, Universidade Federal de Santa Catarina, 1999. Disponível em: <<http://repositorio.ufsc.br/xmlui/handle/123456789/81098>>. Acesso em: 05 set 2020. Citado 2 vezes nas páginas 40 e 41.

MALHOTRA, N. *Pesquisa de marketing: uma orientação aplicada*. 6. ed. [S.l.]: Bookman, 2010. ISBN 978-85-407-0062-8. Citado na página 51.

MARTINS, D. C.; BARBI, I. *Eletrônica de potência: conversores CC-CC básicos não isolados*. Florianópolis: Edição dos Autores, 2006. OCLC: 230892733. ISBN 9788590520320. Citado 2 vezes nas páginas 21 e 22.

MOIA, J. *Técnicas de layout (leiaoute) aplicadas para o desenvolvimento de PCI*. 2019. Acesso em: 04 out. 2020. Citado na página 48.

MONTROSE, M. *Printed circuit board design techniques for EMC compliance : a handbook for designers*. New York: IEEE Press, 2000. ISBN 978-0780353763. Citado 4 vezes nas páginas 36, 46, 47 e 49.

OTT, H. *Noise Reduction Techniques in Electronic Systems*. 2. ed. [S.l.]: Wiley-Interscience, 1988. ISBN 0471850683,9780471850687,9780585256078. Citado 3 vezes nas páginas 45, 47 e 48.

PAUL, C. R. *Introduction to Electromagnetic Compatibility*. [S.l.]: Wiley-Interscience, 2006. ISBN 0471755001. Citado 8 vezes nas páginas 36, 37, 40, 42, 43, 47, 48 e 50.

PERAÇA, M. T. *Conversores utilizando células de comutação de quatro estados*. Tese (Doutorado) — Universidade Federal de Santa Catarina, Florianópolis/SC, Set. 2008. Citado 2 vezes nas páginas 16 e 30.

RASHID, M. H. *Power Electronics Handbook*. Saint Louis: Elsevier Science, 2017. ISBN 978-0-12-811407-0. Citado 2 vezes nas páginas 21 e 23.

ROHM Semiconductor. *Capacitor Calculation for Buck converter IC*. [S.l.]: ROHM Semiconductor, 2018. <[https://d1d2qsbl8m0m72.cloudfront.net/en/products/databook/applnote/ic/power/switching\\_regulator/capacitor\\_calculation\\_appli-e.pdf](https://d1d2qsbl8m0m72.cloudfront.net/en/products/databook/applnote/ic/power/switching_regulator/capacitor_calculation_appli-e.pdf)>. Citado na página 54.

SCHLICHTING, L. C. M. *Contribuição ao estudo da compatibilidade eletromagnética aplicada aos conversores estáticos*. Tese (Doutorado) — Centro Tecnológico, Universidade Federal de Santa Catarina, 2003. Disponível em: <<http://repositorio.ufsc.br/xmlui/handle/123456789/85109>>. Acesso em: 4 abr 2020. Citado 12 vezes nas páginas 37, 38, 39, 40, 41, 42, 43, 44, 45, 47, 48 e 50.

SCHLICHTING, L. C. M.; LIZ, M. B. de; RAIZER, A. Analysis of switching frequency, commutation times and resonant techniques for conducted emi reduction. *COBEP*, The Brazilian Power Electronics Conference, 2003. Citado na página 50.



---

SEIXAS, F. J. M. de et al. Analysis, design, and experimentation of a buck converter based on the three-state switching cell operating in overlapping mode. *Eletrônica de Potência*, Associação Brasileira de Eletrônica de Potência SOBRAEP, v. 18, n. 1, p. 804–814, Fev 2013. Citado 4 vezes nas páginas 16, 32, 33 e 34.

## APÊNDICES

## APÊNDICE A – COMPONENTES USADOS NO BUCK *INTERLEAVED*

ID	Componente	Valor
R1	Resistor PTH	10 k $\Omega$ $\pm$ 5 %
R2	Resistor PTH	10 k $\Omega$ $\pm$ 5 %
R3	Resistor PTH	1,2 k $\Omega$ $\pm$ 5 %
R4	Resistor PTH	2 k $\Omega$ $\pm$ 5 %
R6	Resistor PTH	820 $\Omega$ $\pm$ 5 %
R7	Resistor PTH	2 k $\Omega$ $\pm$ 5 %
R8	Resistor PTH	22 $\Omega$ $\pm$ 5 %
R9	Resistor PTH	22 $\Omega$ $\pm$ 5 %
R10	Resistor PTH	10 k $\Omega$ $\pm$ 5 %
R11	Resistor PTH	10 k $\Omega$ $\pm$ 5 %
RV1	Potenciômetro multivoltas	10 k $\Omega$
C1	Capacitor de poliéster	10 nF $\pm$ 20 %
C2	Capacitor de poliéster	470 nF $\pm$ 20 %
C3	Capacitor de eletrolítico	100 $\mu$ F $\pm$ 20 %
C4	Capacitor de poliéster	470 $\mu$ F $\pm$ 20 %
C5	Capacitor de poliéster	470 $\mu$ F $\pm$ 20 %
C6	Capacitor de eletrolítico	470 $\mu$ F $\pm$ 20 %
C7	Capacitor de eletrolítico	470 $\mu$ F $\pm$ 20 %
C8	Capacitor de poliéster	10 nF $\pm$ 20 %
C9	Capacitor de poliéster	100 nF $\pm$ 20 %
C10	Capacitor de poliéster	10 nF $\pm$ 20 %
C11	Capacitor de poliéster	1 $\mu$ F $\pm$ 20 %
D1	Diodo rápido	1N4148
D2	Diodo rápido	1N4148
D3	Diodo ultra-fast	MUR460
D4	Diodo ultra-fast	MUR460
Q1	MOSFET de potência	IRF540N
Q2	MOSFET de potência	IRF540N
U1	Circuito de controle PWM	SG3525
L1	Indutor	31 $\mu$ H - 16 Espiras com 2 fios p. AWG22
L2	Indutor	31 $\mu$ H - 16 Espiras com 2 fios p. AWG22
N	Núcleo de L1 e L2	Núcleo Magmattec de ferrite 140 do tipo Mn-Zn EE-30/7

Fonte: Elaboração própria (2021).

## APÊNDICE B – COMPONENTES USADOS DURANTE AS TÉCNICAS

ID	Componente	Valor
R8	Resistor PTH	$68 \Omega \pm 5\%$
R9	Resistor PTH	$68 \Omega \pm 5\%$
$C_D$	Capacitor cerâmico	$1 \text{ nF} \pm 20\%$
$C_D$	Capacitor cerâmico	$100 \text{ nF} \pm 20\%$
L	Núcleo de Ferrite (Bead)	Ferrite Bead com material IP6
L3	Indutor do conv. 3SSC	$36 \mu\text{H}$ - 17 Espiras com 4 fios p. AWG22
T	Autotransformador	7 Espiras com 2 fios AWG22 em paralelo
N	Núcleo L3 e T	Núcleo Magmattec de ferrite 140 do tipo Mn-Zn EE-30/7

Fonte: Elaboração própria (2021).