

# Sistema de Interface Para Inversor de Frequência Modular Voltado ao Ensino e Pesquisa na Engenharia Mecatrônica

POSSA BENDO, Luiz Carlos  
Engenharia Mecatrônica  
Instituto Federal de Santa Catarina  
Criciúma, Santa Catarina, Brasil  
luiz.cpb@aluno.ifsc.edu.br

MONDARDO CUNICO, Lucas  
Professor da Engenharia Mecatrônica  
Instituto Federal de Santa Catarina  
Criciúma, Santa Catarina, Brasil  
lucas.cunico@ifsc.edu.br

PAVEI UGGIONI, Périson  
Professor da Engenharia Mecatrônica  
Instituto Federal de Santa Catarina  
Criciúma, Santa Catarina, Brasil  
perison.uggioni@ifsc.edu.br

**Resumo**— Este trabalho apresenta o desenvolvimento de um sistema de interface para o inversor de frequência modular, disponível no IFSC, Campus Criciúma, ampliando assim as capacidades operacionais do dispositivo atual, tendo em vista seu potencial para aplicações didáticas e experimentais. O sistema proposto visa ampliar as funcionalidades do inversor original por meio da adição de uma nova camada de hardware e software, composta por uma placa de interface microcontrolada e por uma interface gráfica de controle (GUI). A placa foi projetada em torno do microcontrolador ATmega328P, integrando dois canais de comunicação serial, um com o processador de sinais digitais (DSP), TMS320F28027, implementado no dispositivo atual, e outro com o computador via protocolo Modbus RTU, implementado através de uma interface de hardware RS485. Ensaios experimentais foram realizados em bancada com motor de indução trifásico e freio de Foucault, avaliando o desempenho dos circuitos periféricos, a estabilidade da comunicação e a resposta do sistema de controle. Os resultados comprovaram o desempenho da interface proposta, garantindo leitura precisa das variáveis, comunicação estável e operação confiável do inversor, consolidando sua aplicabilidade em ambientes de ensino e pesquisa em eletrônica de potência e controle de máquinas elétricas.

**Palavras-Chave**— comunicação serial, interface gráfica do usuário, inversor de frequência, motor de indução trifásico

## I. INTRODUÇÃO

Os motores elétricos são dispositivos capazes de converter energia elétrica em energia mecânica, onde, desde o seu surgimento até os dias atuais, seu uso foi difundido em diversas camadas da sociedade, estando presente em inúmeras aplicações dos mais diferentes nichos. Dentro do contexto industrial, em 2018 este setor registrou um consumo de 37,7% de toda a energia elétrica da matriz nacional, sendo os motores elétricos responsáveis por cerca de 68% desse total. Dentre estes, destacam-se os motores de indução trifásicos (MIT), devido a sua robustez, eficiência e facilidade de acionamento e controle [1].

Uma das características marcantes dos MIT são as altas correntes de partida produzidas por eles nos momentos iniciais, podendo atingir até oito vezes o valor da corrente nominal, dependendo das suas condições de trabalho [2]. Com base nisso, existem inúmeras aplicações em que a partida suave destes motores, através de variação da sua velocidade, se vê necessária, sejam por questões de consumo energético ou de segurança.

A partir disso, existem inúmeras formas de alterar a velocidade de rotação de um MIT, sendo que a mais difundida na atualidade é por meio do controle da frequência da tensão

aplicada na armadura do motor. Esta alternativa costuma utilizar um inversor como fonte de tensão trifásica, permitindo a variação da frequência das fases e, conseqüentemente, alterando a velocidade do motor [3].

Os inversores de frequência são dispositivos eletrônicos comumente utilizados no controle de velocidade e torque de motores de indução, por meio da conversão da energia elétrica da rede. Para isso, primeiramente é realizada a retificação da tensão da rede, convertendo-a em tensão contínua. Em seguida, por meio de técnicas de modulação por largura de pulso (PWM), é gerada uma saída de corrente alternada e frequência variada [4].

Estes dispositivos geralmente são compostos por quatro blocos fundamentais, conforme apresentado na fig. 1, sendo eles [5]:

- Retificador: realiza, através de uma ponte retificadora, a conversão da tensão CA de entrada para uma CC não filtrada.
- Barramento CC: responsável por filtrar a saída do bloco retificador, visando conseguir uma tensão CC na forma mais pura possível.
- Inversor: converte a tensão CC do barramento novamente para CA através do chaveamento controlado de MOSFETs ou IGBTs, permitindo assim variar a frequência da onda.
- Sistema de controle: gera os pulsos necessários para controlar o disparo dos dispositivos semicondutores de potência. Este papel geralmente é desempenhado por um dispositivo microcontrolado, que realiza o chaveamento de acordo com o sistema de controle implementado.

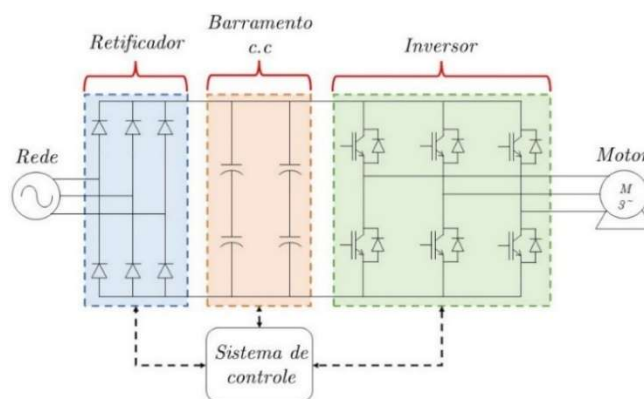


Fig. 1. Diagrama de blocos de um inversor de frequência trifásico

Com relação aos sistemas de controle implementados em inversores, existem inúmeros modelos já consolidados, cada qual para um tipo específico de aplicação, onde estes se dividem em duas principais categorias [6]:

- Controle escalar: mais simples, geralmente aplicado quando não há a necessidade de respostas rápidas, ou alta precisão no controle de velocidade e torque. Além disso, este tipo de controle é caracterizado por sua implementação em malha aberta.
- Controle vetorial: recomendado quando se há necessidade de performance dinâmica, com respostas rápidas e precisão de torque e velocidade. Pode ser implementado em malha aberta (*sensorless*) ou malha fechada.

Dessa forma, devido ao amplo número de aplicações comerciais, o estudo de diferentes metodologias de controle em inversores de frequência tem sido amplamente incentivado. Isto abre brecha para que instituições de ensino promovam o desenvolvimento de pesquisas laboratoriais na área, contribuindo assim para a construção de novos conceitos científicos [7].

Como exemplo de pesquisas do gênero, pode-se citar trabalhos como o desenvolvido na Universidade do Estado de Santa Catarina (UDESC), que propôs o desenvolvimento de uma plataforma para avaliação de desempenho de diferentes estratégias de acionamento de motores elétricos [8].

Alinhando-se com tal necessidade de ferramentas para a realização destes experimentos, o presente trabalho busca justamente propor uma interface didática para um inversor de frequência modular já disponível no IFSC – Campus Criciúma. O protótipo em questão foi desenvolvido com o intuito de contribuir para o ensino de sistemas de controle aplicados em MIT. Entretanto, tal dispositivo ainda possui diversas limitações quanto as suas funcionalidades e operabilidade, exigindo melhorias na sua interface, para que possa ser extraído todo o seu potencial nas aplicações experimentais.

Diante deste cenário, o propósito deste trabalho é desenvolver um sistema de interface para o inversor de frequência modular já disponível, adicionando uma nova camada de hardware e software para o mesmo. A partir deste, foram determinados os seguintes objetivos específicos:

- Desenvolver uma placa de circuito impresso (*Printed Circuit Board – PCB*) de interface para o inversor.
- Aprimorar o sistema de comunicação serial atual do protótipo.
- Desenvolver uma interface gráfica amigável ao usuário (*Graphical User Interface – GUI*).
- Implementar diferentes funcionalidades de comando e operação do inversor.
- Validar o funcionamento do sistema, por meio da implementação do protótipo em uma bancada de testes experimentais.

## II. METODOLOGIA

Visando atingir os objetivos definidos, o processo de desenvolvimento do projeto foi dividido em oito etapas principais, conforme apresentado no fluxograma da fig. 2.

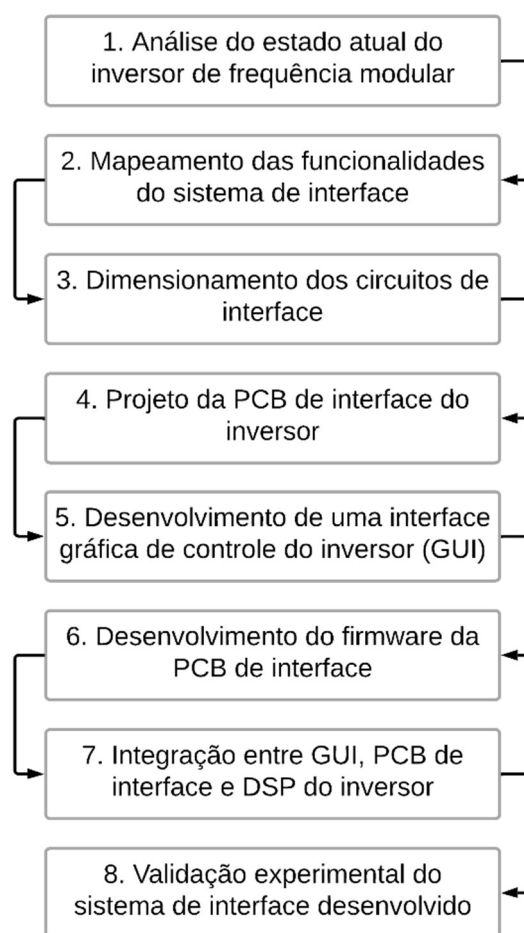


Fig. 2. Etapas de desenvolvimento do projeto

### 1. Análise do estado atual do inversor de frequência modular

Inicialmente é importante entender em que estado se encontra o inversor de frequência modular já desenvolvido, buscando compreender como este foi projetado, assim como suas capacidades e limitações.

### 2. Mapeamento das funcionalidades do sistema de interface

Se viu necessário avaliar as capacidades do processador de sinais digitais (*Digital Signal Processor – DSP*) do inversor modular, assim como do firmware de controle nele implementado, onde, com base na disponibilidade de hardware e software, delimitou-se os circuitos periféricos presentes na PCB de interface.

Além disso, o intuito dessa análise inicial foi identificar as principais limitações do projeto, visando dimensionar um sistema de interface adaptado ao estado atual do inversor modular.

### 3. Dimensionamento dos circuitos de interface

A partir do momento que as funcionalidades e limitações do sistema foram determinadas, a próxima etapa buscou dimensionar os circuitos periféricos necessários para o projeto da PCB de interface. Dessa forma, desenvolveu-se o esquemático eletrônico dos circuitos, sendo posteriormente

validado através de testes físicos em protoboard e simulações no software LTSpice.

#### 4. Projeto da PCB de interface do inversor

Após os testes dos circuitos, projetou-se o layout da PCB de interface, por meio da plataforma de projetos eletrônicos EasyEDA, respeitando as limitações físicas impostas pelo inversor de frequência modular. Através deste layout, foi possível confeccionar a placa de interface para sua implementação prática no hardware do inversor.

#### 5. Desenvolvimento de uma interface gráfica de controle do inversor (GUI)

Com a conclusão da camada de hardware do projeto, deu-se seguimento no desenvolvimento da camada de software. A primeira parte desta camada consiste na GUI de controle, possibilitando a interação com o sistema, permitindo enviar comandos e configurações para o inversor modular.

A GUI foi desenvolvida em python, com o auxílio da biblioteca TKinter Designer, comunicando-se com o inversor modular através da placa de interface. Dessa forma, por meio de um protocolo de comunicação serial Modbus RTU, estabelecido entre ambas as partes, é possível enviar os comandos e configurações que determinam o comportamento do inversor modular.

#### 6. Desenvolvimento do firmware da PCB de interface

O firmware da PCB de interface tem o intuito de receber os comandos da interface gráfica, interpretando-os para enviá-los ao DSP responsável pelo controle do inversor modular, por meio de outra camada de comunicação serial. Este firmware foi desenvolvido para um microcontrolador ATmega328P, embarcado na placa de interface, tendo como base o framework Arduino, cuja linguagem de programação é baseada em C++.

#### 7. Integração entre GUI, PCB de interface e DSP do inversor

Com os códigos da GUI e PCB de interface finalizados, a etapa posterior consistiu na integração destes com o DSP, para assim interligar toda a camada de software desenvolvida com o hardware do inversor modular. Nesta etapa também foi necessário realizar algumas alterações no firmware do DSP de controle do inversor modular, para que este pudesse interpretar corretamente os comandos enviados através do firmware da PCB de interface.

#### 8. Validação experimental do sistema de interface desenvolvido

Após a finalização do sistema de interface, a última etapa de desenvolvimento tratou da validação experimental deste junto do inversor modular, por meio da integração de ambos a uma bancada de testes. Tal bancada permitiu utilizar o inversor modular para o controle de um MIT acoplado a um freio de Foucault, de forma a permitir variar a carga aplicada no motor e, através da interface desenvolvida, controlar os parâmetros e monitorar os resultados obtidos.

Os testes buscaram consolidar toda a interface de comunicação serial, entre o computador e o DSP do inversor modular, juntamente dos demais circuitos periféricos desenvolvidos, como entradas e saídas analógicas e digitais. Também foi verificada a resposta do motor quanto ao controle do inversor, através do monitoramento de alguns parâmetros de saída, sendo eles: velocidade, tensão e potência do motor.

### III. DESENVOLVIMENTO

#### 1. Análise do estado atual do inversor de frequência modular

O inversor de frequência modular, apresentado na fig. 3, foi projetado com o intuito de servir como ferramenta para o estudo de diferentes sistemas de controle voltados para MIT. Sua denominação se dá pelo fato deste ter uma arquitetura de hardware e software dividida em módulos, além de ser aberto para expansões e alterações, dependendo da finalidade desejada. Dessa forma, é possível adaptá-lo para análise de diferentes situações experimentais, o que acaba por diferenciá-lo dos dispositivos comerciais.

Sobre as especificações do inversor, ele foi projetado para receber uma alimentação de entrada monofásica 220 V CA, com frequência de 60 Hz, tendo capacidade de fornecer uma saída trifásica 220 V CA, com frequência variável, capaz de controlar motores com potência de até 1 CV. Já com relação a sua arquitetura de hardware, o dispositivo está atualmente dividido em 3 módulos principais:

- Módulo 1 – fonte auxiliar: formado por uma etapa retificadora responsável por converter a tensão de barramento CC, proveniente do módulo 3, em uma saída CC regulada de 15 V e 5 V. Essa saída é utilizada para alimentar o Módulo 2, bem como futuros módulos a serem integrados ao sistema.
- Módulo 2 – DSP de controle: responsável por implementar o sistema de controle do inversor, através de uma placa de desenvolvimento da Texas Instruments, LaunchPad XL – F28027, esta que foi projetada considerando o DSP TMS320F28027 [9].
- Módulo 3 – Circuitos de potência: representa todos os circuitos de potência da placa, contemplando os três blocos principais de um inversor de frequência (retificador, barramento CC e inversor). Logo, é o módulo fundamental para o funcionamento do inversor de frequência modular.

Atualmente está implementado no inversor de frequência modular um sistema de controle escalar em malha aberta. Entretanto, a estrutura de hardware, do módulo de potência, inclui a leitura de corrente e tensão do MIT, a fim de possibilitar a implementação futura de metodologias avançadas de controle, como a vetorial.

A partir destes dados, o presente trabalho se propõe em implementar um quarto módulo ao dispositivo, denominado de módulo de interface, através da PCB que representa a camada física do sistema de interface proposto. Este que terá a responsabilidade de fazer a comunicação serial com a GUI e com o DSP, gerenciando os comandos e sendo a ponte entre o sistema de interface e de controle do inversor modular.

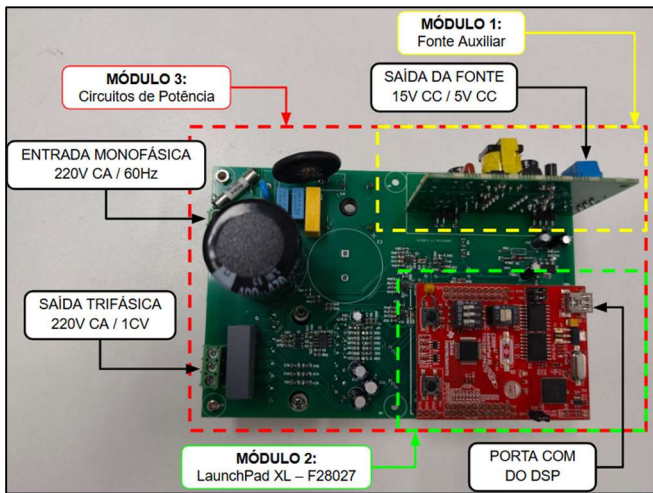


Fig. 3. Inversor de frequência modular do IFSC - Campus Criciúma

## 2. Mapeamento das funcionalidades do sistema de interface

A partir das especificações técnicas do DSP embarcado, buscou-se analisar quais eram os terminais e funcionalidades disponíveis para uso, considerando o papel que este já desempenha no inversor. Dentre as opções, notou-se a possibilidade de utilizar a porta de comunicação serial no padrão UART disponível na própria placa (fig. 4) [10]. A partir dela, todas as funcionalidades do sistema de interface poderiam ser definidas com mais liberdade em sua própria camada física, bastando apenas um sistema microcontrolado embarcado para gerenciar as informações e transmiti-las por meio da serial disponível.

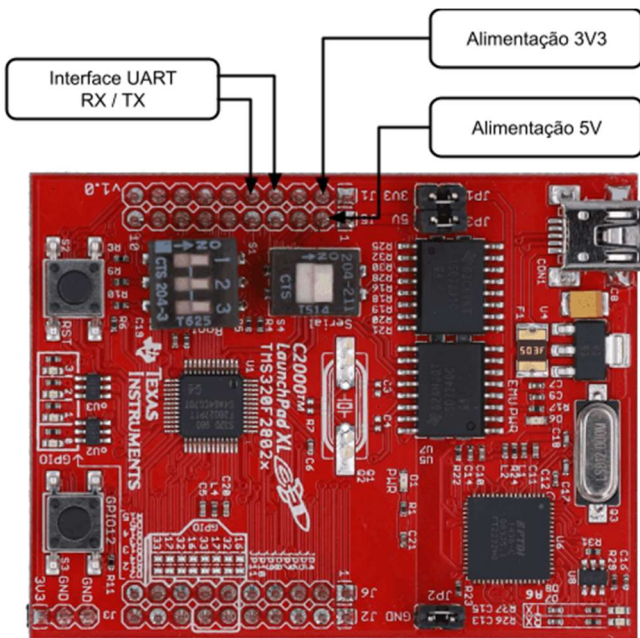


Fig. 4. Pinos do DSP utilizados pela camada física de interface

Assim sendo, delimitou-se para a placa de interface um circuito microcontrolado, com base no microcontrolador ATmega328P, capaz de se comunicar com a GUI de comando e o DSP de controle. A partir disso, os demais circuitos periféricos foram determinados para viabilizar o fluxo de dados por todas as partes do sistema (fig. 5).

Buscando ainda auxiliar na implementação de comandos externos e na coleta de dados, foram adicionados outros três circuitos periféricos, sendo eles: duas entradas, uma digital e outra analógica, juntamente de uma saída digital. Todos estes circuitos, assim como a interface de comunicação serial, foram projetados para serem isolados galvanicamente.

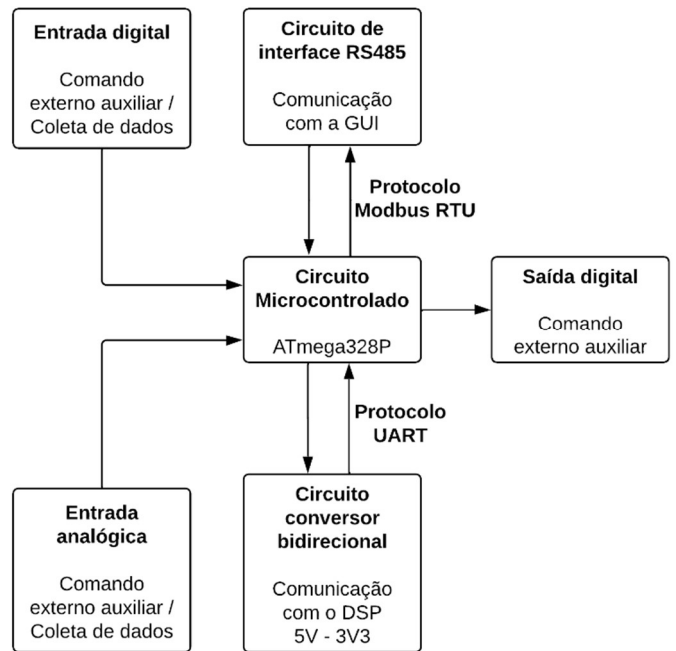


Fig. 5. Diagrama de hardware do sistema de interface

## 3. Dimensionamento dos circuitos de interface

Com base nas definições iniciais do hardware do sistema de interface, os circuitos delimitados para a camada física foram dimensionados. Estes, por sua vez, foram projetados pensando na isolamento galvânica entre os dispositivos do meio externo com o sistema de controle, trazendo assim segurança para o usuário, tendo em vista a sua finalidade didática e experimental. Assim, tendo como ponto de partida este pré-requisito inicial, os circuitos de interface foram dimensionados com base nas seguintes especificações:

- Circuito microcontrolado (apêndice A – fig. A.1): adotado um ATmega328P por conter todas as funcionalidades exigidas no projeto, como pinos digitais e analógicos, um canal de comunicação serial UART em hardware, além da possibilidade de implementar um segundo canal UART em qualquer pino via software [11].
- Interface RS485 (apêndice A – fig. A.2): camada física de comunicação serial implementada entre a PCB de interface e GUI de controle, onde este foi baseado no transceptor MAX485 [12].
- Conversor bidirecional (apêndice A – fig. A.3): dimensionado com base no MOSFET BSS138, viabilizando a comunicação serial entre o ATmega328P e o DSP, que possuem, respectivamente, tensões de comando de 5 V e 3,3 V [13].
- Entrada analógica (apêndice A – fig. A.4): também isolada galvanicamente, sendo projetada considerando o optoacoplador HCNR200, específico

para isolação de circuitos analógicos [14]. Esta foi montada inicialmente para leituras de 0 a 3,3 V, mas o hardware ainda permite que o circuito seja montado nas configurações de 4 a 20 mA ou 0 a 10 V. Para tais, as seguintes instruções devem ser seguidas:

- Configuração 0 a 3,3 V: montar R11 e R32 em curto-circuito, montar um capacitor cerâmico de filtro de 100 nF em R26.
- Configuração 4 a 20 mA: montar R11 e R32 em curto-circuito, montar um resistor de 160  $\Omega$  (1/4 W) em R26.
- Configuração 0 a 10 V: montar três resistores de 160  $\Omega$  (1/4 W) em R11, R32 e R26.
- Entrada digital (apêndice A – fig. A.5): dimensionado com base no optoacoplador PC817, considerando uma entrada máxima de 10 V, possibilitando a isolação galvânica e o chaveamento lógico para o microcontrolador.
- Saída digital (apêndice A – fig. A.6): foi dimensionado um relé com acionamento 5 V CC, com capacidade de comutar cargas de até 277 V CA, com corrente máxima de 18 A. A partir deste relé, foi projetado um circuito de acionamento baseado no transistor BC817, para então acioná-lo a partir do sinal do ATmega328P.

#### 4. Projeto da PCB de interface do inversor

Uma vez que os circuitos do sistema de interface foram dimensionados e validados, seguiu-se para o design da PCB de interface, através do software EasyEda, para produção de uma nova placa que seria agregada ao inversor (fig. 6). A PCB em questão foi delimitada de acordo com os limites físicos do inversor modular, tendo um tamanho de 77,5 x 70,0 mm (largura x altura).

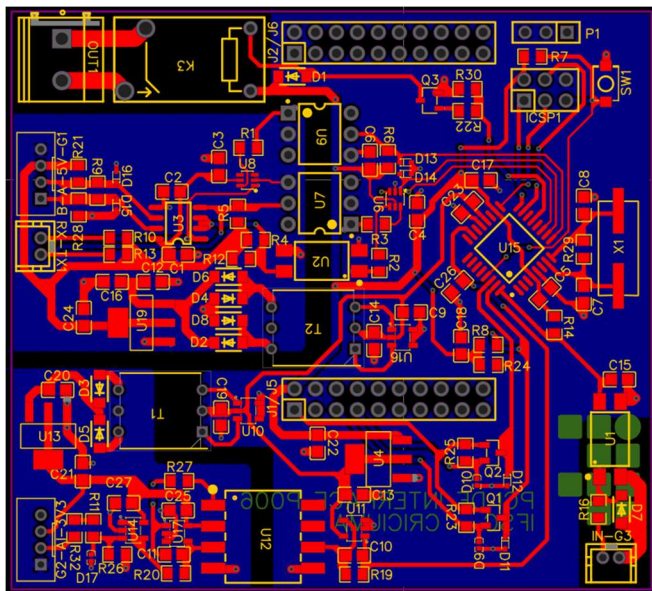


Fig. 6. Projeto da PCB de interface

A partir do design projetado, a PCB foi produzida externamente, através da fabricante JLCPCB, pertencente ao mesmo grupo empresarial do EasyEda, para então ser realizada sua montagem e validação de hardware (fig. 7).

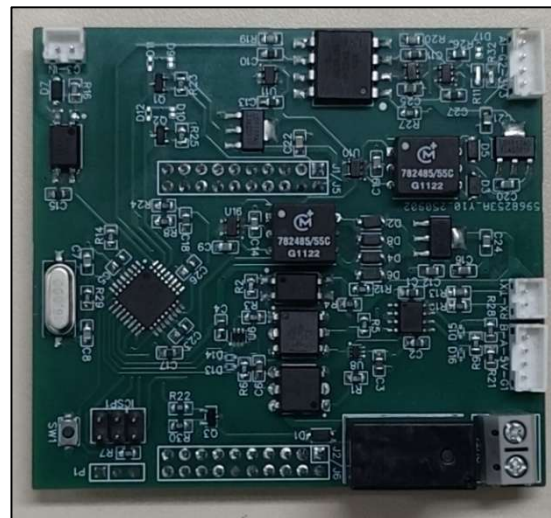


Fig. 7. PCB de interface montada

#### 5. Desenvolvimento de uma interface gráfica de controle do inversor (GUI)

Após a conclusão da camada física da interface, o foco passou para o desenvolvimento da camada de software, esta que se dividiu em duas partes: interface gráfica do usuário (GUI) e firmware da PCB de interface.

A GUI tem por objetivo viabilizar o controle do inversor, por parte do usuário, de forma intuitiva, onde através desta é possível configurar os principais parâmetros do inversor, assim como enviar os comandos de operação necessários. Dentre estes comandos podemos citar:

- Acionamento e configuração da velocidade (em rpm ou Hz);
- Rampas de aceleração e/ou desaceleração;
- Definição do sentido de rotação;
- Configuração dos circuitos periféricos para a realização de comandos externos

Tal interface foi projetada em Python, com o auxílio da biblioteca *TKinter Designer*, comunicando-se com a camada de hardware por meio do protocolo Modbus RTU, através da biblioteca *pymodbus*. Esta ainda possui diversas janelas de operação, cada qual com suas funcionalidades, sendo elas:

- Janela principal (apêndice B – fig. B.1): através desta que são enviados os principais comandos e parâmetros de operação do inversor.
- Janela de visualização gráfica (apêndice B – fig. B.2): permite visualizar a resposta do sistema implementado através de um gráfico de linha, tornando possível o monitoramento de variáveis como velocidade e tensão da saída do inversor.
- Janelas de configuração das entradas: responsável por configurar qual a função de operação assumida para as entradas analógica e digital. Para tais, as seguintes configurações estão previstas:
  - Entrada digital: acionamento do inversor modular, leitura de velocidade, controle do relé de interface e controle do sentido de rotação.
  - Entrada analógica: controle da velocidade de rotação, leitura de velocidade, corrente ou tensão.

## 6. Desenvolvimento do firmware da PCB de interface

A segunda parte da camada de software consiste no firmware da PCB de interface, que realiza a função de intermédio entre a GUI e o DSP. Desse modo, ele é responsável por receber os comandos enviados pela interface, através do protocolo Modbus RTU, implementado no firmware por meio da biblioteca *ModbusRTUslave*, para então processá-los, de acordo com o fluxograma da fig. 8, e assim enviar os comandos para o DSP através da outra camada de comunicação serial UART.

Sendo assim, conforme já definido em hardware, a comunicação serial com DSP é por meio do protocolo UART, através dos terminais de hardware do microcontrolador ATmega328P, enquanto para a comunicação com a GUI é definido um segundo canal em software, por meio da biblioteca *SoftwareSerial*, que implementa o protocolo Modbus RTU por intermédio da interface RS485.

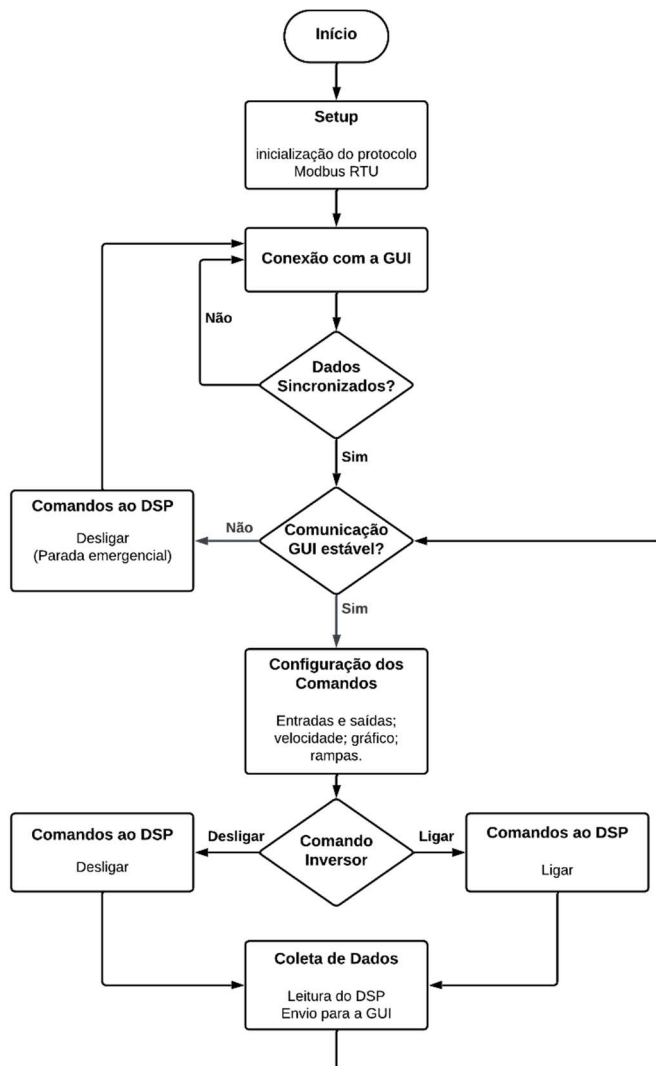


Fig. 8. Fluxograma do firmware da PCB de interface

## 7. Integração entre GUI, PCB de interface e DSP do inversor

Após a finalização das camadas de hardware e software do sistema de interface, bastou realizar a integração destes com o sistema de controle do DSP, onde a arquitetura completa do sistema ficou de acordo com a fig. 9.

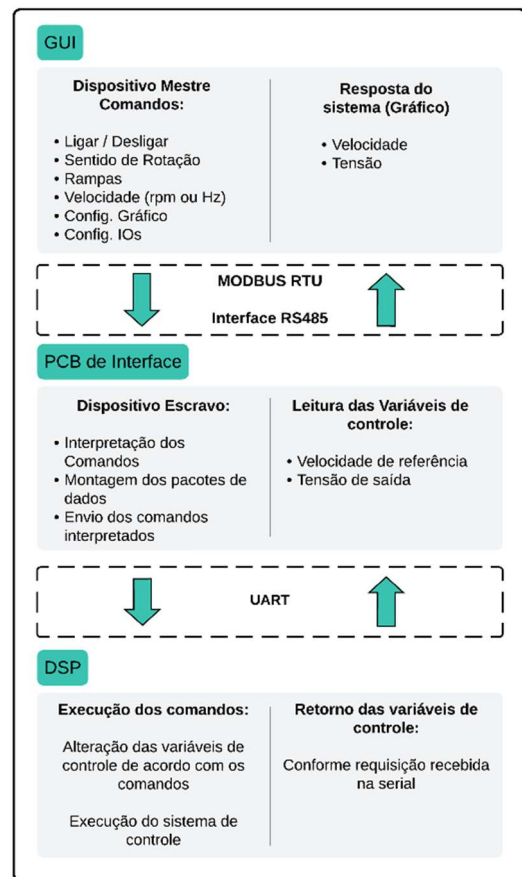


Fig. 9. Arquitetura final do sistema de interface

## 8. Validação experimental do sistema de interface desenvolvido

Após o desenvolvimento do sistema de interface, deu-se seguimento para a última etapa de validação experimental. Esta, por sua vez, buscou avaliar a eficiência das funcionalidades implementadas ao inversor e como elas impactavam no rendimento do dispositivo.

Para isso, o inversor modular, acoplado ao sistema de interface, foi instalado junto a uma bancada de testes composta por um motor trifásico de 1/4 CV, com velocidade nominal de 1695 rpm, e um freio de Foucault, acionado por uma fonte de corrente, com capacidade de fornecer até 6 A (Fig. 10). Através dela, os testes buscaram validar o hardware e software do sistema de interface, os protocolos de comunicação serial e a resposta do sistema de controle aos comandos enviados.

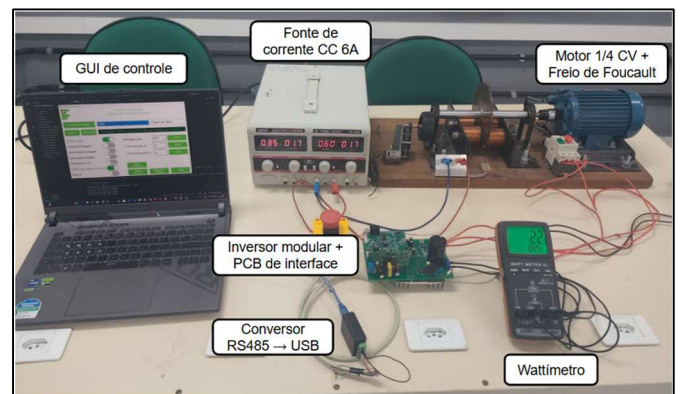


Fig. 10. Bancada de testes do inversor modular com o sistema de interface

## IV. RESULTADOS

### 1. Teste da entrada analógica isolada

Para o teste da entrada analógica foi utilizado um potenciômetro linear de 4,7 k $\Omega$ , com ela montada na configuração de 0 a 3,3 V, onde foram realizadas medições de diferentes valores de tensão dentro desta faixa. Estes foram medidos com o auxílio de um multímetro digital, modelo *Minipa ET-2042F*, em dois pontos distintos: na entrada da PCB e no terminal do microcontrolador, sendo estes, respectivamente, pontos antes e depois do optoacoplador do circuito.

Diante disso, os valores ainda foram verificados em software para assegurar que estavam dentro da escala de leitura de 10 bits, delimitada pelo ATmega328P. Logo, a leitura também foi comparada com o resultado esperado dentro de tal escala, de acordo com a eq. 1 [15]. Os resultados aferidos foram registrados na tabela I a seguir.

$$D_{10\text{ bits}} = \frac{V_{in} \cdot (2^{10} - 1)}{V_{ref}} \quad (1)$$

Tabela I. Validação de leitura da entrada analógica isolada.

Tensão de entrada (V)	Tensão no Atmega328P (V)	Leitura em software (10 bits)	Valor ideal em software "D" (10 bits)
0,00	0,00	0	0
0,33	0,33	100	102
0,66	0,66	204	204
0,95	0,95	307	294
1,33	1,33	415	412
1,65	1,65	514	511
1,98	1,98	616	614
2,31	2,31	719	716
2,64	2,64	823	818
2,97	2,97	926	921
3,30	3,30	1022	1023

A partir dos valores apresentados na tabela I, nota-se uma precisão mínima de 96%, sendo que os erros de leitura foram relacionados ao próprio conversor analógico-digital do microcontrolador.

Após a verificação da escala de leitura, a entrada analógica ainda foi testada de forma aplicada, sendo utilizada, através do mesmo potenciômetro externo, para o controle de velocidade externo do motor, apresentando-se eficaz para exercer tal funcionalidade.

### 2. Teste da entrada digital isolada

O teste da entrada digital isolada se deu por meio da inserção de um sinal TTL de 5 V, com frequência variada, gerado por um gerador de função *Minipa MFG-4221*. A partir deste sinal, foi verificada a leitura em software para garantir a sua frequência máxima de operação sem registrar perda de informações.

Os testes comprovaram que a entrada digital foi capaz de reconhecer sinais de até 10 kHz sem perder informações, tornando-a viável para leitura de velocidade do motor, através, por exemplo, do uso de um encoder. Essa funcionalidade oferece uma nova alternativa de realimentação para o sistema de controle do inversor, contribuindo para a futura implementação de uma malha fechada de controle.

### 3. Teste da saída digital isolada

Para validação do relé eletromecânico da saída digital, este foi empregado no acionamento de uma lâmpada de sinalização, com tensão nominal de 220 V CA, durante a operação do sistema de interface no controle do inversor.

O objetivo deste teste foi verificar se a comutação de uma carga 220 V CA causaria interferência no sistema de comunicação. Onde, a partir dos resultados obtidos, tais preocupações foram descartadas, com o sistema se mantendo em funcionamento normal independente do chaveamento da carga.

### 4. Teste da interface RS485

Quanto ao circuito de interface RS485, utilizado na comunicação serial com a GUI, este foi capaz de estabelecer uma comunicação estável até um *baud rate* de 19200 bps, dentro de uma distância de 1 m.

A limitação no *baud rate* está associada ao fato de que o ATmega328P possui apenas um canal serial UART estabelecido em hardware, onde este foi utilizado para comunicação com DSP de controle. Por consequência, para comunicação serial com a GUI, foi estabelecido um segundo canal de comunicação em software, sendo alocado em outros pinos digitais do microcontrolador. Entretanto, tal prática possui certas limitações, onde o *baud rate* de um canal serial definido em software tende a ser menor do que em comparação com aqueles dedicados em hardware.

### 5. Teste de resposta do sistema de controle do inversor

A resposta do sistema de controle, perante os comandos enviados pela interface, foi verificada através do monitoramento de duas variáveis internas dos DSP:

- *VspeedRef krpm*: responsável por determinar a velocidade de saída em krpm. Sendo convertida para rpm visando a sua apresentação gráfica na GUI;
- *VdcBus\_kV*: responsável por medir a tensão do barramento CC do inversor em kV [16]. Tendo seu valor de leitura convertido para V na GUI.

Tais variáveis foram lidas pela PCB de interface e repassadas para a GUI, sendo apresentadas na janela de gráficos. Desse modo, foram coletados três gráficos, todos dentro de um intervalo de amostragem de 50 s, configurados para capturar uma leitura por segundo dentro deste período (totalizando 50 pontos lidos):

- O primeiro gráfico (fig. 11) apresentou a definição de diferentes valores de velocidade dentro do intervalo delimitado, onde estes iniciaram em 300 rpm e foram escalando até 1800 rpm.

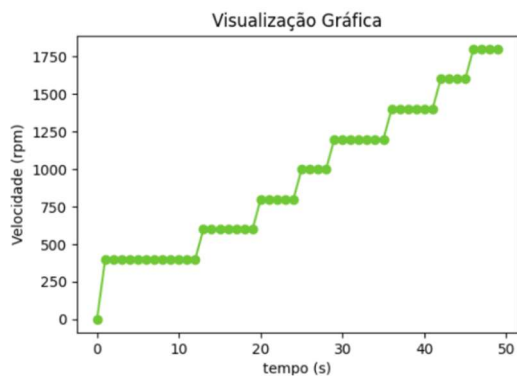


Fig. 11. Gráfico de leitura de  $V_{speedRef\_krpm}$  com diferentes valores escalonados entre 300 e 1800 rpm

- O segundo gráfico (fig. 12) verificou a atuação dos comandos de rampas de aceleração e desaceleração, ambas configuradas para ir de 0 a 1800 rpm, em um intervalo 10 s.

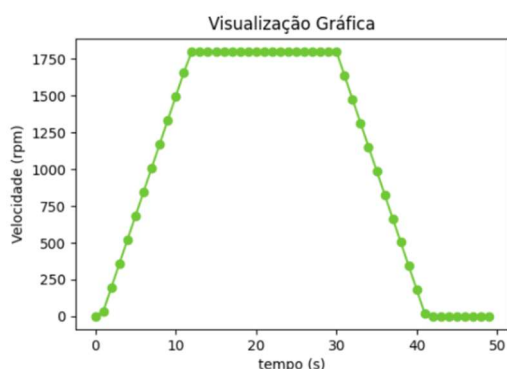


Fig. 12. Gráfico da leitura de  $V_{speedRef\_krpm}$  com a aplicação dos comandos de rampas de aceleração e desaceleração

- O terceiro e último gráfico (fig.13) buscou visualizar o valor da tensão de barramento CC do inversor, quando este acionado em sua velocidade nominal e com eixo livre.

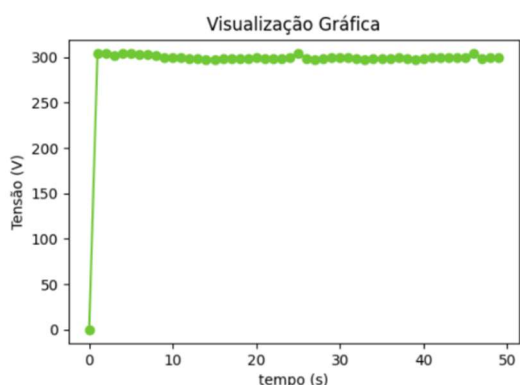


Fig. 13. Gráfico de leitura de  $V_{dcBus\_kV}$ , referente a tensão DC de barramento do inversor modular

Como resultado das leituras, pode-se validar a eficácia da resposta do inversor modular aos comandos enviados pelo sistema de interface, além de assegurar a estabilidade de ambos os canais de comunicação serial.

Nota-se ainda uma pequena discrepância quanto a resposta dos comandos de rampas, muito provavelmente causados por conta de rotinas internas em software. Entretanto, os resultados obtidos foram o suficiente para

assegurar a viabilidade destes comandos, sendo necessários apenas alguns ajustes no firmware da PCB de interface.

Quanto ao gráfico de leitura do barramento CC, os resultados apresentaram uma tensão constante um pouco acima dos 300 V, indo de acordo com as leituras realizadas com o multímetro na placa do inversor modular (fig. 14).



Fig. 14. Medição da tensão de barramento CC do inversor modular

## 6. Teste de velocidade e potência do inversor

Buscando avaliar o desempenho real do inversor modular, operando através do sistema de interface, foram realizados ensaios experimentais envolvendo a análise da velocidade do motor e da potência de entrada do dispositivo. Ambas as medições foram efetuadas sobre três condições de carga distintas, definidas pela corrente aplicada ao freio de Foucault: 0 A, 3 A e 6 A.

As medições de velocidade foram efetuadas com o auxílio de um tacômetro digital, modelo *Instrutherm ST-707*, enquanto a potência ativa de entrada foi verificada através de um wattímetro digital *Instrutherm WD-960*. Os valores obtidos em ambos os testes podem ser visualizados na tabela II a seguir.

Tabela II. Validação da leitura de velocidade do motor.

Vel. enviada pela GUI (rpm)	Resultados com o motor livre (rpm / W)	Resultados com freio atuando em 3A (rpm / W)	Resultados com freio atuando em 6A (rpm / W)
500	485,7 / 17	324,2 / 30	139,6 / 39
1000	992,1 / 37	930,5 / 73	843,9 / 112
1500	1494 / 54	1431 / 125	1332 / 215
1695	1689 / 61	1626 / 148	1518 / 260
1800	1795 / 64	1730 / 162	1619 / 283

Nota-se uma certa queda na rotação do motor à medida que se aumenta a corrente do freio de Foucault, este comportamento se dá por conta do sistema de controle do DSP estar em malha aberta. Portanto, é impossível para o sistema atual compensar a perda de velocidade sem ter um retorno de como a carga se comportou com os parâmetros definidos no controlador.

Da mesma forma, nas condições mais críticas de operação, constatou-se uma potência ativa de 283 W no sistema, por volta de 1,5 vezes maior do que a potência nominal do motor, sendo de 1/4 CV, ou aproximadamente 184 W. Esse acréscimo está associado às perdas inerentes ao sistema e ao aumento do esforço exigido sobre o motor.

Porém, como o intuito dos testes foi validar se os comandos enviados pela interface estavam sendo recebidos pelo sistema de controle, fazendo atuar a saída do inversor de forma correspondente, pode-se concluir que os resultados obtidos estão dentro do esperado.

## 7. Teste de desempenho do hardware com câmera térmica

Como etapa final de validação do sistema de interface, foi realizado um ensaio com o objetivo de avaliar o desempenho térmico da camada de hardware desenvolvida. Para isso, foi efetuada uma análise termográfica da PCI de interface, mantendo-a em operação contínua por uma hora de forma ininterrupta. Após este período, foi realizada a aquisição de uma imagem térmica, apresentada na fig. 15, por meio de uma câmera térmica *Irtech ToughCam EL*.



Fig. 15. Visão térmica da PCI de interface após uma hora de operação

A partir da imagem obtida, percebe-se que não há qualquer ponto crítico de aquecimento no hardware do sistema de interface, onde, após o período estabelecido, não foi constatado nenhum ponto com temperatura superior a 37,5 °C. Do ponto de vista eletrônico, essa faixa de temperatura é considerada baixa e não oferece risco ao hardware. Dessa forma, pode-se concluir que a PCI de interface é capaz de operar por períodos ainda maiores sem quaisquer dificuldades.

## V. CONCLUSÃO

O presente trabalho descreveu o desenvolvimento de um sistema de interface para operação do inversor de frequência modular, visando aplicações em bancadas didáticas e experimentais. O sistema foi desenvolvido a partir de uma camada de hardware, composto por um sistema microcontrolado, com duas interfaces de comunicação serial, além dos circuitos periféricos de interface, em conjunto com uma camada de software, composto por uma GUI de controle e um firmware de interface.

A integração do sistema de interface ao inversor modular permitiu explorar ainda mais as suas capacidades operacionais, agregando de forma significativa ao projeto original.

A camada de hardware desenvolvida teve todos os seus circuitos projetados e validados, atendendo aos requisitos estabelecidos. Da mesma forma, ambas as interfaces seriais do sistema de interface foram consolidadas por meio de testes de comunicação com inversor, confirmando a sua estabilidade e confiabilidade.

A GUI apresentou estrutura intuitiva e visual funcional, integrando com sucesso novas funcionalidades e modos de operação ao inversor modular. Os testes de comunicação e operação comprovaram o correto funcionamento das rotinas implementadas. Junto disso, os testes em bancada também

confirmaram a correta interpretação dos comandos enviados pelo sistema de interface, avaliando a resposta na saída do inversor modular e validando o mesmo dentro das condições experimentais estabelecidas.

Diante disso, os objetivos do trabalho foram plenamente alcançados, resultando em um dispositivo novo, com novas funcionalidades e, conseqüentemente, abrindo um novo leque de possibilidades aplicacionais.

Como perspectiva futura do projeto, prevê-se inicialmente a otimização do sistema de interface, agregando novas funcionalidades operacionais e permitindo configurar diretamente alguns parâmetros de controle do inversor, como a velocidade nominal, potência, limites de velocidade, corrente nominal e máxima e entre outras variáveis.

Junto disso, no âmbito do sistema de controle do DSP, tem-se o interesse de fechar a malha do controlador, implementando um controle vetorial ao invés do escalar atual, de modo a aprimorar o desempenho dinâmico e a precisão do controle de velocidade e torque do motor.

## REFERÊNCIAS

- [1] Procel, *Programa de concessão de bônus para substituição de motores elétricos antigos por novos mais eficientes*, 2018.
- [2] A. A. da Anunciação e J. R. Dreher, *Curva de Torque em Freio Magnético*. Trabalho de Conclusão de Curso (Graduação em Engenharia de Controle e Automação), Instituto Federal de Santa Catarina, Chapecó, 2023.
- [3] E. Balbinot e J. R. Dreher, *Conversor-Inversor Fotovoltaico Off-Grid Aplicado a Motores Trifásicos*. Trabalho de Conclusão de Curso (Graduação em Engenharia de Controle e Automação), Instituto Federal de Santa Catarina, Chapecó, 2023.
- [4] J. M. Filho, *Instalações Elétricas Industriais*, 10ª ed. Rio de Janeiro: LTC, 2023.
- [5] L. Soares, *Como Funciona um Inversor de Frequência?*, 2023.
- [6] D. S. Soares e G. Ropelato, *Aplicação de Inversores de Frequência em Sistemas de Elevação de Carga*. Trabalho de Conclusão de Curso (Graduação em Engenharia de Controle e Automação), Instituto Federal de Santa Catarina, Chapecó, 2021.
- [7] M. L. F. de Andrade e V. G. Massabni, "O desenvolvimento de atividades práticas na escola: um desafio para os professores de ciências," *Ciência & Educação (Bauru)*, vol. 17, no. 4, pp. 835–854, 2011.
- [8] R. Andrich, *Desenvolvimento de uma Plataforma para Avaliação de Desempenho de Estratégias de Acionamento de Motores Usados em Produtos da Linha Branca*. Dissertação de Mestrado, Universidade do Estado de Santa Catarina (UDESC), 2013.
- [9] Texas Instruments, *LAUNCHXL-F28027 C2000 Piccolo LaunchPad Experimenter Kit User's Guide*, SPRUHH2C – July 2012 (Revised March 2019).
- [10] Texas Instruments, *LAUNCHXL-F28027: C2000 Piccolo MCU F28027 LaunchPad Development Kit*, 2025. [Online]. Disponível em: <https://www.ti.com/tool/LAUNCHXL-F28027#description>. Acesso em: 13 jun. 2025.
- [11] Microchip Technology Inc., *ATmega328P 8-Bit AVR Microcontroller Datasheet*, Document No. 7810D-AVR-01/15.
- [12] Texas Instruments, *How to Isolate RS-485 for Smallest Size and Highest Reliability*, application brief SLLA424C – May 2022, revised Jul. 2022.
- [13] NXP Semiconductors, *AN10441 – Level shifting techniques in I2C-bus design*, Rev. 01, 18 jun. 2007.
- [14] Broadcom, *HCNR200/HCNR201 High-Linearity Analog Optocouplers Datasheet*, Rev. AV02-0886EN – July 1 2014. [Online]. Disponível em: <https://www.broadcom.com/docs/HCNR200-HCNR201-High-Linearity-Analog-Optocouplers-DS>. Acesso em: 08 nov. 2025.
- [15] R. Boylestad e L. Nashelsky, *Electronic Devices and Circuit Theory*, 11ª ed. São Paulo: Pearson, 2013.
- [16] A. Malvino e D. Bates, *Eletrônica – Volume 1*, 8ª ed. Porto Alegre: Grupo A, 2016.

## APÊNDICES

### Apêndice A – Esquemáticos dos circuitos da PCB de interface

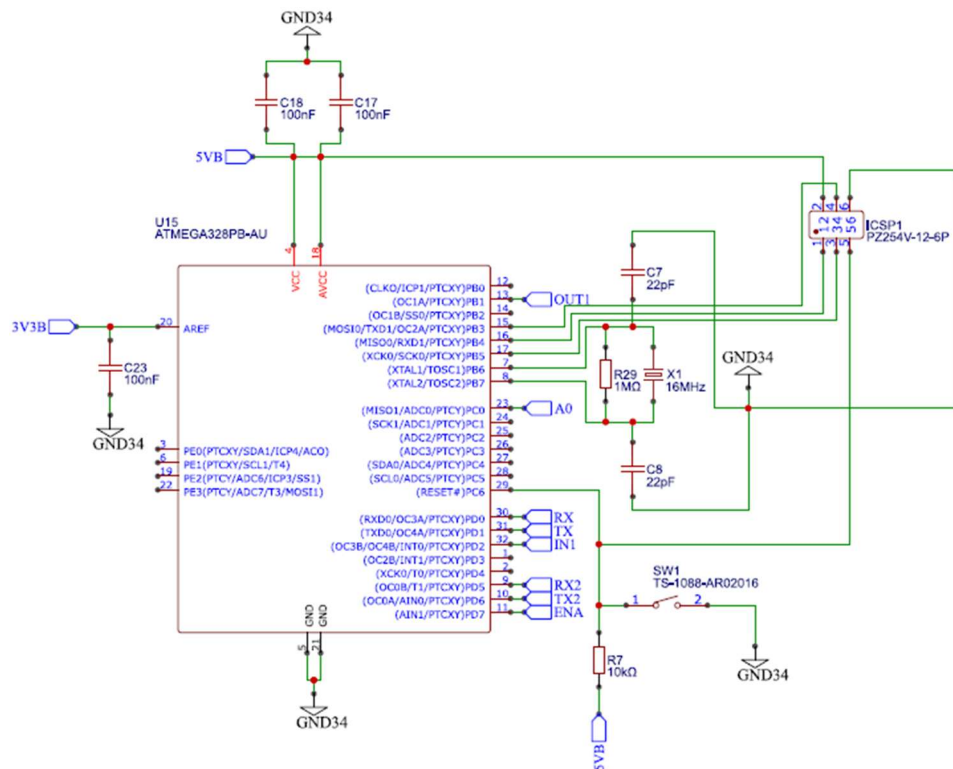


Fig. A.1. Esquemático do circuito microcontrolado *standalone* com ATmega328P.

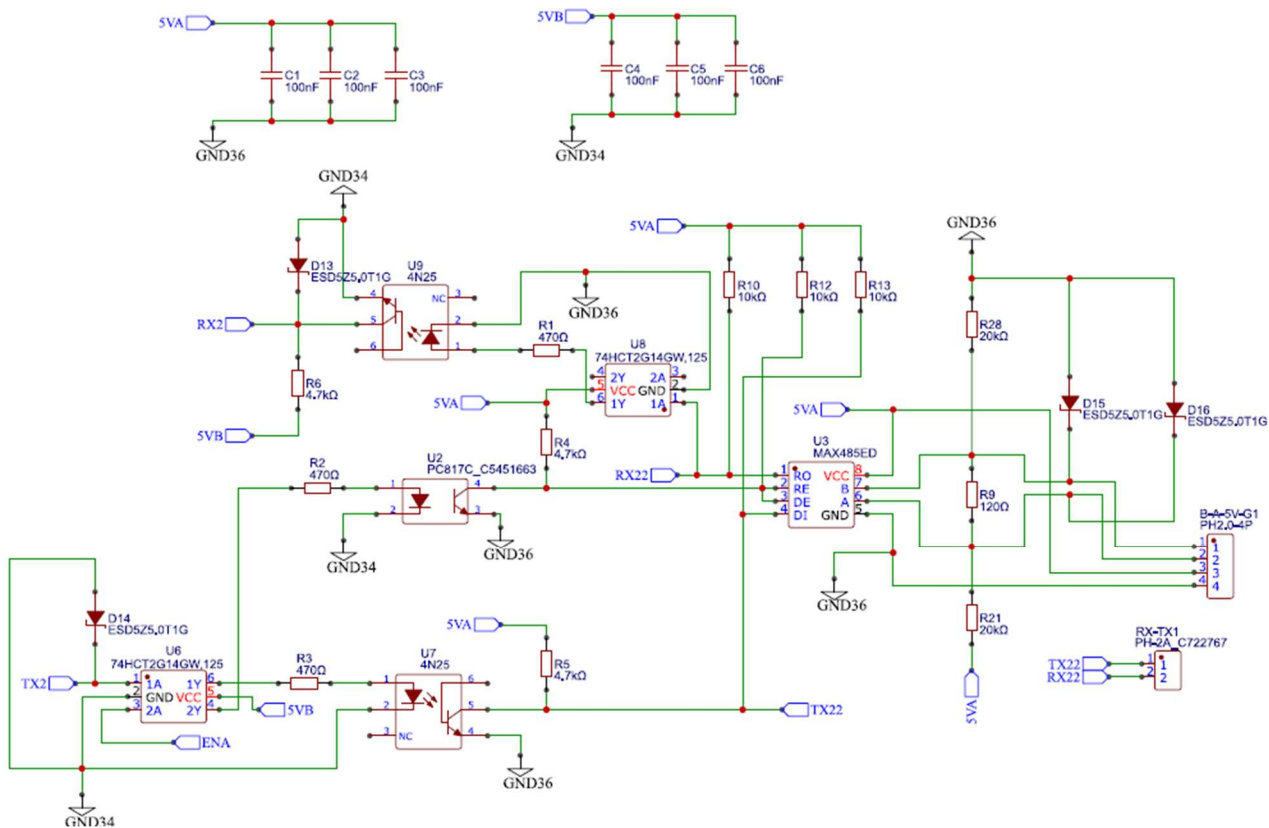


Fig. A.2. Esquemático do circuito de interface RS485

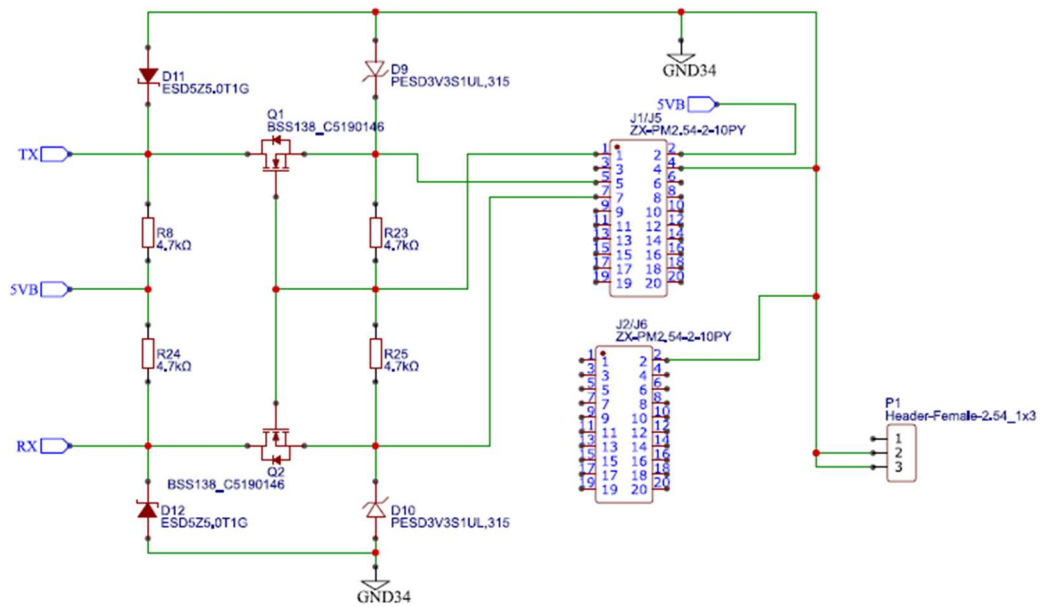


Fig. A.3. Esquemático do circuito de interface serial com o DSP

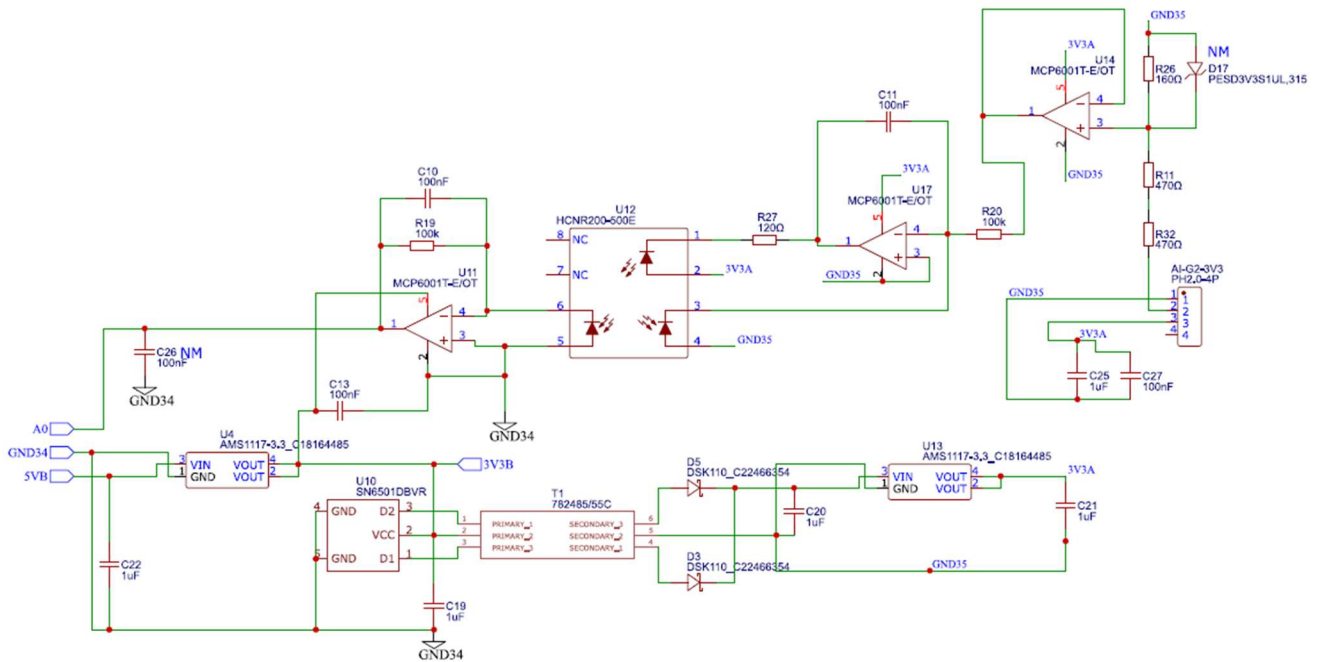


Fig. A.4. Esquemático do circuito de entrada analógica

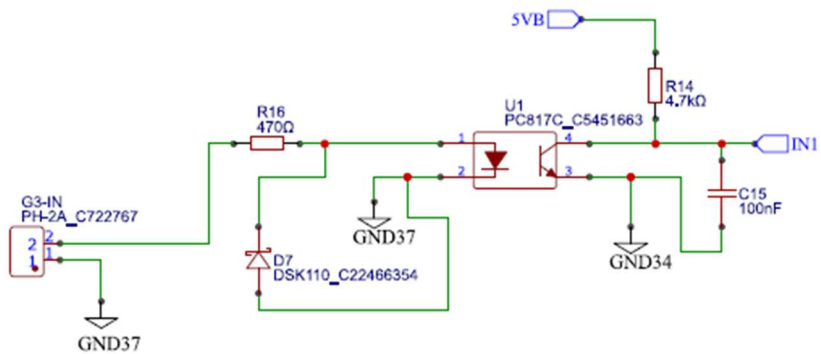


Fig. A.5. Esquemático do circuito de entrada digital

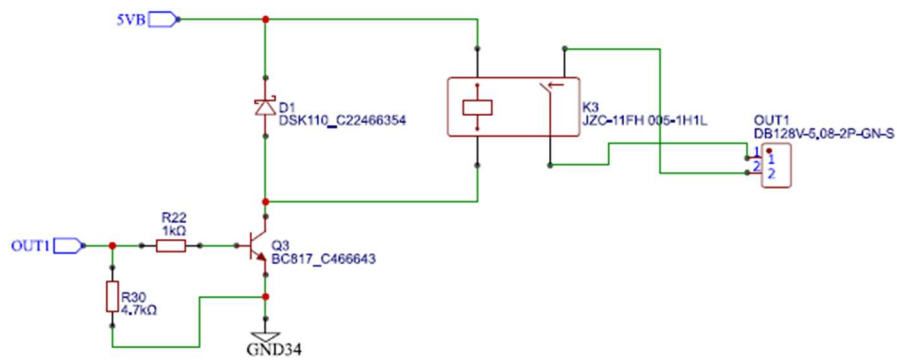


Fig. A.6. Esquemático do circuito de saída digital

Apêndice B – Janelas da GUI de controle do sistema de interface

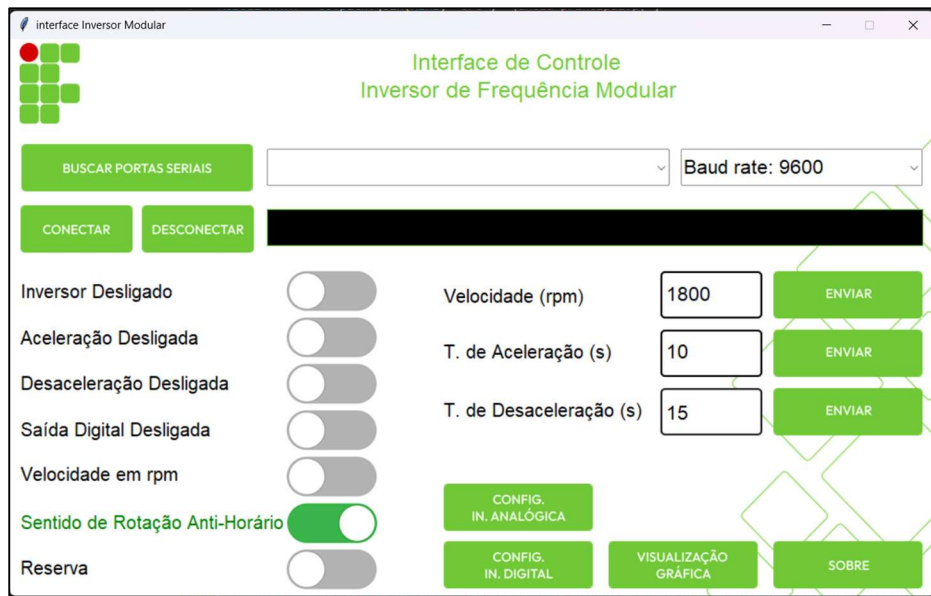


Fig. B.1. Janela principal da GUI de controle do sistema de interface

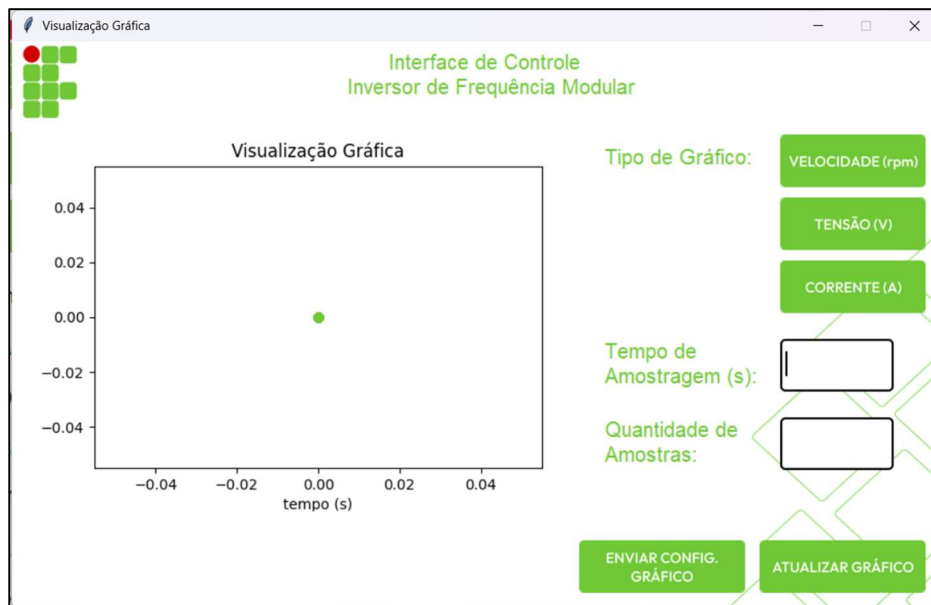


Fig. B.2. Janela de visualização gráfica da GUI de controle do sistema de interface