DESENVOLVIMENTO DE UM CONVERSOR ESTÁTICO DE POTÊNCIA DIDÁTICO MULTITOPOLOGIAS COM INTERFACE SENSÍVEL AO TOQUE

Romário de Souza Coelho[1]
Dr. Eng. Luis Sergio Barros Marques[2]
Dr. Eng. José Flávio Dums[3]

Resumo: O presente trabalho descreve o desenvolvimento de um conversor estático de potência didático multitopologias. A metodologia utilizada para o desenvolvimento do trabalho foi a construção de um protótipo físico para obtenção de resultados práticos. A topologia escolhida foi definida de modo que permitisse a operação em diferentes modos para reproduzir o funcionamento de conversores cc-cc não-isolados. Para a construção do conversor foi realizado o dimensionamento do conversor por meio das análises qualitativa e quantitativa do comportamento dos componentes utilizados no circuito. Com o intuito de permitir o manuseio interativo do protótipo, foram disponibilizados pontos de teste, nos quais o usuário pode medir tensão e corrente nos componentes de potência do circuito. Além do desenvolvimento da etapa de potência, também foi implementada uma interface homem-máquina utilizando uma tela sensível ao toque para que o usuário possa definir os parâmetros de operação. A fim de gerar os sinais de comando para a operação do conversor e controlar a interface, foi utilizado o Arduino Due® como unidade de processamento central. Os resultados práticos validam o funcionamento do protótipo para que possa ser utilizado como uma ferramenta auxiliar para o estudo experimental do comportamento dos conversores de potência.

Palavras-chave: Conversores estáticos; Eletrônica de Potência; Recurso didático.

1 INTRODUÇÃO

Os Conversores Estáticos de Potência (CEPs) estão presentes em praticamente todos os sistemas elétricos modernos, sendo essenciais para o controle de energia em aplicações que vão desde a eletrônica de consumo até sistemas de transmissão de alta potência. Segundo Barbi (2005), os CEPs desempenham papel fundamental no controle e processamento eficiente da energia elétrica. O domínio de seu funcionamento, dimensionamento e controle é, portanto, crucial na formação de engenheiros e técnicos.

A aprendizagem teórica em eletrônica de potência é um pilar, mas o entendimento prático do comportamento das diferentes topologias sob diferentes regimes de chaveamento consolida o conhecimento. No entanto, a oferta de plataformas didáticas que unem flexibilidade de estudo e segurança de operação ainda é um desafio. Muitos laboratórios dependem de equipamentos limitados a uma única topologia ou que não oferecem uma interface amigável para manipulação de parâmetros, o que pode restringir a experiência de aprendizado.

De acordo com (SOUZA, 2007), a utilização de recursos didáticos permite que os alunos tenham uma melhor compreensão dos conteúdos teóricos abordados em sala de aula. Já (FREITAS, 2013), diz que uma das principais funções do material

[1] Discente do curso de Engenharia Elétrica do Instituto Federal de Santa Catarina. romario.c08@aluno.ifsc.edu.br.
[2] Docente do curso Engenharia Elétrica do Instituto Federal de Santa Catarina. luisbm@ifsc.edu.br.
[3] Docente do curso Engenharia Elétrica do Instituto Federal de Santa Catarina. joseflavio@ifsc.edu.br.

didático é, também, dinamizar a aula, aguçando a curiosidade do aluno, despertando sua atenção para o que vai ser tratado naquele momento. Portanto, o desenvolvimento de um protótipo físico de um CEP tem muito a contribuir com o processo de ensino-aprendizagem, para as disciplinas que abordam o funcionamento teórico destes equipamentos.

Diante dessa lacuna e da importância da experimentação, o objetivo central deste trabalho é o desenvolvimento de um Conversor Estático de Potência Didático Multitopologias com Interface Sensível ao Toque. O projeto visa fornecer uma ferramenta auxiliar de ensino que permita a verificação prática e segura do funcionamento de três topologias cc-cc não-isoladas (*Buck, Boost e Buck-Boost* não-inversor). Para isso, a metodologia envolveu a construção da etapa de potência, circuitos auxiliares e a implementação de uma Interface Homem-Máquina (HMI) intuitiva para manipulação dos parâmetros de operação, controlada por um Arduino Due®.

Este artigo está estruturado da seguinte forma: a seção 2 apresenta a fundamentação teórica pertinente aos conversores cc-cc e ao sistema de interface e gerenciamento. A seção 3 detalha a metodologia de desenvolvimento, incluindo o dimensionamento do conversor, a construção do hardware e a implementação da HMI. A seção 4 demonstra os resultados práticos obtidos com o protótipo, validando o equipamento como ferramenta didática. Por fim, a seção 5 apresenta as conclusões do trabalho e sugere direções para estudos futuros.

2 FUNDAMENTAÇÃO TEÓRICA

Esta seção apresenta o embasamento teórico para a compreensão do projeto do conversor didático. Inicialmente, são abordadas as diferentes formas de classificação dos CEPs. Em seguida, o foco é direcionado aos conversores cc-cc não-isolados, com a análise detalhada da topologia multitopologias adotada, incluindo as equações de ganho estático. Por fim, são introduzidos os conceitos de Modulação por Largura de Pulso (PWM) e a arquitetura da Interface Homem-Máquina (HMI) utilizada.

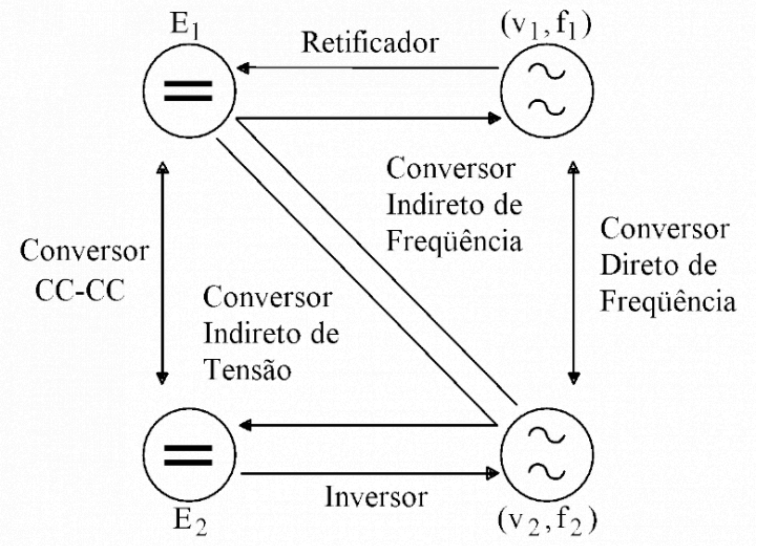
2.1 Conversores Estáticos de Potência

Os CEPs são sistemas que empregam elementos passivos (indutores, capacitores e resistores) e ativos (interruptores semicondutores) tais como diodos e transistores, para realizar o tratamento eletrônico da energia elétrica (BARBI, 2006). De acordo com Rashid (2014), os dispositivos semicondutores de potência podem ser operados como chaves aplicando-se sinais de controle nos terminais destes. A saída pretendida é obtida variando-se o tempo de condução desses dispositivos de chaveamento.

Existem algumas formas de classificação dos CEPs. Uma delas pode ser em relação à natureza da energia - corrente alternada (ca) ou contínua (cc) - na entrada e/ou saída do circuito. O diagrama apresentado na Figura 1 ilustra as possibilidades de conversão de energia.

Outra classificação possível para os CEPs é pela isolação galvânica ou não entre entrada e saída do circuito. Além disso, a diferença entre o nível de tensão na entrada e na saída do circuito permite classificar o CEP como abaixador ou elevador.

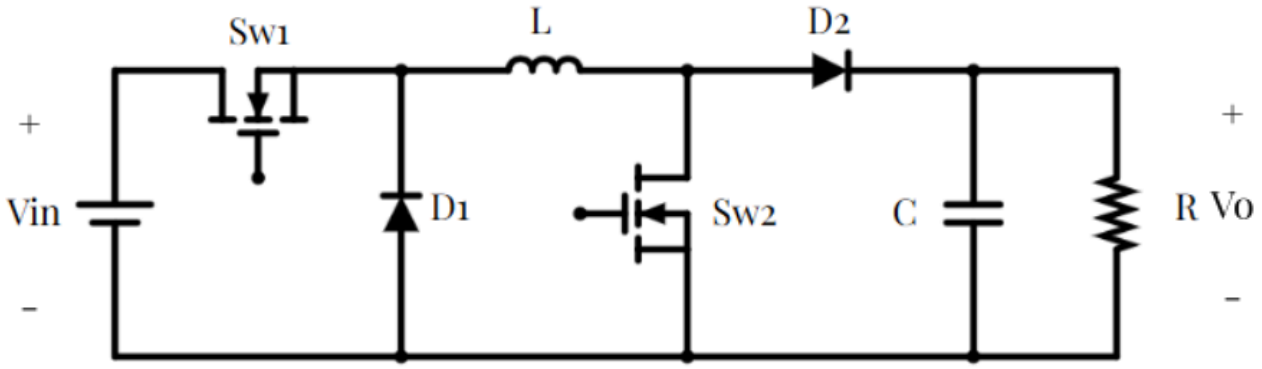
Figura 1 - Classificação dos CEPs em relação à natureza da energia processada



Fonte: Barbi (2005)

No caso do trabalho em questão optou-se por utilizar uma topologia não-isolada cc-cc abaixador/elevador que permitisse a verificação prática do funcionamento de três topologias conhecidas: *buck, boost e buck-boost* não-inversor. A etapa de potência deste conversor é mostrada na Figura 2.

Figura 2 - Topologia implementada



Fonte: Adaptado de Ma et.al. 2009.

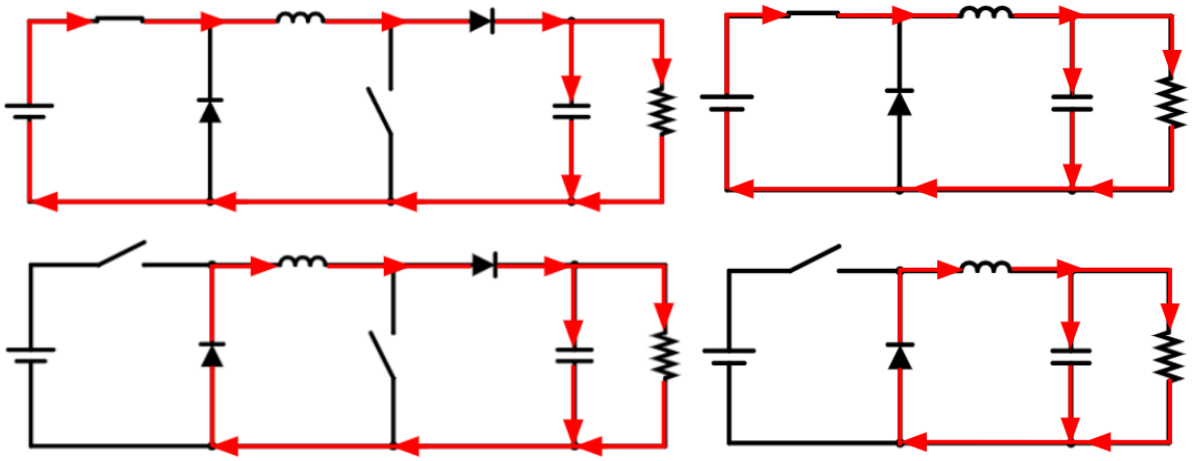
2.2 Análise do circuito proposto

A topologia adotada neste trabalho (Figura 2) é composta por dois interruptores controlados (Sw1 e Sw2), dois diodos (D1 e D2) um indutor (L) e o capacitor de saída (C), que possibilitam a operação em três modos distintos definidos pela estratégia de comutação dos dispositivos semicondutores.

Todas as análises realizadas a seguir consideram componentes ideais e o modo de condução contínua da corrente no indutor.

Para operar no modo buck, a chave Sw1 estará comutando ao longo do tempo de acordo com a razão cíclica enquanto a chave Sw2 estará aberta permanentemente. Dessa forma, para este modo, o circuito irá operar conforme a Figura 3a. A título de comparação, a Figura 3b exibe as etapas de operação para um conversor buck convencional

Figura 3 - a) Etapas de operação do conversor no modo buck. b) Etapas de operação de um conversor buck convencional.

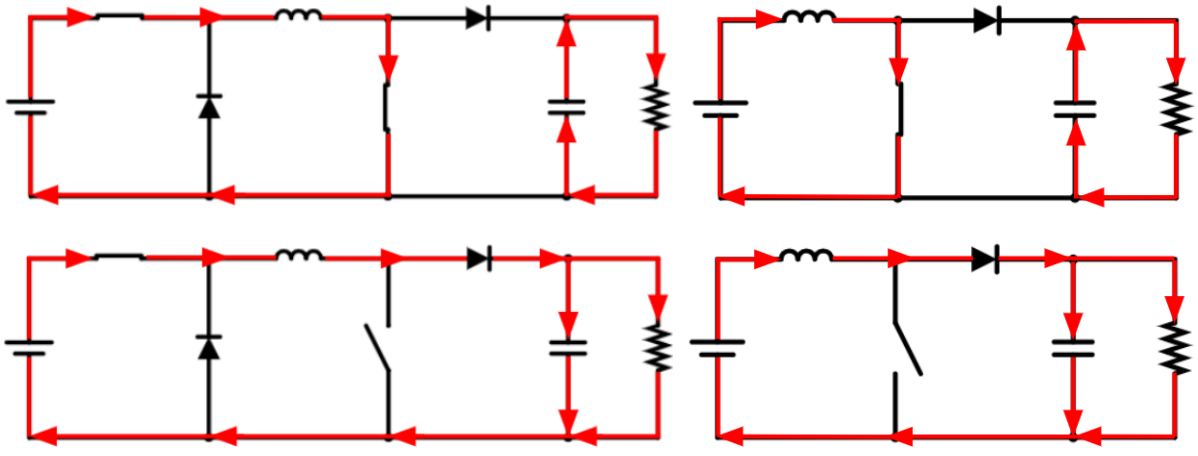


a) b)

Fonte: Autores.

Para operação no modo boost, é necessário comutar Sw2 ao longo do tempo de acordo com a razão cíclica enquanto que Sw1 estará fechada permanentemente. A Figura 4a mostra a circulação de corrente para as duas etapas de operação do conversor no modo boost. Para comparar com o conversor boost convencional, as duas etapas de operação do mesmo conversor são exibidas na Figura 4b.

Figura 4 - a) Etapas de operação do conversor no modo boost. b) Etapas de operação de um conversor boost convencional.

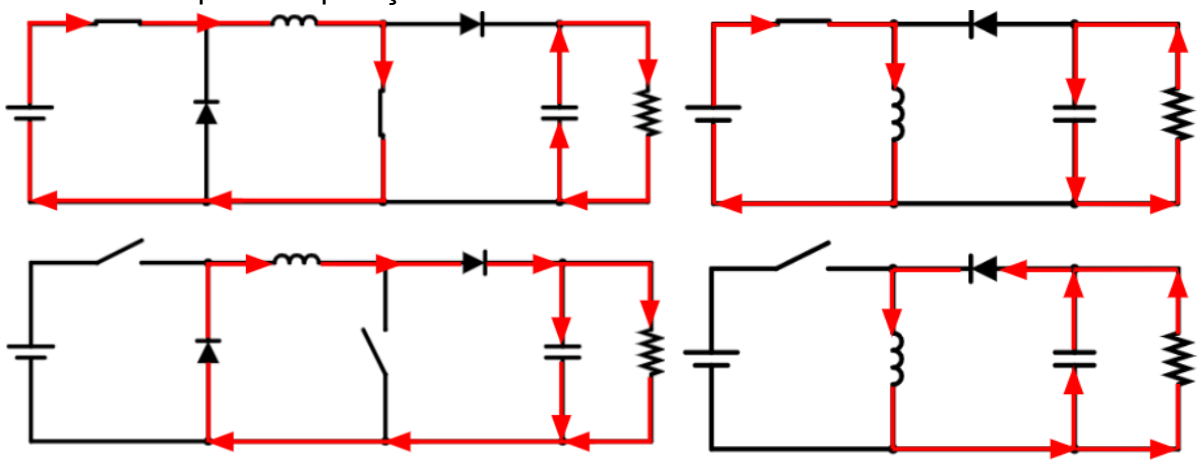


a) b)

Fonte: Autores.

Para que o conversor opere no modo buck-boost não-inversor, é necessário que haja o chaveamento simultâneo dos interruptores de potência do circuito de acordo com a razão cíclica. A Figura 5a mostra a circulação de corrente nas duas etapas de operação para este modo. É possível comparar este modo com a topologia buck-boost convencional, que é mostrada na Figura 5b. Um ponto a ser ressaltado é que, de modo diferente do conversor tradicional, o modo buck-boost do conversor utilizado não inverte a polaridade da tensão de saída, mantendo a mesma referência da entrada.

Figura 5 - a) Etapas de operação do conversor no modo buck-boost não-inversor. b) Etapas de operação de um conversor buck-boost convencional.



a) b)

Fonte: Autores.

Conforme pode ser observado pelas etapas de operação do conversor para os três modos propostos, exibidas nas Figuras 3 a 5, o comportamento do conversor é similar ao funcionamento dos respectivos conversores tradicionais, portanto, o dimensionamento dos componentes do circuito pode ser feito através das equações utilizadas para o projeto dos mesmos conversores. Desta forma, seguiu-se o procedimento de projeto proposto por Barbi (2005) e Barbi e Martins (2006). As equações para o dimensionamento do indutor e do capacitor para cada conversor são mostradas na Tabela 1.

Tabela 1 – Equações para o dimensionamento dos elementos passivos do conversor

Componente	**Conversor**	**Equação**
Capacitor	Buck	$C = \frac{D.Io}{f.\Delta Vc}$
	Boost	
	Buck-boost	
Indutor	Buck	$L = \frac{Vin(1-D)}{4.f.\Delta iL}$
	Boost	$L = \frac{D.Vin}{f.\Delta iL}$
	Buck-boost	

Os componentes semicondutores são dimensionados através da equação do valor eficaz e médio de corrente. Considerando que a ondulação de corrente é mínima no indutor, isso se reflete na corrente que circula pelos componentes ativos. Desta forma, o valor eficaz e médio da corrente nestes componentes são calculados através das equações 1 e 2.

$$Ief = Imax.\sqrt{D} \quad (1)$$

$$Imed = Imax.D \quad (2)$$

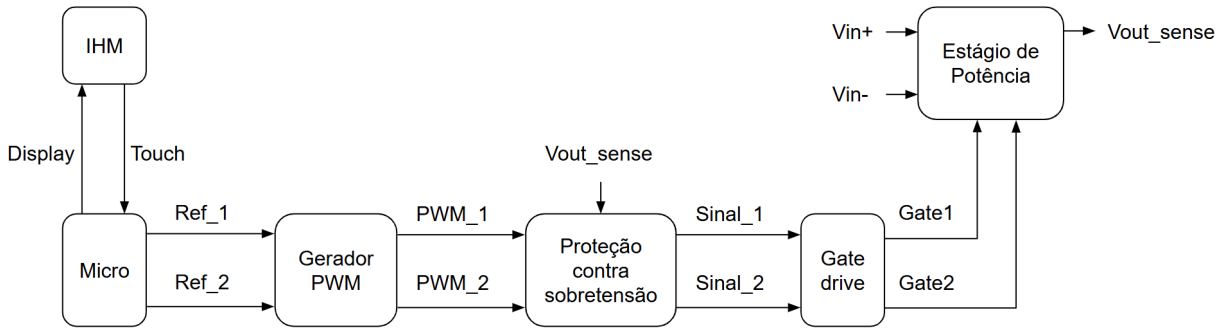
O valor da razão cíclica depende da relação desejada de tensão de entrada e saída. O valor máximo de corrente no caso deste trabalho será determinado pela corrente máxima da fonte de alimentação.

Como a aplicação do conversor desenvolvido neste trabalho será em aulas práticas onde os alunos poderão instrumentar o conversor para medição, serão utilizados resistores *shunt* para medição indireta da corrente sobre os diversos componentes da etapa de potência. Para dimensionar a resistência a ser utilizada, utiliza-se a lei de Ohm, determinando-se a queda de tensão máxima admissível para que não haja uma queda de tensão elevada no resistor, mas que ao mesmo tempo, permita a medição da corrente que percorre o componente em medição.

2.3 Funcionamento geral do protótipo

Para uma melhor compreensão do funcionamento do protótipo implementado, a Figura 6 exibe o diagrama de blocos para o sistema.

Figura 6 - Diagrama de blocos do protótipo implementado.



Fonte: Autores.

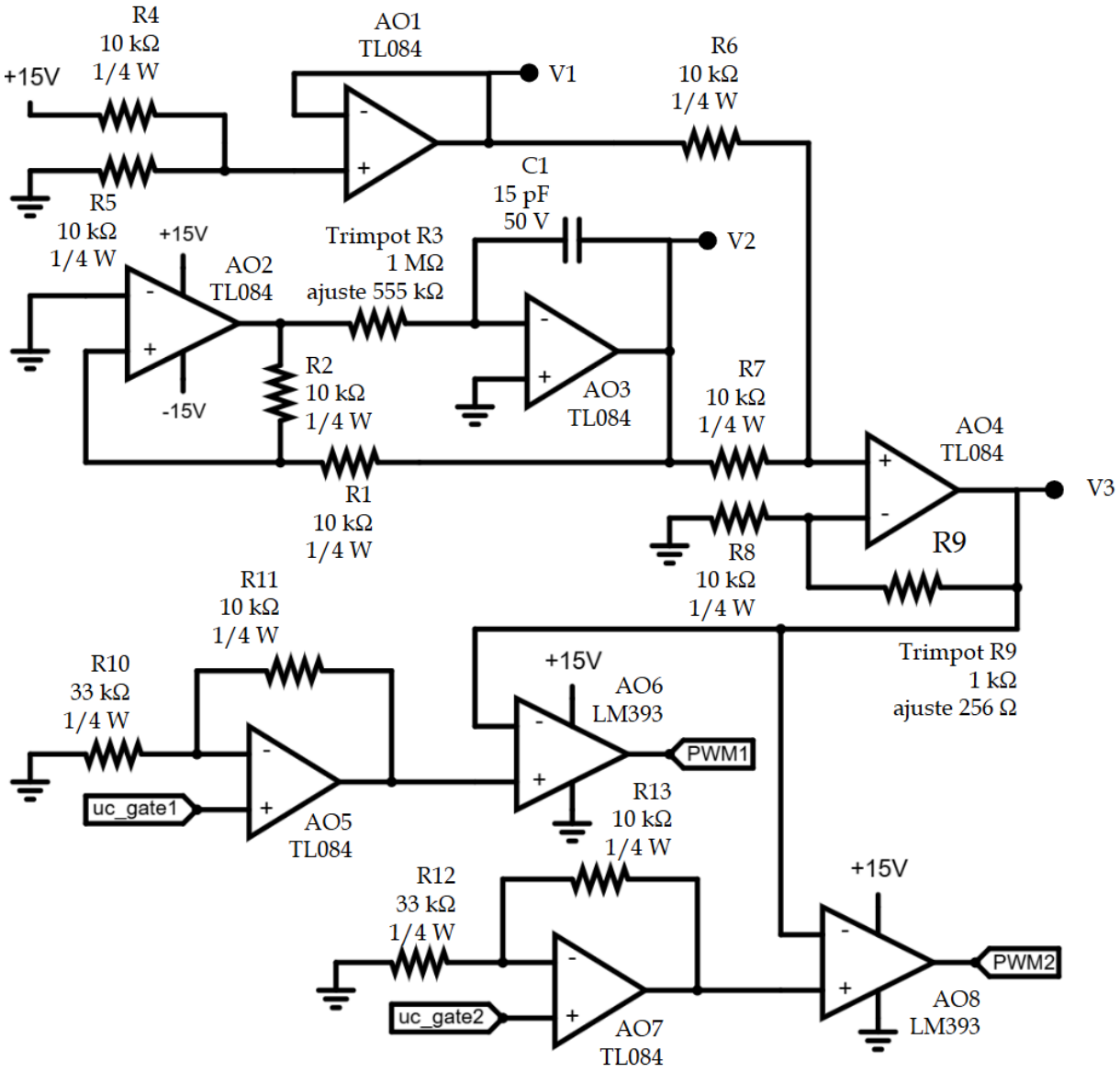
O sistema é composto pelos blocos: IHM, cuja função é exibir as informações e receber os parâmetros informados pelo usuário. A função do microcontrolador é receber os parâmetros da IHM e enviar as referências para cada sinal com modulação por largura de pulso (PWM) gerado. O gerador de sinal PWM recebe a referência do micro e gera os pulsos com a razão cíclica correspondente. Este sinal é enviado para o circuito de proteção contra sobretensão que monitora a tensão de saída do circuito de potência e envia os sinais PWM recebidos para o circuito de gate drive (acionamento dos transistores de potência). Este último circuito envia os sinais para os transistores de potência para operar na topologia escolhida e com o valor de razão cíclica adequado. O estágio de potência é onde se encontra o circuito principal apresentado na Figura 2.

Para o funcionamento adequado e seguro do conversor foram projetados circuitos auxiliares para as funções de geração de sinal PWM, acionamento dos transistores de potência e proteção contra sobretensão na saída.

2.3.1 Circuito de geração de sinal PWM

O circuito de geração de sinal PWM que será utilizado para acionamento dos interruptores do estágio de potência do circuito principal é constituído por um gerador de onda triangular, um sinal de referência e um comparador. Este circuito é mostrado na Figura 7.

Figura 7 - Circuito gerador de sinal PWM.



Fonte: Autores.

O circuito de geração de onda triangular é baseado em amplificadores operacionais em uma configuração composta por um oscilador (AO2) e um integrador (AO3) em série. Desta forma, a saída intermediária do circuito é uma onda quadrada, enquanto a saída é uma onda triangular.

Os valores de pico positivo e negativo do circuito são determinados tanto pela relação de resistências utilizadas, quanto pela tensão de alimentação do amplificador operacional. As equações 3 e 4 para o dimensionamento do circuito são fornecidas por Malvino e Bates (2016).

$$Vpico = \frac{R1}{R2} Vsat \quad (3)$$

$$f = \frac{R2}{4.R1.R3.C1} \quad (4)$$

Onde:
Vpico = Tensão máxima da onda triangular [V]
Vsat = Tensão de saturação do amplificador operacional [V]
f = Frequência de oscilação da onda triangular [Hz]

A forma de onda obtida na saída do circuito é enviada para um somador (AO4) que irá deslocar a forma de onda para um nível cc diferente de zero. A outra entrada do somador é fornecida por um divisor de tensão (R4 e R5) com *buffer* (AO1) que gera o nível de tensão para o deslocamento da tensão triangular. Para o dimensionamento dos resistores foi utilizada a equação do somador não-inversor fornecida por Pertence Jr (2003), considerando que os resistores R6 e R7 possuem o mesmo valor.

A saída da onda triangular com deslocamento de nível é enviada para dois comparadores (AO6 e AO8), um para cada transistor de potência. A outra entrada de cada comparador (uc_gate1 e uc_gate2) é gerada no Arduino Due® por meio das saídas DAC0 e DAC1. Essas saídas passam por amplificadores não-inversores (AO5 e AO7) para ajuste do valor de acordo com os limites de tensão da onda triangular.

As formas de onda obtidas na saída de cada comparador (PWM1 e PWM2) são enviadas para o circuito de proteção contra sobretensão de saída.

2.3.2 Circuito de proteção contra sobretensão de saída

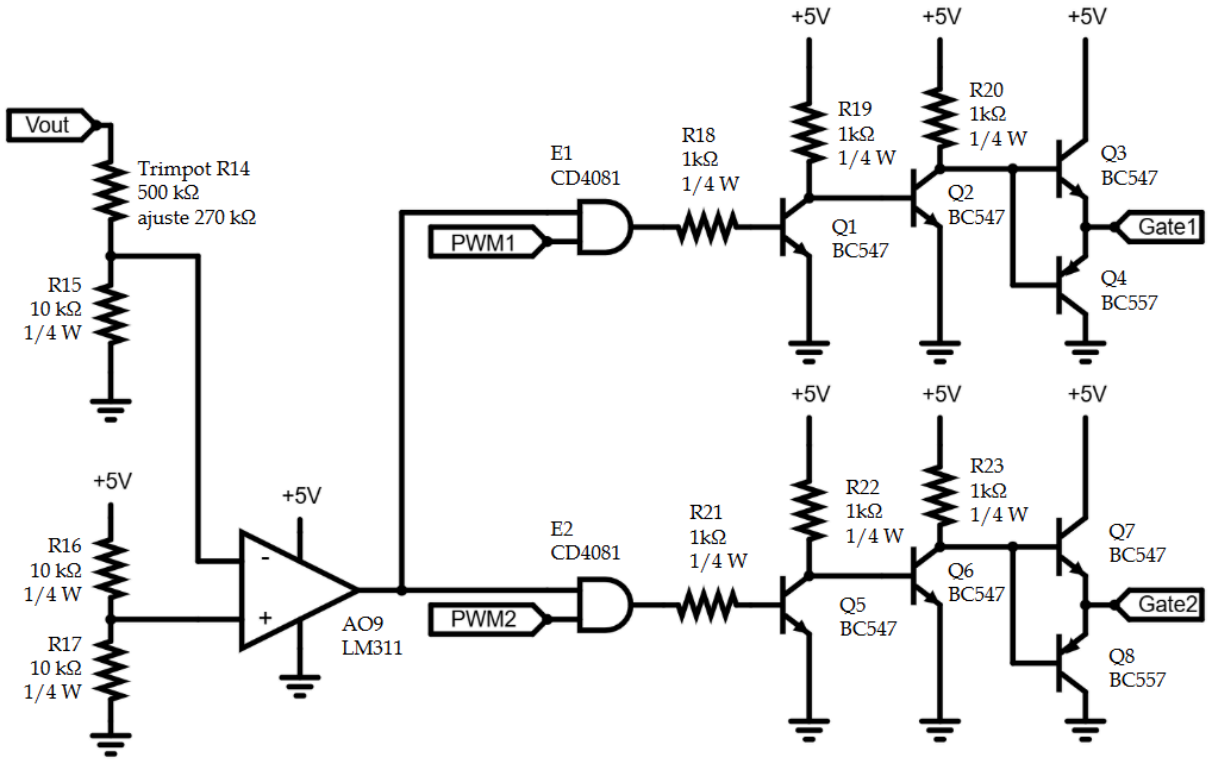
Devido ao fato de que o conversor pode operar como elevador de tensão, foi projetado um circuito para monitorar a tensão de saída e desativar o sinal PWM que aciona os transistores de potência do circuito. Dessa forma, não há risco de danificar os capacitores de saída por sobretensão. O circuito para proteção contra sobretensão é exibido na Figura 8.

O princípio de funcionamento do circuito se baseia no comparador de tensão. Uma das entradas é uma referência de tensão (R16 e R17) que, ao ser ultrapassada pela tensão de saída (R14 e R15), leva a saída do comparador (AO9) para nível lógico baixo. Esse sinal é enviado para uma porta lógica E (E1 e E2) que recebe na outra entrada o sinal PWM para acionamento do respectivo transistor de potência (PWM1 e PWM2).

Devido à necessidade de tensão e corrente do circuito seguinte, foi necessária a utilização de transistores na configuração *totem-pole* e respectivos transistores de acionamento, pois a porta lógica não se mostrou suficiente para fornecer a potência necessária.

Para dimensionamento dos resistores do circuito comparador, foram utilizadas as equações do divisor de tensão. Já para os circuitos *totem-pole* foram utilizadas as equações do transistor considerando a operação como chave, ou seja, para as regiões de corte saturação.

Figura 8 - Circuito de proteção contra sobretensão na saída.



Fonte: Autores.

2.3.3 Circuito de acionamento dos transistores MOSFET

Para fazer o correto acionamento dos transistores MOSFET de potência do circuito, se faz necessário o uso de circuitos de acionamento para gerar os sinais de comando que serão enviados ao terminal de *gate* do componente. Este circuito deve possuir potência suficiente para garantir a operação do transistor na região desejada e na frequência escolhida para operação. O Circuito desenvolvido é mostrado na Figura 9.

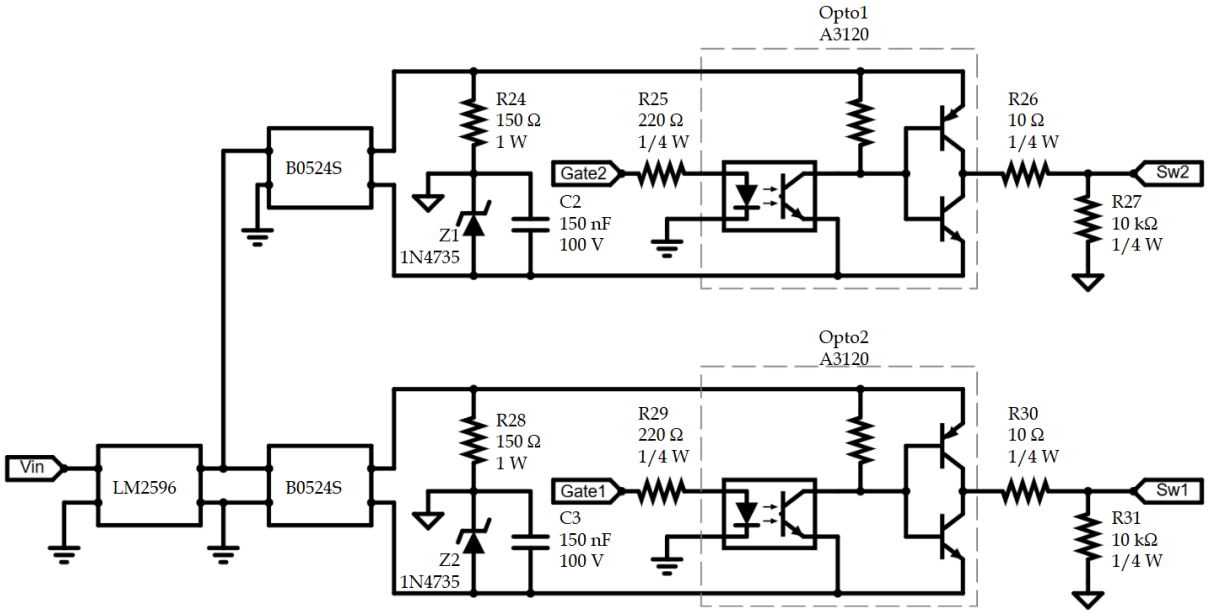
Devido ao fato de o transistor Sw1 estar em uma conexão *high-side*, ou seja, não estar referenciado ao GND do circuito, se faz necessário o desenvolvimento de um circuito de comando isolado para este componente.

O acionamento de transistores em configuração isolada é amplamente abordado na literatura, dado seu impacto na correta operação destes dispositivos. Diversas técnicas foram desenvolvidas para garantir essa isolação, sendo as mais comuns o uso de transformadores de pulso, capacitores de bootstrap e de optoacopladores.

O uso de transformadores de pulso é amplamente recomendado para aplicações que exigem isolamento e potência de acionamento. Estudos como o de Nguyen, Crebier e Jeannin (2013), demonstram que essa abordagem proporciona um acionamento robusto e confiável. No entanto, o transformador ocupa um volume considerável no projeto, além de limitações no que se refere à frequência máxima de operação.

O uso de capacitores de bootstrap é uma alternativa viável para topologias que permitem a recarga periódica do capacitor. Conforme discutido por Ali et. al. (2010), essa abordagem é simples e eficiente, no entanto apresenta limitações quando a chave de potência permanece ligada por longos períodos.

Figura 9 - Circuito de comando para os transistores de potência



Fonte: Autores

Segundo Anurag e Nath (2022), os optoacopladores são amplamente utilizados em circuitos de acionamento isolado, pois oferecem excelente isolamento e resposta rápida. Uma desvantagem desta estratégia é a necessidade de utilização de fonte de alimentação com referência distinta do circuito de potência.

Frente às opções expostas acima, optou-se por utilizar um circuito com optoacoplador (Opto1 e Opto2), pois é um componente de baixo custo, volume reduzido e de fácil implementação. Para gerar a referência isolada necessária para o optoacoplador, foi utilizado um conversor isolador cc-cc (Boost_iso1 e Boost_iso2).

Para obter a tensão de alimentação do conversor isolador cc-cc, foi utilizado um conversor *buck* auxiliar (Buck_aux) que recebe tensão diretamente do estágio de potência principal. Desta forma, mesmo que a tensão na entrada varie, dentro de uma gama de valores, a tensão na entrada do conversor isolador permanecerá estável.

Com o intuito de obter uma tensão adequada para o acionamento do transistor, foi implementado um circuito com diodo zener, resistor limitador e capacitor (R24, Z1, C2 e R28, Z2, C3) assim, é aplicado no respectivo *gate* um valor de tensão positivo para o acionamento e um valor negativo na desativação. Para dimensionamento dos resistores R24 e R28 são utilizadas as equações 5 e 6.

$$Rmax < \frac{Vin - Vz}{Izmin} \quad (5)$$

$$Rmin > \frac{Vin - Vz}{Izmax} \quad (6)$$

Onde:
Rmax = Resistor máximo para o diodo zener [Ω]
Rmin = Resistor mínimo para o diodo zener [Ω]
Vin = Tensão de alimentação do circuito resistor-zener [V]
Vz = Tensão de zener [V]

Izmin = Corrente de zener mínima [A]
Izmax = Corrente de zener máxima [A]

Para dimensionar os capacitores C2 e C3, é utilizada a equação da constante de tempo do circuito resistor-capacitor. Considerando que o valor da constante de tempo é suficiente para fornecer energia em cada ciclo de chaveamento, chega-se à equação 7.

$$C_{2,3} = \frac{1}{f.R_{24,28}} \quad (7)$$

Além dos componentes citados, são utilizados ainda dois resistores para controle da carga (R26 e R30) e para evitar que o terminal de *gate* do MOSFET fique flutuando (R27 e R31). Para dimensionar o valor de R26 e R30, pode-se utilizar a equação 8.

$$R_{26,30} = -\frac{tr}{Ciss.ln(1-\frac{VGS}{Vaux})} \quad (8)$$

Onde:
$R_{26,30}$ = Resistor limitador de gate [Ω]
tr = tempo de subida do transistor escolhido [s]
Ciss = Capacitância de entrada do transistor escolhido [F]
VGS = Tensão entre gate e source [V]
Vaux = Tensão entre pulso positivo e negativo [V]

Os resistores R27 e R31 são utilizados para evitar a flutuação do gate quando este estiver desativado. Para esta aplicação é utilizado um valor de 10kΩ.
Para o dimensionamento dos resistores R25 e R29 é utilizada a equação 9.

$$R_{25,29} = \frac{Vgate-Vled}{Iled} \quad (9)$$

Onde:
$R_{25,29}$ = Resistor limitador do led do opto [Ω]
Vgate = Tensão na saída do totem-pole [V]
Vled = Tensão do led do opto [V]
Iled = Corrente do led do opto [A]

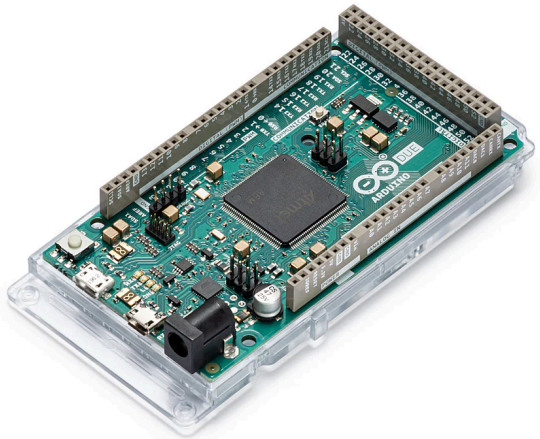
O circuito de comando para os transistores de potência é exibido na Figura 8. Vale ressaltar que o terminal de dreno do MOSFET pode estar posicionado em qualquer ponto do circuito, uma vez que o sinal que chega até este terminal é isolado.

2.4 Sistema de gerenciamento e interface

Para fazer o controle do funcionamento do conversor, foi utilizada a placa de desenvolvimento Arduino Due®. Esta placa utiliza o processador Atmel SAM3XE ARM Cortex-M3 de 32 bits. Além disso, possui 54 pinos de entrada/saída digital, 12

entradas analógicas e 2 DACs. Ainda possui diversos protocolos de comunicação, dentre eles o protocolo *serial-peripheral interface* (SPI) utilizado para integração com o sistema empregado para interface com tela sensível ao toque. A Figura 10 mostra o modelo utilizado.

Figura 10 - Placa utilizada para gerenciamento



Fonte: https://store.arduino.cc/cdn/shop/files/A000062_01.iso_1000x750.jpg?v=1727098248

Conforme mencionado anteriormente, para a interface com o usuário foi utilizada uma tela sensível ao toque. A Figura 11 mostra o modelo ST7789v de 2.8 polegadas utilizado.

Figura 11 - Tela sensível ao toque utilizada para interface



Fonte: https://ae04.alicdn.com/kf/Sf23494c4414b4616977df2bc630661e9u.jpg

3 METODOLOGIA

Nesta seção são apresentados os procedimentos aplicados para a definição dos componentes a serem utilizados no conversor implementado, bem como o procedimento de construção, integração do sistema e os testes de validação.

Inicialmente, foram definidas as especificações do projeto, que são exibidas na Tabela 2.

Tabela 2 – Especificações do projeto

Parâmetro	Símbolo	Valor
Tensão de entrada	Vin	10 a 30 V
Tensão de saída	Vout	80 V Máx
Potência máxima	Pmáx	90 W
Frequência de chaveamento	fs	30 kHz
Ondulação de corrente no indutor	ΔiL	10%
Ondulação de tensão no capacitor	ΔVc	1%

Cabe ressaltar que a potência máxima é obtida considerando a tensão máxima de entrada, haja vista que será utilizada uma fonte de bancada ajustável para alimentar o circuito, cuja corrente máxima é 3A.

3.1 Componentes da etapa de potência

Para o dimensionamento dos componentes passivos, foram utilizadas as equações apresentadas na Tabela 1. Os valores máximos obtidos para cada componente são 1000μH e 300μF no indutor e capacitor respectivamente. O indutor foi fabricado manualmente e para a capacitância total de saída foram escolhidos 3 capacitores eletrolíticos de 100μF x 100V.

Os componentes semicondutores de potência são dimensionados através das equações 1 e 2. A razão cíclica utilizada para o cálculo é aquela na qual os maiores esforços de corrente possível são obtidos em cada componente. A tensão máxima nestes componentes é determinada pelos valores máximos na entrada e saída do circuito a depender do componente. A Tabela 3 mostra os esforços de tensão e corrente nos componentes do circuito considerando todas as topologias possíveis.

Tabela 3 – Esforços de tensão e corrente nos semicondutores de potência

(continua)

Parâmetro	Componente	Valor
Corrente eficaz	Sw1	3 A
Corrente média		3 A
Tensão máxima		30 V

(conclusão)

Corrente eficaz	Sw2	3 A
Corrente média		3 A
Tensão máxima		80 V
Corrente eficaz	D1	3 A
Corrente média		3 A
Tensão máxima		30 V
Corrente eficaz	D2	3 A
Corrente média		3 A
Tensão máxima		80 V

Diante dos valores encontrados, por disponibilidade optou-se por utilizar o modelo IRF644 que possui tensão máxima de 250 V e corrente máxima de 14 A para os transistores e MBR20100CT com tensão máxima de 100V e corrente máxima de 20A para os diodos.

O resistor *shunt* utilizado para medição de corrente foi dimensionado de acordo com a lei de Ohm. Considerando que a queda de tensão máxima admissível é de 300 mV, obtém-se uma resistência máxima de 100 mΩ e a potência desse resistor será de 900 mW. Na prática, por disponibilidade, foi utilizado um resistor com potência de 5 W.

3.2 Sistema de gerenciamento e interface

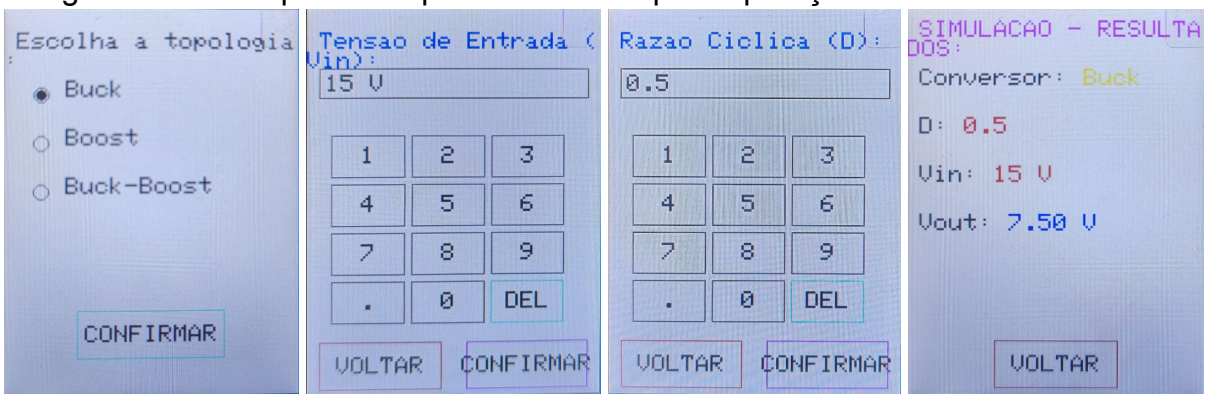
Para o funcionamento do sistema de gerenciamento e interface, foi desenvolvido um código para criar telas a serem exibidas para que o usuário possa escolher a topologia desejada e definir os valores de tensão de entrada e razão cíclica desejada, além disso, foi desenvolvida também uma tela onde mostra os valores escolhidos e o valor calculado para a tensão de saída.

A sequência de exibição das telas é: tela de seleção de topologias, tela de seleção da tensão de entrada, tela de seleção da razão cíclica, tela de exibição da simulação. Em cada uma das telas há um botão de confirmação ou retorno à tela inicial, dessa forma, se for selecionado um dado indesejado, é possível o retorno e reinício da operação.

O valor de referência para a razão cíclica só é ativado na saída após a confirmação do valor deste parâmetro pelo usuário. Se um valor de tensão de saída acima do limite desejado for escolhido pelo usuário, o valor de referência para a razão cíclica não é liberado nas saídas DAC do arduino. Se ainda assim, o usuário aumentar a tensão de entrada para um valor acima do informado na respectiva tela, a proteção por *hardware* é garantida pelo circuito de proteção contra sobretensão na saída.

A Figura 12 mostra um exemplo da sequência de telas para operação do conversor didático.

Figura 12 - Exemplo de sequência de telas para operação do conversor didático

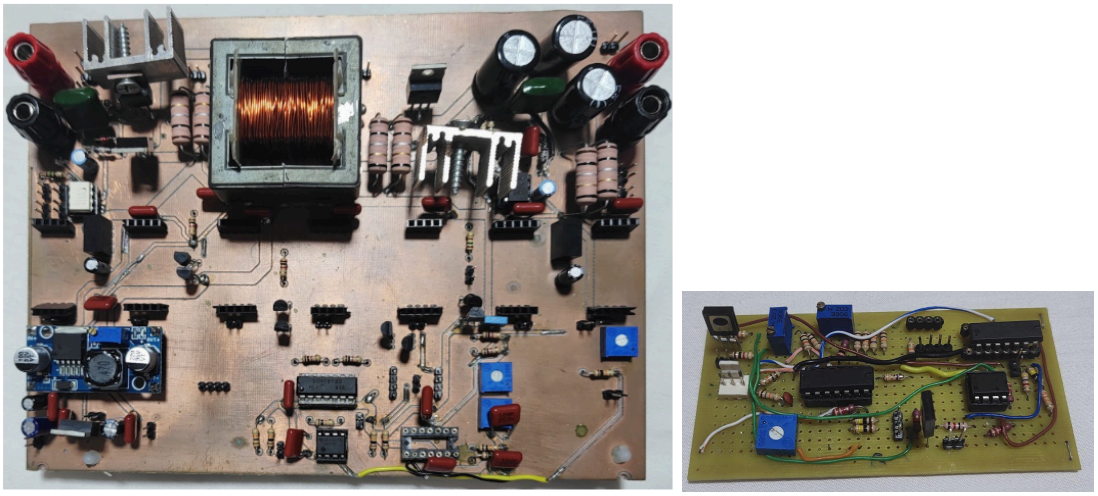


Fonte: Autores.

4 TESTES DE VALIDAÇÃO DO PROTÓTIPO FÍSICO

Com a conclusão do dimensionamento e a definição dos componentes a serem utilizados nos diversos circuitos do conversor, foi realizada a implementação do protótipo físico do conversor. Inicialmente, foi feita a validação individual dos circuitos auxiliares e depois a validação em conjunto. A Figura 13a mostra o protótipo da etapa de potência implementado e a Figura 13b mostra o circuito de geração do PWM.

Figura 13 - Protótipo físico (a) Etapa de potência. (b) Gerador de sinal PWM



(a) (b)

Fonte: Autores.

4.1 Validação dos circuitos auxiliares

Para validação dos circuitos auxiliares, foram coletadas formas de onda de tensão em diversos pontos do conversor.

4.1.1 Validação do circuito de geração de sinal PWM

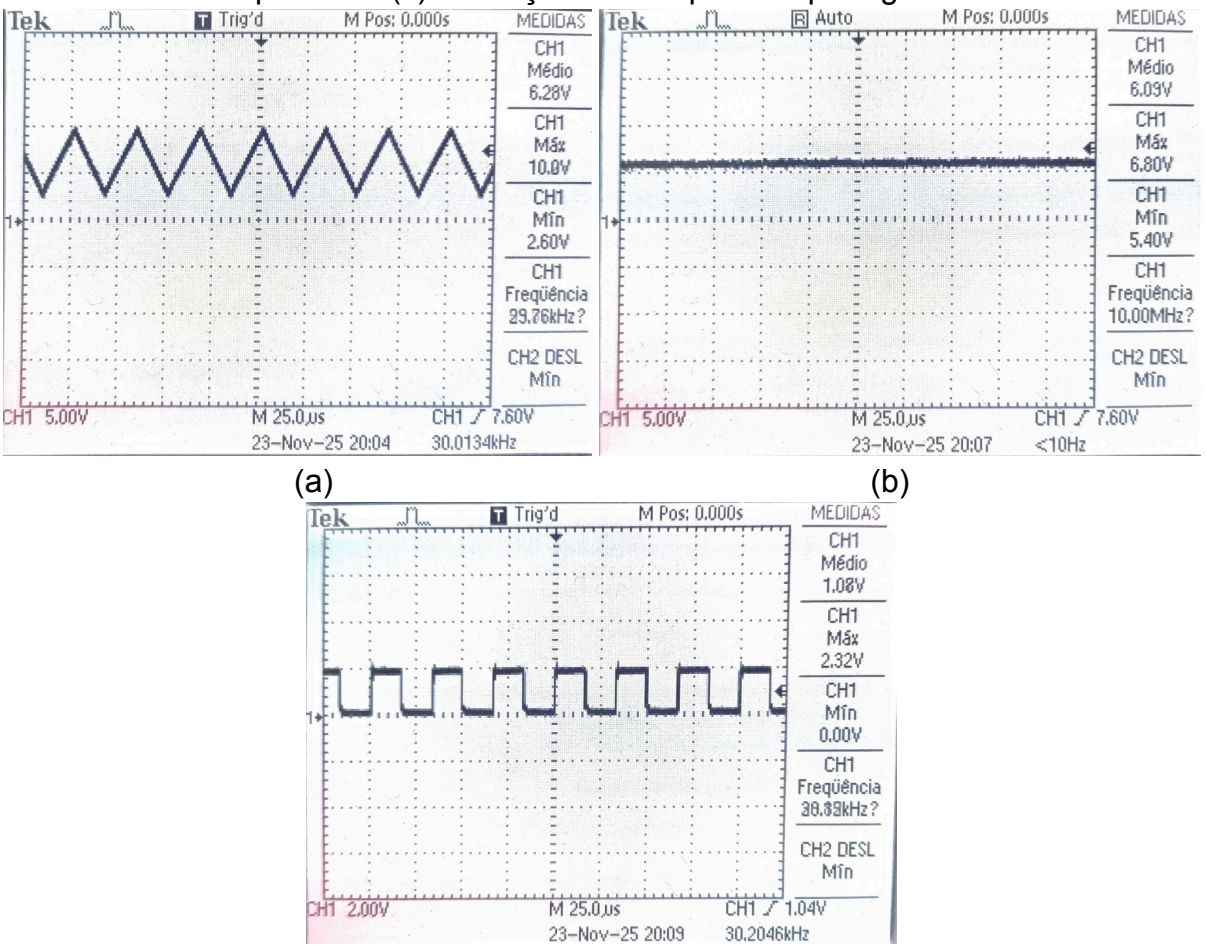
Com o intuito de validar o circuito de geração PWM, foram coletadas as formas de onda na saída do somador de onda triangular e tensão de deslocamento,

na referência gerada pelo Arduino após passar pelo amplificador não-inversor e na saída do comparador onde se obtém o sinal PWM.

Para o sinal triangular com deslocamento, espera-se obter uma forma de onda triangular oscilando na frequência de 30 kHz, com valor máximo de tensão de aproximadamente 10V e valor mínimo em torno de 3V. Esses valores são necessários devido à faixa de variação da tensão do DAC do Arduino que vai de 0,5V à 2,5V e após passar pelo amplificador irá variar entre 2,5V e 10V.

O sinal de referência gerado pelo Arduino será 0,5, portanto na referência que entra no comparador esperava-se medir um valor de aproximadamente 6,2V. Na saída do comparador, será obtida uma forma de onda PWM com razão cíclica de 50%. As formas de onda coletadas para essa validação são exibidas na Figura 14.

Figura 14 - (a) Validação do gerador de onda triangular. (b) Validação do sinal de referência amplificado. (c) Validação do comparador para gerar o sinal PWM

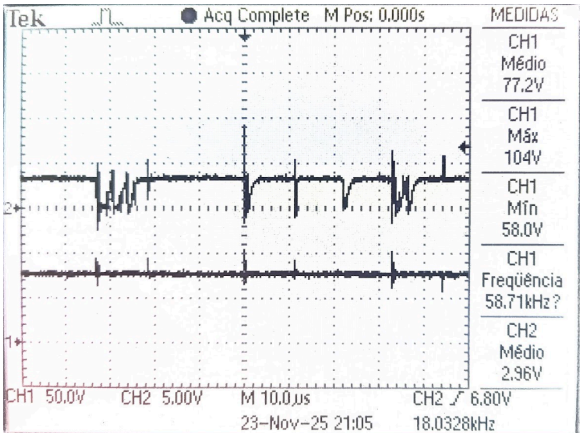


Fonte: Autores.

4.1.2 Validação do circuito de proteção contra sobretensão na saída

A fim de validar o circuito de proteção contra sobretensão, foi coletada a forma de onda na saída do comparador e na tensão de saída do conversor. As formas de onda coletadas são exibidas na Figura 15.

Figura 15 - Validação do circuito de proteção contra sobretensão na saída.
CH1 - Tensão na saída do conversor. CH2 - Tensão na saída do comparador



Fonte: Autores.

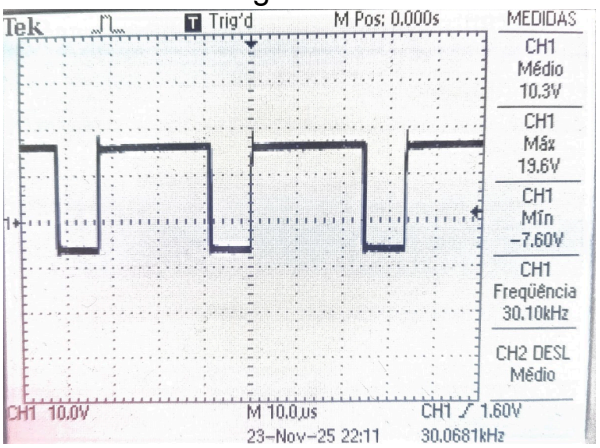
Pela forma de onda obtida na saída do comparador é possível observar que o circuito de proteção está atuando, desativando a saída e mantendo o valor dentro do esperado, que nesse caso era esperado um valor de 75V médio.

No entanto, um nível de ruído excessivo foi percebido devido ao método utilizado. Um método que desabilitasse totalmente o sinal do comparador poderia ser utilizado para a proteção contra sobretensão. Assim, uma vez que o limite fosse ultrapassado, a operação do conversor só iniciaria novamente voltando ao estágio inicial de simulação.

4.1.3 Validação do circuito de acionamento dos transistores de potência

O último circuito auxiliar a ser validado é o de acionamento dos transistores de potência. Para isso foi coletada a forma de onda de tensão entre gate e source do MOSFET acionado. A razão cíclica escolhida foi 0,7. A Figura 16 mostra a forma de onda coletada.

Figura 16 - Validação do circuito de acionamento dos transistores de potência.
CH1 - Tensão entre gate e source do MOSFET



Fonte: Autores.

Observando a forma de onda para o transistor sob medição, verifica-se que a razão cíclica é de aproximadamente 70%. Desconsiderando o pico do chaveamento,

o valor positivo ficou em torno de 18 V e o valor negativo -6,5 V, dentro do esperado de acordo com o dimensionamento realizado.

4.2 Validação do sistema integrado

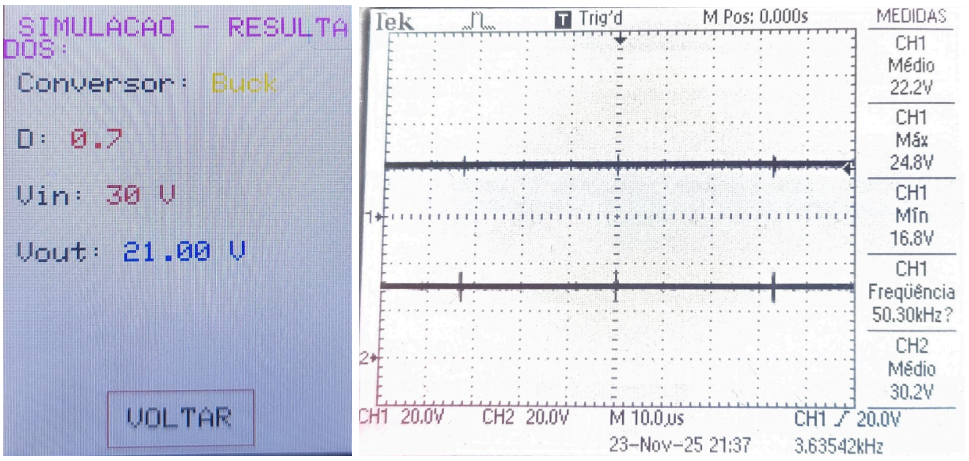
Para validar o funcionamento do sistema como um todo, foram realizados testes para cada conversor operando sob diferentes condições de razão cíclica e tensão de entrada/saída.

Para a carga a ser alimentada pelo circuito foram utilizados dois resistores de 47 Ω 150W em série.

4.2.1 Validação do conversor operando como buck

A fim de validar o conversor operando no modo buck, foram definidos os parâmetros de razão cíclica e tensão de entrada como 0,7 e 30V, respectivamente. Os resultados obtidos para essa condição são exibidos na Figura 17.

Figura 17 - Validação do conversor operando como buck. (a) Parâmetros definidos (b) Formas de onda obtidas. CH1 - Tensão de saída. CH2 - Tensão de entrada.



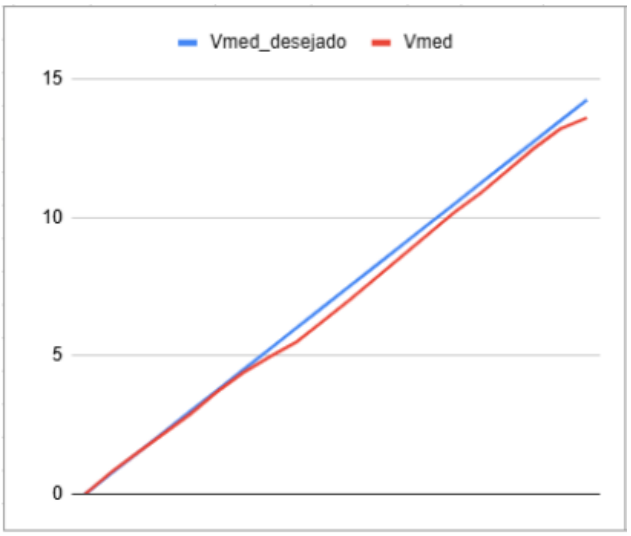
(a) (b)

Fonte: Autores.

Para obter o resultado considerando uma faixa de operação mais ampla, foram coletados também os valores de Vout para toda a faixa de variação de D com a tensão de entrada Vin fixa em 15 V. A Figura 18 mostra a variação de Vout em função de D para o conversor operando como buck.

O resultado obtido nessa condição demonstrou um acompanhamento robusto da tensão de saída medida em relação ao valor teórico. Uma alta precisão foi observada na faixa de tensão entre 0 e 5V. No entanto, um desvio sistemático e crescente foi identificado na faixa de tensão acima de 5V, onde a tensão medida consistentemente se apresentou abaixo do valor teórico. Este desvio é um resultado esperado, refletindo as perdas inerentes a um circuito real.

Figura 18 - Variação de Vout em função de D para o conversor operando como buck.

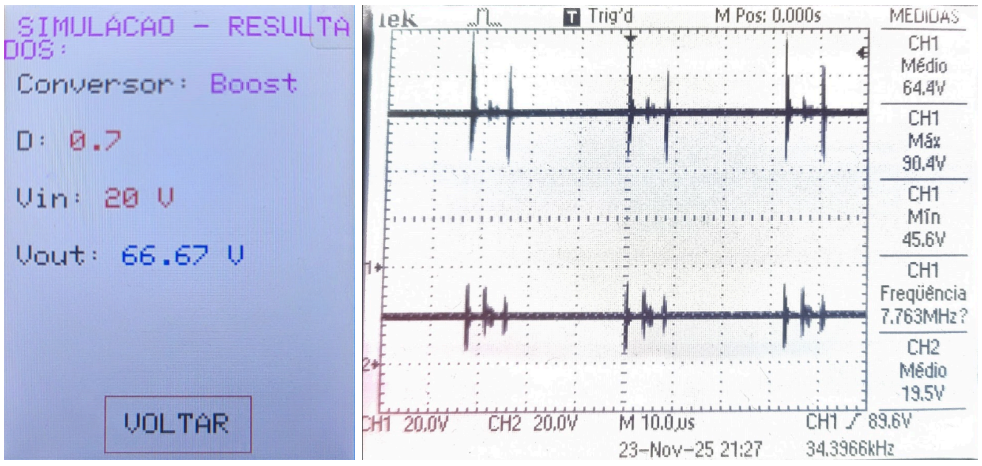


Fonte: Autores.

4.2.2 Validação do conversor operando como boost

Com o intuito de validar a performance do conversor operando como boost, foram definidos os valores de razão cíclica como 0,7 e tensão de entrada como 20 V. Dessa forma a tensão de saída deve ser 66,7 V aproximadamente. A Figura 19 mostra os resultados do teste de validação do modo boost.

Figura 19 - Validação do conversor operando como boost. (a) Parâmetros definidos (b) Formas de onda obtidas. CH1 - Tensão de saída. CH2 - Tensão de entrada.

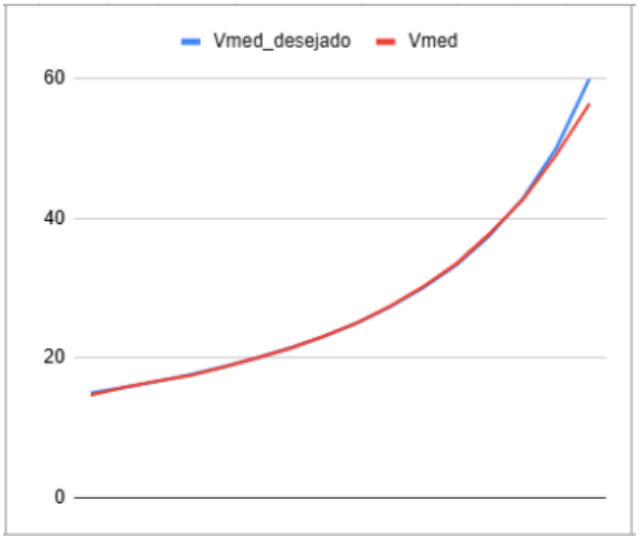


(a) (b)

Fonte: Autores.

Analisando os valores nas formas de onda coletadas, observa-se que para um valor 19,5 V na entrada, obtém-se um valor de 64,4 V médio na saída. Dessa forma, pode-se afirmar que o conversor está validado para este modo de operação. Da mesma forma que no modo buck, foi coletada a tensão de saída para toda a faixa de variação da razão cíclica. O resultado, considerando a tensão de entrada como 15 V, é exibido na Figura 20.

Figura 20 - Variação de Vout em função de D para o conversor operando como boost.



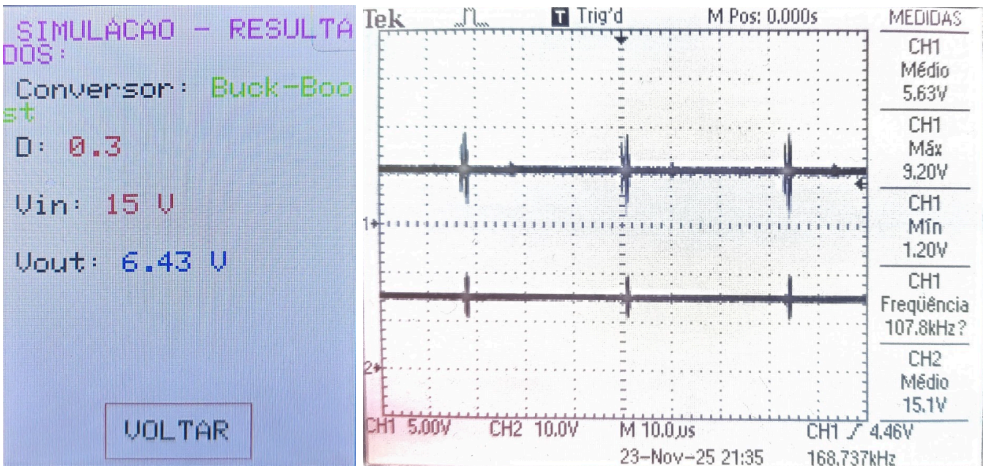
Fonte: Autores.

A implementação do conversor boost demonstrou uma boa conformidade entre a tensão de saída desejada e a medida. No entanto, o gráfico mostra uma divergência entre as curvas à medida que a tensão de saída aumenta. Este fenômeno é devido ao aumento das perdas conforme a razão cíclica se aproxima da unidade.

4.2.2 Validação do conversor operando como buck-boost (abaixador)

Por fim, foi validado o conversor operando como buck-boost, primeiro como abaixador. Os valores escolhidos para o teste foram: razão cíclica como 0,3 e tensão de entrada como 15V. A Figura 21 mostra os resultados deste teste.

Figura 21 - Validação do conversor operando como buck-boost (abaixador). (a) Parâmetros definidos (b) Formas de onda obtidas. CH1 - Tensão de saída. CH2 - Tensão de entrada.



(a) (b)

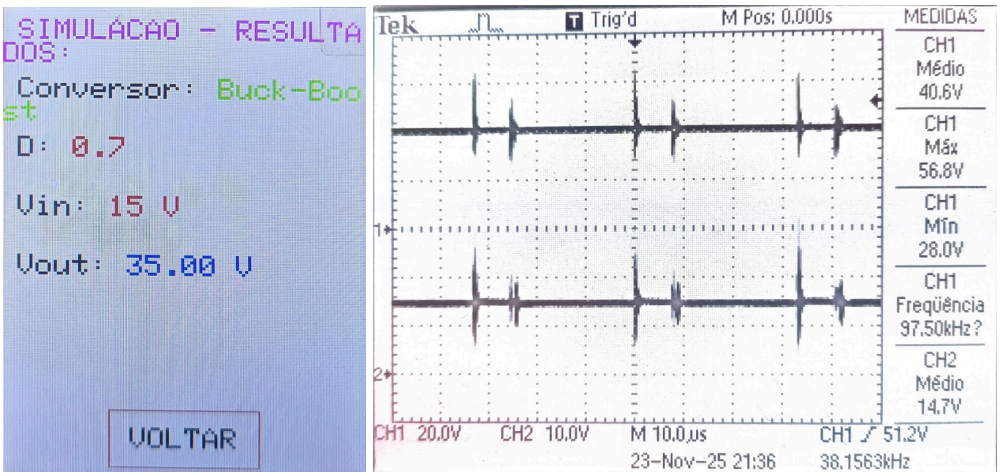
Fonte: Autores.

Analisando os resultados obtidos, observa-se a tensão de entrada de 15V e 5,6 V na saída. Dessa forma verifica-se que, apesar de o conversor operar como abaixador conforme esperado, um erro em relação ao valor esperado para a tensão de saída é observado.

4.2.2 Validação do conversor operando como buck-boost (elevador)

Por fim, foi validado o conversor operando como buck-boost na condição de elevador. Os valores escolhidos para o teste foram: razão cíclica como 0,7 e tensão de entrada como 15V. A Figura 22 mostra os resultados.

Figura 22 - Validação do conversor operando como buck-boost (elevador).
(a) Parâmetros definidos (b) Formas de onda obtidas. CH1 - Tensão de saída. CH2 - Tensão de entrada.



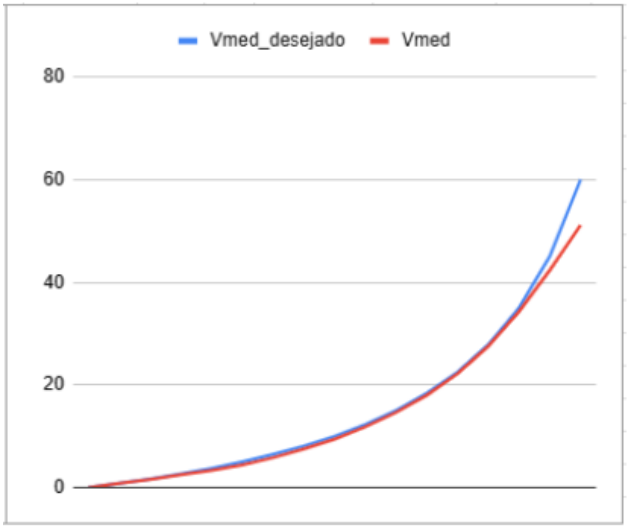
(a) (b)

Fonte: Autores.

Analisando os resultados obtidos, observa-se a tensão de entrada de 15V e 40,6 V na saída. Da mesma forma que no caso anterior, o conversor opera adequadamente como elevador, no entanto, um erro percentual similar é percebido em relação ao valor esperado. Seria necessária uma maior investigação para ajustar essa diferença.

De modo semelhante às validações anteriores, foi coletada a tensão de saída para a faixa de variação de D para o conversor operando no modo buck-boost. A Figura 23 mostra a variação de Vout para a faixa de variação de D.

Figura 23 - Variação de Vout em função de D para o conversor operando como boost.



Fonte: Autores.

Conforme verificado anteriormente, o conversor apresentou um erro significativo tanto no modo abaixador quanto no elevador, no entanto isso parece ocorrer em regiões específicas de D. Da mesma forma que nos casos anteriores, esse comportamento está relacionado às perdas nos componentes.

5 CONSIDERAÇÕES FINAIS

O desenvolvimento e a validação do protótipo de um conversor cc-cc didático multitopologia cumpriram os objetivos propostos neste trabalho, resultando em uma ferramenta funcional para o ensino de Eletrônica de Potência. A integração entre a etapa de potência, os circuitos de acionamento isolados, a proteção de sobretensão e a interface homem-máquina (HMI) demonstrou a viabilidade de reunir conceitos teóricos e práticos em uma única bancada de testes.

Os ensaios realizados validaram individualmente cada bloco do sistema. O circuito gerador de PWM e os drivers de acionamento isolados garantiram a comutação correta dos transistores MOSFET, assegurando os níveis de tensão necessários para a condução e bloqueio eficientes. Adicionalmente, o sistema de proteção atuou conforme o esperado, mitigando riscos de danos aos componentes por sobretensão, o que é essencial em um ambiente educacional.

Na validação do sistema integrado, as topologias buck e boost apresentaram resultados consistentes com o referencial teórico e as simulações, validando o dimensionamento dos componentes. Já na operação buck-boost não-inversor, embora o conversor tenha operado funcionalmente como abaixador e elevador, observou-se uma discrepância entre a tensão de saída medida e a calculada idealmente. Esse comportamento, contudo, não invalida o protótipo. Para corrigir essa diferença seria necessária uma maior investigação.

A interface baseada em Arduino Due e tela sensível ao toque mostrou-se intuitiva e robusta, permitindo a parametrização segura do sistema.

Como sugestão para trabalhos futuros, propõe-se a implementação de uma malha de controle fechada (como um controlador PID digital) para garantir a regulação da tensão de saída frente a variações de carga.

Além disso, pode ser verificada a operação do conversor para as diferentes topologias, porém no modo de condução descontínuo.

Recomenda-se também o desenvolvimento de outra estratégia para proteção contra sobretensão, haja visto o nível de ruído percebido. Uma possível solução envolveria a desativação total do sinal do comparador de saída até que a simulação fosse retomada do estágio inicial.

REFERÊNCIAS

ALI, R., DAUT, I., TAIB, S., JAMOSHID, N. S., RAZAK, A. R. A. Design of High-Side MOSFET Driver Using Discrete Components for 24V Operation. 2010. 4th International Power Engineering and Optimization Conference. Shah Alam, Selangor, Malaysia.

BARBI, I., Eletrônica de Potência: Projeto de Fontes Chaveadas, Florianópolis, 2005, Edição do Autor.

BARBI, I., MARTINS, D. C. Eletrônica de Potência: Conversores cc-cc básicos não-isolados, Florianópolis, 2006, Edição do Autor.

FREITAS, O. C. R. Equipamentos e materiais didáticos. 4ª ed. atualizada e revisada – Cuiabá: Universidade Federal de Mato Grosso, Rede e-Tec Brasil, 2013.

MALVINO, A., BATES, D. J., Eletrônica, vol. 2, 8 ed., Porto Alegre, 2016, AMGH.

MA, Yanzhao., WANG, Hongyi., CHEN, Guican., QU, Fan. A novel method for smooth transition in step-up/step-down DC-DC converter. 2009. IEEE International Conference of Electron Devices and Solid-State Circuits (EDSSC), Xi'an, 2009, pp. 95-98, doi: 10.1109/EDSSC.2009.5394180.

PERTENCE Jr., A, Eletrônica analógica: amplificadores operacionais e filtros ativos: teoria, projetos, aplicações e laboratório, Porto Alegre, 2003, Bookman.

RASHID, M. H., Eletrônica de Potência. São Paulo, 4 ed., 2014, Pearson Education do Brasil.

SOUZA, S. E. DE. O Uso De Recursos Didáticos No Ensino Escolar. Arquivos do Mudi, v. 11 (Supl.2), p. 110–114, 2007

T. V. NGUYEN, J. -C. CREBIER AND P. -O. JEANNIN, Design and Investigation of an Isolated Gate Driver Using CMOS Integrated Circuit and HF Transformer for Interleaved DC/DC Converter, in IEEE Transactions on Industry Applications, vol. 49, no. 1, pp. 189-197, Jan.-Feb. 2013

Romário de Souza Coelho

DESENVOLVIMENTO DE UM CONVERSOR ESTÁTICO DE POTÊNCIA DIDÁTICO MULTITOPOLOGIAS COM INTERFACE SENSÍVEL AO TOQUE

Artigo apresentado ao curso de engenharia elétrica do Instituto Federal de Santa Catarina, para obtenção do título de bacharel em engenharia elétrica.

Joinville, 08 de dezembro de 2025.

Dr. Eng. Luis Sergio Barros Marques
IFSC Joinville

Dr. Eng. Jose Flavio Dums
IFSC Joinville

Dr. Eng. Carlos Toshiyuki Matsumi
IFSC Joinville

Dr. Eng. Rafael Faust
IFSC Joinville