

INSTITUTO FEDERAL DE EDUCAÇÃO CIÊNCIA E
TECNOLOGIA DE SANTA CATARINA
CAMPUS FLORIANÓPOLIS
DEPARTAMENTO ACADÊMICO DE ELETRÔNICA — DAELN

BRUNO CESAR MAZZOCHI

**DESENVOLVIMENTO DE UM CARREGADOR *BUCK* PARA BATERIA AUXILIAR DE
12 V BASEADO NO CONTROLADOR LM5116 PARA APLICAÇÃO EM BARCO DE
COMPETIÇÃO**

FLORIANÓPOLIS

2026

BRUNO CESAR MAZZOCHI

Desenvolvimento de um carregador *buck* para bateria auxiliar de 12 V baseado no controlador LM5116 para aplicação em barco de competição

Trabalho de conclusão de curso submetido ao Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina, para obtenção do título de bacharel em Engenharia Eletrônica.

Orientador: Prof. Me. Daniel Lohmann

Florianópolis

2026

Ficha de identificação da obra elaborada pelo autor.

Mazzochi, Bruno Cesar

Desenvolvimento de um Carregador *Buck* para Baterias de 12 V baseado no Controlador LM5116 para Aplicação em Barco de Competição / Bruno Cesar Mazzochi; orientação de Daniel Lohmann. – Florianópolis, 2026.
113 p.

Trabalho de Conclusão de Curso (TCC) – Instituto Federal de Santa Catarina, Câmpus Florianópolis. Bacharelado em Engenharia Eletrônica. Departamento Acadêmico de Eletrônica.
Inclui Referências.

1. Conversores CC-CC. 2. Carregadores de Bateria. 3. Eletrônica de Potência.
4. LM5116. 5. Sistemas Embarcados.

I. Lohmann, Daniel. II. Instituto Federal de Santa Catarina. III. Desenvolvimento de um Carregador *Buck* para Baterias de 12 V com Base no Controlador LM5116 para Aplicação em Barco de Competição.

Bruno Cesar Mazzochi

Desenvolvimento de um carregador *buck* para bateria auxiliar de 12 V baseado no controlador LM5116 para aplicação em barco de competição

Este trabalho foi julgado adequado para obtenção do título de Engenheiro em Eletrônica e aprovado na sua forma final pela banca examinadora do Curso de Engenharia Eletrônica do Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina.

Florianópolis, 20 de fevereiro de 2026.

Prof. Me. Daniel Lohmann

Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina

Prof. Dr. Flávio Alberto Bardemaker Batista

Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina

Prof. Dra. Maria Cláudia de Almeida Castro

Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina

À memória de Maria Helena Speggorin e Nelson Antônio Mazzochi (*in memoriam*), e à Katiana Justo Justin de Freitas e Antonella Eduarda Justin Mazzochi.

AGRADECIMENTOS

Agradeço aos meus familiares pelo apoio incondicional e por sempre acreditarem no meu potencial. Em especial, à minha filha, que desde o início de sua vida, ainda no ventre da mãe, já me acompanhava nesta trajetória, e à minha esposa, cuja caminhada ao meu lado foi marcada por desafios, mas sempre com foco no objetivo final.

Agradeço também à tia Maria Cristina Mazzochi, que desde a infância me apontou o caminho da engenharia, e à tia Silvana Emilia Speggorin, que nunca mediu esforços para que eu pudesse prosseguir.

Aos colegas de trabalho e gestores, agradeço pela compreensão diante das ausências necessárias para a conclusão deste curso. De forma especial, agradeço a André Nunes (SAIT), Fábio Krummenauer, Henrique Berkenbrock Bittencourt, Rodrigo Ramos do Nascimento, a Luiz Guilherme Sella Rigoni e sua esposa, Giovanna Barbosa Alencar, pelo incentivo constante e pelo apoio institucional junto à Assembleia Legislativa de Santa Catarina.

Aos professores, técnicos e colegas que contribuíram para minha formação pessoal e acadêmica, deixo meu sincero reconhecimento. Em especial, ao professor Dr. Flávio Alberto Bardemaker Batista e ao meu orientador, Prof. Me. Daniel Lohmann, pela orientação dedicada, paciência e incentivo ao longo do desenvolvimento deste trabalho.

*“Scientists dream about doing great things.
Engineers do them.”*

— James A. Michener, *Space: A Novel* (1982).

RESUMO

Este Trabalho de Conclusão de Curso apresenta o desenvolvimento de um carregador para bateria auxiliar de 12 V destinado ao barco de competição do Instituto Federal de Santa Catarina (IFSC), participante do Desafio Solar Brasil. Conforme as premissas da competição, a bateria auxiliar permanece segregada do sistema de propulsão e é carregada por um circuito unidirecional, garantindo a alimentação do sistema de comunicação por voz e das bombas de porão mesmo em caso de pane do sistema principal. O carregador foi projetado como um conversor CC-CC do tipo *buck*, baseado no controlador LM5116, para reduzir a tensão do banco principal (30 V a 60 V) e fornecer saída ajustada de 13,5 V, com limitação de corrente em até 3 A, conforme a folha de dados da bateria utilizada. O circuito prevê habilitação manual por sinal de *enable* e incorpora recursos de proteção e robustez elétrica para reduzir o risco de danos em condições de falha, incluindo curto-circuito e sobretensão na entrada e na saída, conforme recomendações do fabricante e critérios de segurança do projeto. A metodologia compreendeu a definição de requisitos a partir das regras do Desafio Solar Brasil, o dimensionamento preliminar com o WEBENCH Power Designer e o desenvolvimento do esquemático e do layout da PCB no KiCad 9.0.6, com ênfase no roteamento manual de trilhas de potência e sinais críticos. Foram apresentados resultados de simulação e ensaios de bancada para verificação de regulação de tensão, operação sob carga e atuação do limitador de corrente, confirmando $V_{out} = 13,5 \text{ V}$ e limitação até 3 A nas condições avaliadas. Como continuidade, indicam-se a validação embarcada e a caracterização do consumo do rádio e das bombas de porão para estimativa de autonomia.

Palavras-chave: conversor CC-CC; *buck*; carregador de bateria; LM5116; sistemas embarcados.

ABSTRACT

This Course Conclusion Work presents the development of a charger for a 12 V auxiliary battery intended for the competition boat of the Federal Institute of Santa Catarina (IFSC), which participates in the Desafio Solar Brasil. According to the competition premises, the auxiliary battery remains isolated from the propulsion system and is charged through a unidirectional circuit, ensuring the operation of the voice communication system and bilge pumps even in the event of a failure in the main system. The charger was designed as a buck DC–DC converter based on the LM5116 controller to step down the main battery bank voltage (30 V to 60 V) and provide a regulated 13.5 V output, with current limiting up to 3 A, according to the datasheet of the battery used. The circuit includes manual enabling via an enable signal and incorporates electrical protection and robustness features to reduce the risk of damage under fault conditions, including short-circuit and overvoltage at both input and output, following manufacturer recommendations and project safety criteria. The methodology comprised requirement definition based on Desafio Solar Brasil rules, preliminary sizing using WEBENCH Power Designer, and schematic and PCB layout development in KiCad 9.0.6, with emphasis on manual routing of power traces and critical signals. Simulation results and bench experiments are presented to verify voltage regulation, operation under load, and current-limit behavior, confirming $V_{out} = 13.5\text{ V}$ and current limiting up to 3 A under the evaluated conditions. Further work includes onboard validation and the characterization of the radio and bilge pump power consumption to estimate autonomy.

Keywords: DC–DC converter; buck; battery charger; LM5116; embedded systems.

Índice de figuras

Figura 1: Topologia do conversor <i>buck</i> (forma clássica).....	23
Figura 2: Formas de onda típicas da corrente no indutor em CCM, BCM e DCM.....	24
Figura 3: Perfil simplificado de carga IUoU para baterias de chumbo-ácido (tensão e corrente versus tempo).....	28
Figura 4: Diagrama em blocos do controlador LM5116.....	35
Figura 5: Circuito típico de aplicação do LM5116 (<i>buck</i> síncrono).....	36
Figura 6: Diagrama em blocos do carregador e interfaces do sistema (barramento, proteções, conversor e cargas).....	41
Figura 7: Configuração do oscilador e ajuste da frequência de comutação pelo pino do LM5116. RT/SYNC (RT e C_SYNC).....	43
Figura 8: Diferença Assíncrono (DIODO) Síncrono (MOSFET).....	49
Figura 9: Sensor de corrente por <i>shunt</i> Kelvin (ligação direta dedicada).....	54
Figura 10: RFTB, divisor de tensão para controle da tensão de saída.....	57
Figura 11: Divisor UVLO, garante funcionamento a partir de uma tensão mínima.....	59
Figura 12: <i>Layout</i> do protótipo com identificação de regiões críticas (C_in/C_inx, MOSFETs, indutor e R_sense).....	62
Figura 13: Protótipo do carregador: vista superior e inferior da PCB fresada e montagem predominantemente PTH.....	63
Figura 14: Tensão de saída V_out em regime permanente (simulação WEBENCH), V_in = 30 V e I_out = 3 A.....	70
Figura 15: Tensão de saída V_out em regime permanente (simulação WEBENCH), V_in = 45 V e I_out = 3 A.....	71
Figura 16: Tensão de saída V_out em regime permanente (simulação WEBENCH), V_in = 60 V e I_out = 3 A.....	72
Figura 17: Resposta a degrau de carga: I_out e V_out (simulação WEBENCH), V_in = 60 V.....	73
Figura 18: Diagrama de Bode do conversor (simulação WEBENCH), V_in = 60 V.....	74
Figura 19: Forma de onda no nó de comutação do conversor <i>buck</i> assíncrono, evidenciando $f \approx 543,4$ kHz e transientes associados à comutação.....	76
Figura 20: Forma de onda no nó de comutação do conversor <i>buck</i> síncrono, evidenciando $f \approx 517,6$ kHz e elevada dv/dt nas transições.....	77
Figura 21: <i>Ripple</i> de tensão na saída (V_out p-p) em função da corrente de saída (I_out), com séries por tensão de entrada (V_in = 30 V, 45 V e 60 V) – topologia assíncrona.....	80

Figura 22: Eficiência em função da tensão de entrada (V_{in}), com séries por carga (3,3 Ω ; 5,0 Ω ; 10 Ω) – topologia assíncrona.....	81
Figura 23: Eficiência em função da corrente de saída (I_{out}), com séries por tensão de entrada ($V_{in} = 30$ V, 45 V e 60 V) – topologia assíncrona.....	82
Figura 24: Forma de onda do <i>ripple</i> de tensão na saída (V_{out}), $V_{in} = 30$ V, carga resistiva de 10 Ω (topologia assíncrona).....	83
Figura 25: Forma de onda do <i>ripple</i> de tensão na saída (V_{out}), $V_{in} = 60$ V, carga resistiva de 10 Ω (topologia assíncrona).....	84
Figura 26: Forma de onda do <i>ripple</i> de tensão na saída (V_{out}), $V_{in} = 30$ V.....	85
Figura 27: Resposta do conversor <i>buck</i> assíncrono à variação brusca de carga, evidenciando atuação da limitação de corrente.....	86
Figura 28: Resposta do conversor <i>buck</i> assíncrono a curto-circuito na saída, evidenciando atuação da proteção por limitação de corrente.....	87
Figura 29: Condição inicial do ensaio: bateria conectada a carga resistiva, indicando tensão nos terminais na faixa de 10,4 V.....	88
Figura 30: Captura representativa do osciloscópio durante o ensaio de carga com o conversor <i>buck</i> assíncrono: V_{in} , I_{in} , V_{out} e I_{out}	89
Figura 31: Curva de carga com o conversor <i>buck</i> assíncrono: tensão da bateria (V_{bat}) em função do tempo.....	90
Figura 32: Eficiência em função da corrente de saída (I_{out}) durante o ensaio de carga (topologia assíncrona).....	91
Figura 33: <i>Ripple</i> de tensão na saída (V_{out} p-p) em função da corrente de saída (I_{out}), com séries por tensão de entrada ($V_{in} = 30$ V, 45 V e 60 V) – topologia síncrona.....	94
Figura 34: Eficiência em função da tensão de entrada (V_{in}), com séries por carga (3,3 Ω ; 5,0 Ω ; 10 Ω) – topologia síncrona.....	95
Figura 35: Eficiência em função da corrente de saída (I_{out}), com séries por tensão de entrada ($V_{in} = 30$ V, 45 V e 60 V) – topologia síncrona.....	96
Figura 36: Forma de onda do <i>ripple</i> de tensão na saída (V_{out}), $V_{in} = 30$ V, carga resistiva de 10 Ω (topologia síncrona).....	97
Figura 37: Forma de onda do <i>ripple</i> de tensão na saída (V_{out}), $V_{in} = 60$ V, carga resistiva de 10 Ω (topologia síncrona).....	98
Figura 38: Forma de onda do <i>ripple</i> de tensão na saída (V_{out}), $V_{in} = 30$ V, carga resistiva de 5 Ω (topologia síncrona).....	99
Figura 39: Resposta do conversor <i>buck</i> síncrono à variação brusca de carga,	

evidenciando atuação da limitação de corrente.....	100
Figura 40: Resposta do conversor <i>buck</i> síncrono a curto-circuito na saída, evidenciando atuação da proteção por limitação de corrente.....	101
Figura 41: Condição inicial do ensaio de carga: bateria em pré-teste, indicando tensão nos terminais no início do procedimento.....	102
Figura 42: Captura representativa do osciloscópio durante o ensaio de carga com o conversor <i>buck</i> síncrono: V_{in} , I_{in} , V_{out} e I_{out}	103
Figura 43: Curva de carga com o conversor <i>buck</i> síncrono: tensão da bateria (V_{bat}) em função do tempo.....	103
Figura 44: Eficiência em função da corrente de saída (I_{out}) durante o ensaio de carga (topologia síncrona).....	104

Índice de tabelas

Tabela 1: Requisitos do sistema de carregamento da bateria auxiliar.....	18
Tabela 2: Critérios para escolha do controlador.....	31
Tabela 3: Comparação dos controladores considerados para o carregador.....	32
Tabela 4: Conformidade do LM5116 com os requisitos funcionais e elétricos do projeto..	34
Tabela 5: Requisitos e parâmetros de projeto.....	65
Tabela 6: Passivos de potência (L, C _{in} , C _{out}).....	66
Tabela 7: Configurações do LM5116 (controle e proteção).....	66
Tabela 8: Semicondutores por topologia.....	68
Tabela 9: Proteções externas.....	68
Tabela 10: Resultados experimentais de bancada do conversor <i>buck</i> assíncrono: eficiência e <i>ripple</i> de tensão na saída (V _{out} p-p) em função da carga e da tensão de entrada (V _{in} = 30 V, 45 V e 60 V).....	79
Tabela 11: Síntese do <i>ripple</i> de tensão na saída (V _{out} p-p) – topologia assíncrona.....	85
Tabela 12: Resultados experimentais de bancada do conversor <i>buck</i> síncrono: eficiência e <i>ripple</i> de tensão na saída (V _{out} p-p) em função da carga e da tensão de entrada (V _{in} = 30 V, 45 V e 60 V).....	92
Tabela 13: Síntese do <i>ripple</i> de tensão na saída (V _{out} p-p) – topologia síncrona.....	94
Tabela 14: Comparação resumida de desempenho em bancada (assíncrono vs. Síncrono).....	106
Tabela 15: Verificação de aderência a recomendações do fabricante da bateria e expectativa de <i>ripple</i>	107

LISTA DE ABREVIATURAS E SIGLAS

- AGM — *Absorbent Glass Mat* (bateria de chumbo-ácido com separador de fibra de vidro)
- CAD — *Computer-Aided Design* (projeto auxiliado por computador)
- CC — Corrente contínua
- CC-CC — Conversor corrente contínua–corrente contínua (DC-DC)
- CCM — *Continuous Conduction Mode* (modo de condução contínua)
- CI — Circuito integrado
- DAELN — Departamento Acadêmico de Eletrônica
- DCM — *Discontinuous Conduction Mode* (modo de condução descontínua)
- IFSC — Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina
- MOSFET — *Metal-Oxide-Semiconductor Field-Effect* Transistor (transistor de efeito de campo de óxido metálico semiconductor)
- OCP — *Overcurrent Protection* (proteção contra sobrecorrente)
- OTP — *Overtemperature Protection* (proteção contra sobretensão)
- OVP — *Overvoltage Protection* (proteção contra sobretensão)
- PCB — *Printed Circuit Board* (placa de circuito impresso)
- PCI — Placa de circuito impresso
- PWM — *Pulse-Width Modulation* (modulação por largura de pulso)
- RDS(on) — Resistência dreno–fonte em condução
- RMS — *Root Mean Square* (valor eficaz)
- SEPIC — *Single-Ended Primary Inductance Converter*
- TCC — Trabalho de Conclusão de Curso
- TVS — *Transient Voltage Suppressor* (diodo supressor de surtos)
- UVLO — *Undervoltage Lockout* (bloqueio por subtensão)
- VDC — Tensão em corrente contínua
- VRLA — *Valve-Regulated Lead-Acid* (bateria de chumbo-ácido regulada por válvula)
- WEBENCH — WEBENCH Power Designer (ferramenta de projeto da Texas Instruments)

Sumário

1. INTRODUÇÃO.....	16
1.1. JUSTIFICATIVA.....	17
1.2. DEFINIÇÃO DO PROBLEMA E REQUISITOS DO SISTEMA DE CARREGAMENTO.....	17
1.3. OBJETIVOS.....	20
1.3.1. Objetivo geral.....	20
1.3.2. Objetivos específicos.....	20
1.4. ESTRUTURA DO TRABALHO.....	21
2. FUNDAMENTAÇÃO TEÓRICA.....	22
2.1. CONVERSORES CC – CC EM SISTEMAS EMBARCADOS.....	22
2.2. COMPOSIÇÃO E FUNCIONAMENTO DO CONVERSOR <i>BUCK</i>	22
2.3. MODOS DE CONDUÇÃO E COMPORTAMENTO DA CORRENTE NO INDUTOR.....	24
2.4. BATERIAS CHUMBO-ÁCIDO E MÉTODOS DE CARGA.....	26
2.4.1. Tipos de baterias de chumbo-ácido.....	26
2.4.2. Princípios gerais de carga de baterias chumbo-ácido.....	27
2.5. CONTROLE DE TENSÃO E CORRENTE EM CONVERSORES <i>BUCK</i> CARREGADORES.....	29
2.6. CONTROLADORES <i>BUCK</i> E SELEÇÃO DO CI PARA O CARREGADOR.....	30
2.6.1. Características desejáveis em controladores <i>buck</i> para carregadores de baterias.....	30
2.6.2. Seleção do controlador LM5116 e recursos internos.....	35
2.7. FERRAMENTAS DE SIMULAÇÃO E PROJETO ASSISTIDO POR COMPUTADOR.....	36
2.7.1. WEBENCH Power Designer (Texas Instruments).....	37
3. METODOLOGIA.....	38
3.1. PROCEDIMENTO METODOLÓGICO E REQUISITOS.....	38
3.2. FERRAMENTAS E INSTRUMENTAÇÃO.....	38
3.3. PROCEDIMENTO EXPERIMENTAL E MÉTRICAS DE AVALIAÇÃO.....	39
4. PROJETO DO CARREGADOR <i>BUCK</i>.....	40
4.1. ARQUITETURA DO SISTEMA E TOPOLOGIAS AVALIADAS.....	40
4.2. PARÂMETROS DE PROJETO E FREQUÊNCIA DE CHAVEAMENTO.....	41
4.3. ESTRATÉGIA DE DIMENSIONAMENTO E CRITÉRIOS ADOTADOS.....	43

4.4. INDUTOR: ONDULAÇÃO DE CORRENTE E CORRENTE DE PICO.....	43
4.5. CAPACITORES DE SAÍDA E ONDULAÇÃO DE TENSÃO.....	45
4.6. CAPACITORES DE ENTRADA E DESACOPLAMENTOS DO CONTROLADOR	47
4.7. SEMICONDUTORES E PERDAS: SÍNCRONO VERSUS ASSÍNCRONO.....	48
4.7.1. Critérios de seleção dos semicondutores.....	50
4.7.2. Perdas de condução: diodo versus MOSFET.....	50
4.7.3. Perdas dinâmicas e acionamento de gate.....	52
4.7.4. Síntese comparativa.....	53
4.8. RESISTOR <i>SHUNT</i> E LIMITAÇÃO DE CORRENTE.....	53
4.9. REDE DE REALIMENTAÇÃO E AJUSTE DE VOUT.....	56
4.10. UVLO E HABILITAÇÃO (<i>ENABLE</i>).....	57
4.11. PARTIDA SUAVE (<i>SOFT-START</i>).....	59
4.12. COMPENSAÇÃO (<i>COMP</i>) E ESTABILIDADE.....	60
4.13. OSCILADOR (<i>RT</i>) E REDE DE RAMP (<i>RRAMP/CRAMP</i>).....	61
4.14. DIRETRIZES DE LAYOUT E IMPLEMENTAÇÃO (<i>FRESAGEM E MONTAGEM PTH</i>).....	62
4.15. DIMENSIONAMENTO TÉRMICO: ESTIMATIVA E CRITÉRIOS.....	63
4.16. SÍNTESE DOS VALORES FINAIS DO PROTÓTIPO.....	65
5. RESULTADOS.....	68
5.1. CONFIGURAÇÃO DAS SIMULAÇÕES.....	69
5.2. RESULTADOS ELÉTRICOS DO CONVERSOR <i>BUCK</i> VIA SIMULAÇÃO.....	69
5.3. RESPOSTA DINÂMICA E ESTABILIDADE (SIMULAÇÃO).....	72
5.4. COMPLEMENTO ANALÍTICO: COMPARAÇÃO COM A TOPOLOGIA ASSÍNCRONA.....	74
5.5. SÍNTESE.....	75
5.6. RESULTADOS EXPERIMENTAIS E PLANO DE VALIDAÇÃO.....	75
5.7. ATERRAMENTO, RUÍDO DE COMUTAÇÃO E AQUECIMENTO DO CONTROLADOR.....	75
5.8. PROCEDIMENTOS DE ENSAIO E INSTRUMENTAÇÃO.....	78
5.9. RESULTADOS DO CONVERSOR <i>BUCK</i> ASSÍNCRONO.....	78
5.9.1. Ensaios com cargas resistivas (10 Ω, 5 Ω e 3,3 Ω).....	78
5.9.2. <i>Ripple</i> de tensão na saída e eficiência (conversor <i>buck</i> assíncrono).....	79
5.9.3. Formas de onda de <i>ripple</i> de tensão na saída (conversor <i>buck</i>	

assíncrono).....	82
5.9.4. Eventos de proteção: limitação de corrente e resposta a curto-circuito..	86
5.9.5. Ensaio de carregamento da bateria auxiliar (conversor <i>buck</i> assíncrono)	88
5.10. RESULTADOS DO CONVERSOR <i>BUCK</i> SÍNCRONO.....	91
5.10.1. Ensaio com cargas resistivas (10 Ω, 5 Ω e 3,3 Ω).....	92
5.10.2. <i>Ripple</i> de tensão na saída e eficiência (conversor <i>buck</i> síncrono).....	93
5.10.3. Formas de onda de <i>ripple</i> de tensão na saída (conversor <i>buck</i> síncrono)	96
5.10.4. Eventos de proteção: limitação de corrente e resposta a curto-circuito	99
5.10.5. Ensaio de carregamento da bateria auxiliar (conversor <i>buck</i> síncrono)	101
5.11. DISCUSSÃO GERAL DAS CURVAS DE RENDIMENTO E CONDIÇÕES DOS ENSAIOS.....	105
5.12. SÍNTESE COMPARATIVA ENTRE AS TOPOLOGIAS ASSÍNCRONA E SÍNCRONA.....	108
6. CONCLUSÕES E TRABALHOS FUTUROS.....	109
6.1. CONCLUSÕES.....	109
6.2. LIMITAÇÕES DO TRABALHO.....	110
6.3. TRABALHOS FUTUROS.....	110
6.4. CONSIDERAÇÕES FINAIS.....	111
7. REFERÊNCIAS.....	112

1. INTRODUÇÃO

A crescente demanda por sistemas de gerenciamento de energia eficientes e confiáveis em aplicações embarcadas têm impulsionado o desenvolvimento de conversores estáticos capazes de operar em condições adversas e com elevada estabilidade. Em competições acadêmicas envolvendo embarcações elétricas, como o Desafio Solar Brasil, a autonomia e a segurança do sistema energético constituem fatores essenciais para o desempenho global das equipes. Nesse contexto, o carregamento das baterias torna-se uma etapa crítica, influenciando diretamente a vida útil das baterias, a confiabilidade operacional e a eficiência energética do conjunto.

No caso do barco de competição do IFSC, as regras do Desafio Solar Brasil recomendam a instalação de uma bateria extra para alimentação do rádio e das bombas de porão (“bateria auxiliar”), exigindo sua segregação do sistema de propulsão e o acoplamento ao sistema principal por meio de um circuito unidirecional (DESAFIO SOLAR BRASIL, 2021). Assim, o problema abordado neste trabalho é o desenvolvimento de um carregador para bateria auxiliar de 12 V (MOURA, 2024), fornecendo tensão de saída ajustada em 13,5 V e corrente limitada a 3 A. A tensão do banco de baterias principal do barco solar pode variar dependendo do sistema utilizado, podendo variar entre 30 V e 60 V (DESAFIO SOLAR BRASIL, 2021).

Considerando as especificações deste projeto, para carregar a bateria auxiliar é necessário um conversor CC-CC (corrente contínua para corrente contínua) do tipo *buck* (rebaixadores de tensão) (MOHAN; UNDELAND; ROBBINS, 2003). Seu desempenho depende de fatores como topologia empregada, método de controle, frequência de comutação, qualidade do layout e seleção dos componentes semicondutores. Em projetos embarcados, esses fatores se tornam ainda mais relevantes, visto que interferências eletromagnéticas, perdas térmicas e instabilidades podem comprometer o desempenho do sistema.

Sendo assim, este trabalho propõe projetar, implementar e avaliar dois carregadores baseados em conversor *buck*, sendo um assíncrono e outro síncrono. A validação foi através de simulações e ensaios experimentais de bancada, verificando regulação de tensão, operação sob carga e comportamento de limitação de corrente.

1.1. JUSTIFICATIVA

No Desafio Solar Brasil, a energia disponível é limitada pela geração solar e pela gestão do banco principal de baterias, tornando relevante a redução de perdas para preservar a autonomia do sistema (DESAFIO SOLAR BRASIL, 2021). No barco do IFSC, a tensão do banco principal de baterias pode variar entre 30 V e 60 V, o que impõe desafios ao dimensionamento do estágio de potência, à seleção de componentes e à dissipação térmica sob restrições de espaço (DESAFIO SOLAR BRASIL, 2021). Além disso, a prototipagem por fresagem e montagem predominantemente PTH, comum em ambiente acadêmico, tende a aumentar parasitas e exige atenção ao layout para preservar estabilidade e desempenho. Por fim, a comparação entre topologias *buck* assíncrona e síncrona é pertinente por evidenciar diferenças de características técnicas relacionadas a custo, perdas e aquecimento, contribuindo para embasar decisões de projeto.

1.2. DEFINIÇÃO DO PROBLEMA E REQUISITOS DO SISTEMA DE CARREGAMENTO

No contexto do barco de competição do IFSC, existe a necessidade de recarregar uma bateria auxiliar de 12 V (Moura VRLA, Série MVA, modelo 12MVA-12) a partir do barramento de alimentação do sistema, proveniente do banco principal de baterias, com ampla variação de tensão na faixa de 30 V a 60 V (DESAFIO SOLAR BRASIL, 2021). O carregador deve fornecer tensão de saída ajustada em 13,5 V e limitar a corrente de carga em até 3 A, de modo a viabilizar o carregamento em regime de tensão constante e permitir ensaios controlados de validação em bancada (MOURA, 2024).

O problema de engenharia consiste em projetar, implementar e avaliar um conversor CC-CC do tipo *buck* capaz de manter regulação e desempenho adequados em toda a faixa de entrada, respeitando restrições físicas de integração (dimensões máximas de placa de 17,5 cm × 7,5 cm) e requisitos de operação, como habilitação manual por chave (*enable*). Devem ser incorporados recursos mínimos para operação segura e redução do risco de falhas, incluindo comportamento seguro

frente a curto-circuito na entrada e na saída e critérios de robustez frente a sobretensão, adotando como referências aproximadamente 70 V na entrada e 15 V na saída. A análise contempla as topologias *buck* assíncrona e síncrona sob condições equivalentes de entrada e carga, utilizando métricas objetivas de desempenho, como eficiência, *ripple* de tensão na saída e aquecimento de componentes críticos.

Os parâmetros adotados têm as seguintes origens: a faixa de entrada de 30–60 V corresponde ao banco principal de baterias do barco (DESAFIO SOLAR BRASIL, 2021); a tensão de saída ajustada em 13,5 V e a limitação de corrente em 3 A foram definidas como requisitos de projeto com base nas recomendações de carregamento do fabricante da bateria (MOURA, 2024). A Tabela 1 consolida os requisitos funcionais, elétricos e construtivos do carregador, orientando o dimensionamento do conversor, as decisões de implementação e os critérios de validação adotados ao longo do trabalho.

Tabela 1: Requisitos do sistema de carregamento da bateria auxiliar.

Categoria	Requisito	Especificação / Observação
Mecânico / Integração	Dimensões máximas da placa	PCB deve respeitar 17,5 cm × 7,5 cm
Mecânico / Integração	Interruptor mecânico geral	Deve existir interruptor dedicado ao sistema de carga (modelo a definir)
Mecânico / Integração	Conectores de entrada e saída	Devem suportar 3 A e garantir conexão segura (modelo a definir)
Elétrico	Tensão de entrada (V_{in})	Operação na faixa de 30 V a 60 V
Elétrico	Tensão de saída (V_{out})	13,5 V ajustada

Categoria	Requisito	Especificação / Observação
Elétrico	Corrente máxima de saída (I _{out})	Limitação em até 3 A
Funcional	Habilitação manual	Habilitar/desabilitar carregamento por chave (sinal <i>enable</i>)
Funcional	Acionamento automático por nível de bateria	Não requerido
Funcional	Desligamento automático ao atingir nível final	Não requerido
Proteção / Robustez	Curto-circuito	Prever proteção/limitação para curto na entrada e na saída
Proteção / Robustez	Sobretensão	Referência: ~70 V na entrada e 15 V na saída
Validação / Ensaio	Ensaio mínimos de bancada	Verificar regulação e limitação em pontos representativos na faixa de entrada
Validação / Ensaio	Curva de carregamento (complementar)	Levantar curva em tensão constante (13,5 V) com limitação inicial de 3 A

Fonte: Autoria própria.

1.3. OBJETIVOS

1.3.1. Objetivo geral

Projetar, implementar e avaliar carregadores para bateria auxiliar, baseados em conversor *buck* nas configurações assíncrona e síncrona, capazes de fornecer tensão de saída ajustada em 13,5 V com limitação de corrente em até 3 A a partir de uma entrada de 30 V a 60 V.

1.3.2. Objetivos específicos

a) Consolidar os requisitos elétricos, funcionais e construtivos do carregador (faixa de tensão de entrada, tensão de saída, corrente de carga, dimensões máximas de placa, habilitação por *enable* e proteções mínimas previstas).

b) Dimensionar o estágio de potência e os elementos associados (indutor, capacitores, semicondutores e rede de configuração/realimentação), com base em referências, recomendações do fabricante e critérios de desempenho e segurança do projeto.

c) Desenvolver o esquemático e o layout da placa de circuito impresso, com ênfase na minimização de laços críticos de comutação, caminhos de retorno de corrente e efeitos parasitas, considerando as restrições de prototipagem adotadas.

d) Definir critérios de equivalência para comparação entre as implementações assíncrona e síncrona (condições de entrada, carga e métricas de avaliação).

e) Realizar simulações e ensaios experimentais de bancada para obtenção de métricas de desempenho, priorizando regulação de tensão, limitação de corrente, *ripple* de tensão na saída e temperatura de componentes críticos, em pontos selecionados de tensão de entrada e carga.

f) Discutir as características técnicas das topologias assíncrona e síncrona a partir dos resultados obtidos e de análises fundamentadas, relacionando-as aos requisitos do sistema e às restrições de implementação, e indicando etapas futuras para validação em ambiente embarcado.

1.4. ESTRUTURA DO TRABALHO

Este trabalho está organizado da seguinte forma: o Capítulo 1 apresenta a contextualização do problema, a justificativa, a definição do problema, os objetivos e os requisitos do sistema. O Capítulo 2 reúne a fundamentação teórica necessária para a compreensão de conversores *buck* e princípios relevantes ao carregamento de baterias, além de conceitos associados a desempenho, perdas e aspectos de implementação. O Capítulo 3 descreve a metodologia adotada, incluindo requisitos de projeto, critérios de avaliação, ferramentas utilizadas e procedimentos de validação. O Capítulo 4 apresenta o desenvolvimento do carregador, com o dimensionamento, decisões de implementação e a descrição da arquitetura proposta e de alternativas de topologia consideradas. O Capítulo 5 apresenta os resultados de simulação e os resultados experimentais de bancada, com as análises correspondentes e a discussão das métricas de desempenho obtidas e da comparação entre as topologias. Por fim, o Capítulo 6 reúne as conclusões e sugestões de trabalhos futuros.

2. FUNDAMENTAÇÃO TEÓRICA

Este capítulo apresenta os conceitos fundamentais relacionados aos conversores CC-CC do tipo *buck* e ao carregamento de baterias chumbo-ácido, fornecendo a base teórica para as decisões de projeto adotadas no carregador proposto para o barco de competição do IFSC.

2.1. CONVERSORES CC – CC EM SISTEMAS EMBARCADOS

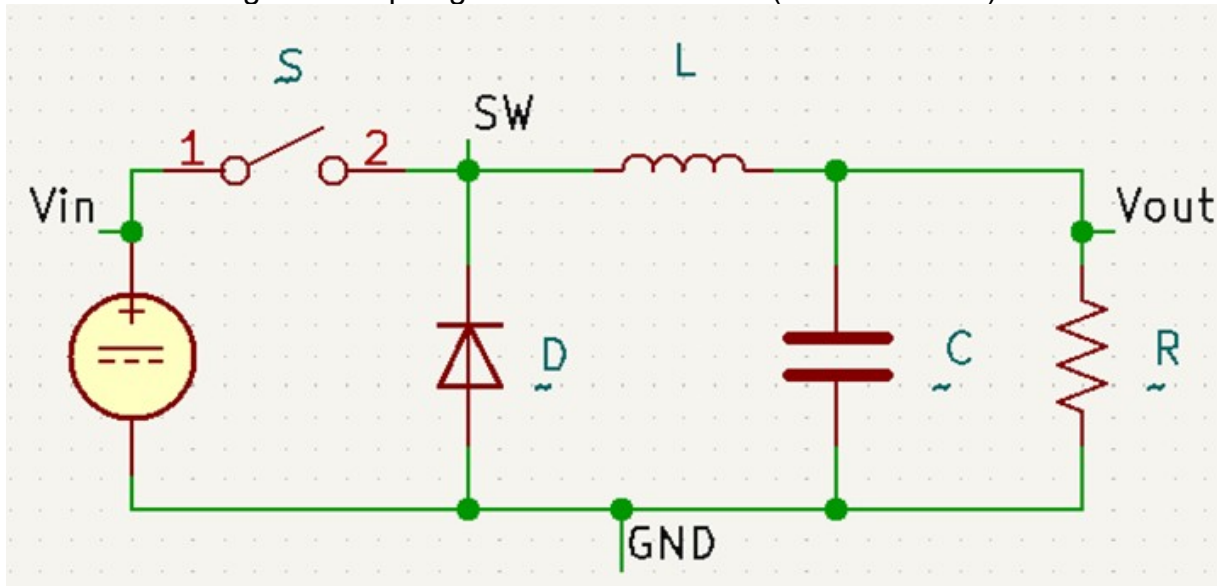
Conversores CC-CC são dispositivos de eletrônica de potência que são destinados a adaptar o nível de tensão contínua de uma fonte para um novo valor compatível com determinada carga ou subsistema. Em comparação com reguladores lineares, que dissipam o excedente de energia na forma de calor, conversores chaveados realizam a conversão por meio de semicondutores operando em regime de comutação, o que possibilita maior eficiência energética (MOHAN; UNDELAND; ROBBINS, 2003).

Em aplicações embarcadas, conversores CC-CC são utilizados para adequar tensões de barramentos principais a níveis apropriados para cargas auxiliares, alimentar circuitos de controle e comunicação e realizar o gerenciamento de energia entre bancos de baterias e subsistemas. Entre as topologias usuais — *buck*, *boost*, *buck-boost* e SEPIC (*single-ended primary-inductor converter*) — o conversor *buck* é empregado quando a tensão de saída desejada é inferior à tensão de entrada, como no carregamento de uma bateria de 12 V a partir de um barramento na faixa de 30 V a 60 V.

2.2. COMPOSIÇÃO E FUNCIONAMENTO DO CONVERSOR *BUCK*

O conversor *buck* (rebaixador de tensão) é uma topologia CC-CC que produz na saída uma tensão inferior à tensão de entrada. É composto por uma chave eletrônica (tipicamente um MOSFET, do inglês *metal-oxide-semiconductor field-effect transistor*), um elemento de retificação (diodo, na versão assíncrona, ou MOSFET, na versão síncrona), um indutor em série com a carga e um capacitor de filtro na saída, além do circuito de controle e da malha de realimentação (ERICKSON; MAKSIMOVIĆ, 2001). A Figura 1 apresenta a topologia *buck*.

Figura 1: Topologia do conversor *buck* (forma clássica).



Fonte: Elaborado pelo autor, com base em Erickson e Maksimović (2001).

O princípio de operação baseia-se na modulação por largura de pulso (PWM, do inglês *pulse width modulation*) aplicada à chave principal. Durante o intervalo ligado (t_{on}), o indutor é conectado à fonte, armazenando energia no campo magnético, com aumento da corrente. Durante o intervalo desligado (t_{off}), a corrente do indutor continua fluindo pelo caminho de recirculação (diodo, na versão assíncrona, ou MOSFET, na versão síncrona), transferindo energia para a carga e para o capacitor. Para um *buck* ideal em condução contínua (CCM, do inglês *continuous conduction mode*) e em regime permanente, a tensão média de saída é proporcional à razão cíclica D (ERICKSON; MAKSIMOVIĆ, 2001):

$$V_{out} = D \cdot V_{in} \quad \text{Equação (2.1)}$$

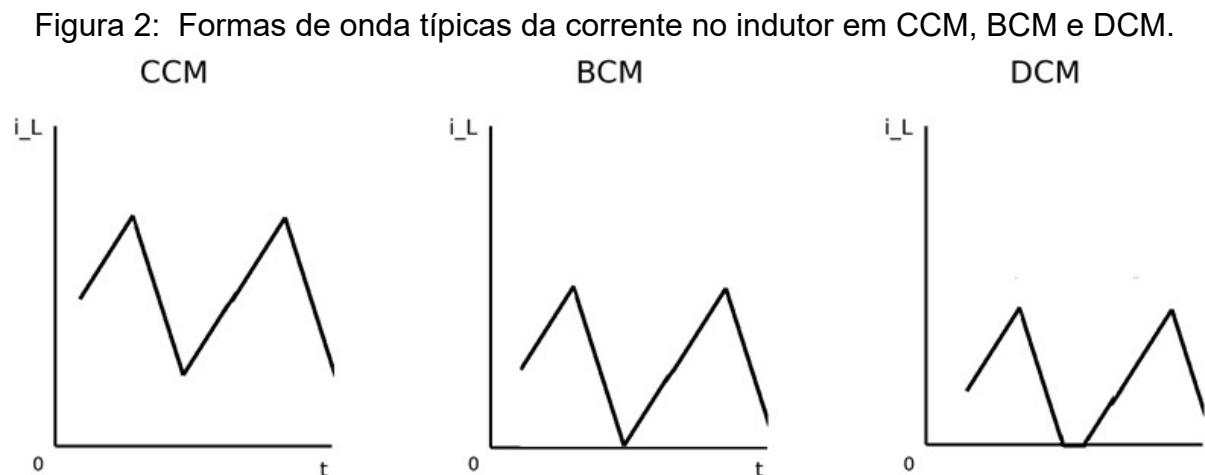
Visto que V_{in} é a tensão de entrada e T_s é o período de chaveamento, sendo assim, D é definido por:

$$D = \frac{t_{on}}{T_s} \quad \text{Equação (2.2)}$$

Na prática, perdas por condução e comutação nos semicondutores, queda direta no diodo (na versão assíncrona) e resistências parasitas — como $R_{DS(on)}$ do MOSFET, resistência série do indutor e ESR do capacitor — reduzem a tensão útil e a eficiência do sistema. Por esse motivo, a topologia buck síncrona substitui o diodo por um MOSFET de baixa resistência, reduzindo perdas principalmente no intervalo de recirculação de corrente, ao custo de maior complexidade de acionamento e maior sensibilidade ao layout e aos tempos mortos (*dead-time*, do inglês *dead time*). Assim, com o controle adequado da razão cíclica por um controlador (como o LM5116), é possível manter V_{out} próximo do valor desejado mesmo com variações de V_{in} e da carga, desde que o estágio de potência e a realimentação sejam corretamente dimensionados.

2.3. MODOS DE CONDUÇÃO E COMPORTAMENTO DA CORRENTE NO INDUTOR

O regime de condução do conversor *buck* é definido pelo comportamento da corrente no indutor $i_L(t)$, que depende principalmente da indutância e da frequência de chaveamento. Em termos práticos, o conversor pode operar em condução contínua (CCM, do inglês *continuous conduction mode*), no limite (BCM, do inglês *boundary conduction mode*) ou em condução descontínua (DCM, do inglês *discontinuous conduction mode*). A Figura 2 ilustra qualitativamente esses regimes a partir das formas de onda de $i_L(t)$.



Em CCM, a ondulação de corrente no indutor pode ser estimada por (ERICKSON; MAKSIMOVIĆ, 2001):

$$\Delta I_L \approx \frac{(V_{in} - V_{out}) \cdot D}{(L \cdot f_{sw})} \quad \text{Equação (2.3)}$$

Usando a Equação (2.1), pode-se reescrever:

$$\Delta I_L \approx \frac{V_{out} \cdot (1 - D)}{(L \cdot f_{sw})} \quad \text{Equação (2.4)}$$

Visto que L é a indutância e f_{sw} é a frequência de comutação.

Na condição limite entre CCM e DCM, a corrente mínima do indutor atinge aproximadamente zero ao final do período, e a corrente média de saída relaciona-se à ondulação por:

$$I_{Lpklim} \approx \frac{\Delta I_L}{2} \quad \text{Equação (2.5)}$$

Assumindo carga resistiva equivalente ($I_{out} \approx V_{out}/R$), obtém-se uma expressão prática para a indutância crítica:

$$L_{crit} \approx \frac{(1 - D) \cdot R}{(2 \cdot f_{sw})} \quad \text{Equação (2.6)}$$

Assim, para uma carga e frequência definidas, valores $L > L_{crit}$ favorecem a operação em CCM, enquanto valores $L < L_{crit}$ favorecem DCM em parte da faixa de carga. No contexto deste TCC, a operação em CCM nas condições de maior corrente (até 3 A) é preferível para reduzir o ripple relativo e limitar correntes de pico, além de facilitar comparações entre implementações sob condições equivalentes.

2.4. BATERIAS CHUMBO-ÁCIDO E MÉTODOS DE CARGA

Baterias de chumbo-ácido são amplamente empregadas em aplicações automotivas, *nobreaks*, sistemas de armazenamento de energia e embarcações, devido ao baixo custo, à robustez e à ampla disponibilidade no mercado. Essas baterias são constituídas por placas de chumbo (Pb) e dióxido de chumbo (PbO₂) imersas em eletrólito de ácido sulfúrico diluído. A tensão nominal de cada célula é da ordem de 2 V; assim, uma bateria nominal de 12 V é formada por seis células conectadas em série (RASHID, 2014). Entre características relevantes, destacam-se: densidade de energia moderada; capacidade de fornecer correntes elevadas; e sensibilidade a regimes inadequados de carga e descarga, que podem acelerar sulfatação, perda de capacidade e redução da vida útil (HART, 2011; RASHID, 2014). Em aplicações embarcadas, como no barco de competição do IFSC, esse contexto reforça a necessidade de um processo de carregamento controlado e compatível com recomendações do fabricante.

2.4.1. Tipos de baterias de chumbo-ácido

Existem diferentes configurações construtivas de baterias chumbo-ácido, associadas ao tipo de aplicação, requisitos de manutenção e comportamento em diferentes regimes de descarga. Entre as categorias mais comuns estão (HART, 2011):

a) Baterias inundadas (FLA, do inglês *flooded lead-acid*): utilizam eletrólito líquido em excesso e, em geral, requerem manutenção periódica, como reposição de água destilada.

b) Baterias seladas (VRLA, do inglês *valve regulated lead-acid*): operam sem reposição rotineira de eletrólito e utilizam válvulas reguladoras de pressão. Entre os subtipos, destacam-se:

c) AGM (do inglês *absorbent glass mat*): empregam separadores de fibra de vidro que absorvem o eletrólito, com boa resistência a vibrações e possibilidade de instalação em diferentes posições.

d) GEL: utilizam eletrólito gelificado, com boa estabilidade e, em geral, maior tolerância a descargas profundas.

No contexto deste trabalho, adota-se bateria selada do tipo VRLA-AGM, por praticidade e segurança em ambiente embarcado.

2.4.2. Princípios gerais de carga de baterias chumbo-ácido

O carregamento de baterias chumbo-ácido é frequentemente descrito por etapas em que o carregador alterna estratégias de controle de corrente e tensão ao longo do tempo. De forma simplificada, esse comportamento é associado ao perfil IUoU, no qual I representa a etapa de corrente constante, Uo a etapa de tensão constante (absorção) e U a etapa de flutuação, em três estágios (HART, 2011; RASHID, 2014):

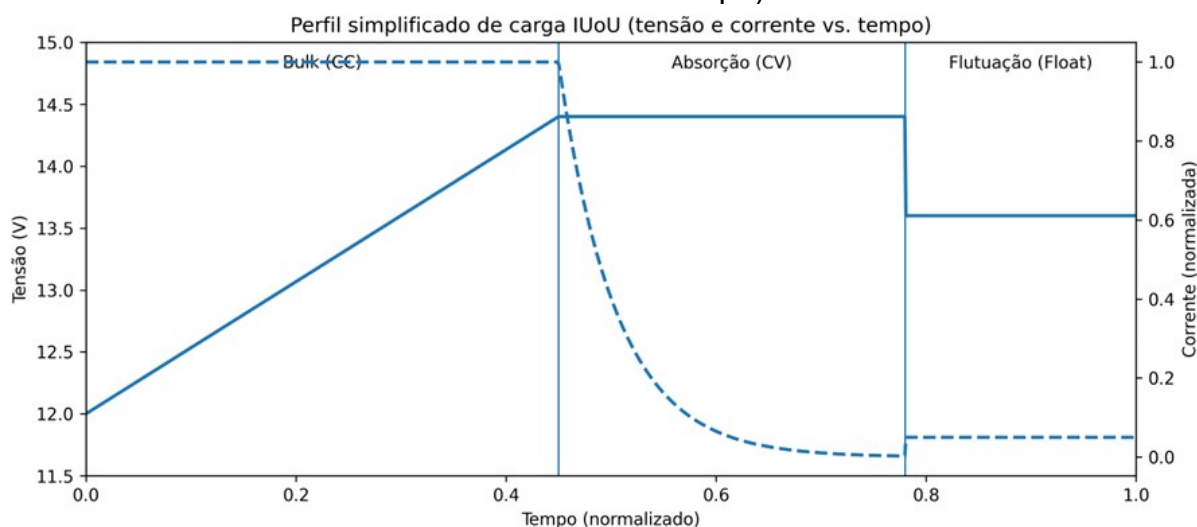
a) *Bulk* (corrente constante – CC): etapa inicial em que a corrente é limitada a um valor seguro, elevando progressivamente a tensão nos terminais da bateria.

b) Absorção (tensão constante – CV): ao atingir a tensão limite de carga, o carregador mantém a tensão aproximadamente constante enquanto a corrente decai gradualmente.

c) Flutuação (*float*): após a carga, a tensão é reduzida para um patamar inferior, suficiente para compensar perdas internas e manter a bateria carregada com menor gaseificação e envelhecimento acelerado.

O perfil IUoU pode ser representado de forma simplificada pela variação de tensão e corrente ao longo do tempo, evidenciando a transição entre os estágios de corrente constante, tensão constante e flutuação. A Figura 3 apresenta essa representação de maneira qualitativa.

Figura 3: Perfil simplificado de carga IUoU para baterias de chumbo-ácido (tensão e corrente versus tempo).



Fonte: Autoria própria.

Neste trabalho, a bateria auxiliar adotada é do tipo VRLA-AGM, modelo Moura 12MVA-12 (12 V, 12 Ah – C20). Para regime de flutuação a 25 °C, o fabricante recomenda tensão de referência de 2,27 V por elemento ($\pm 1\%$), correspondente a 13,62 V para uma bateria de 12 V (seis elementos), e indica a faixa de 2,25 V a 2,30 V por elemento, com compensação térmica de -3 mV/°C/elemento (MOURA, 2024). Para condições de ciclagem/equalização, o manual apresenta valores de referência a 25 °C na faixa de 2,40 V a 2,50 V por elemento (ajuste ideal de 2,45 V por elemento), com coeficiente de correção de -4 mV/°C/elemento (MOURA, 2024).

Com base nessas recomendações e visando uma abordagem conservativa para a aplicação embarcada, o carregador desenvolvido foi ajustado para operar com tensão constante de 13,5 V e limitação de corrente em 3 A. Essa escolha mantém a operação próxima do regime de flutuação recomendado e busca reduzir estresse eletroquímico na bateria auxiliar, ao mesmo tempo em que atende às necessidades do sistema durante a competição (MOURA, 2024).

O desempenho e a vida útil de baterias chumbo-ácido dependem diretamente do regime de carga e da temperatura. Para reduzir envelhecimento e risco de falhas, recomenda-se evitar sobrecarga e descargas profundas recorrentes, limitar a corrente de carga e respeitar tensões de carga compatíveis com a temperatura

(HART, 2011; RASHID, 2014). No carregador proposto, esses cuidados são contemplados pela limitação de corrente em 3 A e pela adoção de tensão constante em 13,5 V.

2.5. CONTROLE DE TENSÃO E CORRENTE EM CONVERSORES *BUCK* CARREGADORES

A implementação prática de carregamento com conversores *buck* exige um sistema de controle capaz de regular, de forma coordenada, a tensão aplicada à bateria e a corrente fornecida durante o processo de carga. Em geral, busca-se limitar a corrente a um valor seguro e, simultaneamente, impedir que a tensão ultrapasse o limite recomendado pelo fabricante, reduzindo o risco de sobrecarga e degradação prematura.

Em carregadores para baterias chumbo-ácido, o controle deve ser capaz de: (i) limitar a corrente máxima de carga; (ii) regular a tensão de saída em torno do valor de referência; e (iii) rejeitar perturbações decorrentes de variações da tensão de entrada e do estado de carga da bateria, mantendo a operação estável.

No contexto deste trabalho, adota-se V_{in} na faixa de 30 V a 60 V, V_{out} ajustada em 13,5 V e limitação de corrente de carga em até 3 A, com base nas recomendações de carregamento da bateria VRLA utilizada e nos requisitos do sistema (MOURA, 2024).

Controladores PWM com recurso de limitação de corrente, como o LM5116, permitem implementar essas funções por meio de realimentação de tensão (malha de tensão) e monitoramento da corrente (tipicamente via resistor *shunt* e comparadores internos), utilizando redes de compensação para assegurar estabilidade. Quando a bateria se encontra mais descarregada, sua tensão terminal é menor e o conversor tende a operar inicialmente em regime de corrente limitada, fornecendo a corrente máxima definida no projeto. À medida que a tensão nos terminais se aproxima de V_{out} , a corrente de carga passa a decair gradualmente, e o sistema converge para um comportamento de tensão aproximadamente constante, caracterizando na prática uma transição de corrente constante (CC) para tensão constante (CV), controlada pelos limites do conversor.

Carregadores mais sofisticados podem implementar explicitamente múltiplos

estágios (*bulk*, absorção e flutuação), com ajuste dinâmico de referências e compensação térmica. No escopo deste trabalho, entretanto, adota-se uma estratégia mais simples e conservativa: tensão constante com V_{out} ajustada em 13,5 V e limitação de corrente em 3 A, suficiente para a operação segura da bateria auxiliar no barco de competição, sem a complexidade de um sistema de gerenciamento de carga 100% automatizado.

2.6. CONTROLADORES *BUCK* E SELEÇÃO DO CI PARA O CARREGADOR

Controladores *buck* dedicados são circuitos integrados (CIs) projetados para comandar o chaveamento de semicondutores de potência, ajustar a razão cíclica conforme as condições de operação e garantir estabilidade da malha por meio de redes de compensação. Esses dispositivos frequentemente incorporam recursos como limitação de corrente, bloqueio por subtensão (UVLO, do inglês *undervoltage lockout*) e partida controlada (*soft-start*), contribuindo para a confiabilidade do conversor em aplicações automotivas, industriais e em carregadores de baterias (HART, 2011; RASHID, 2014).

A seleção do controlador *buck* é uma etapa crítica do projeto, pois define a arquitetura de controle, os recursos de supervisão e proteção e o grau de complexidade da implementação. Para o carregador embarcado, o controlador deve manter V_{out} ajustada em 13,5 V com limitação de corrente em até 3 A, operando com V_{in} entre 30 V e 60 V, com estabilidade e robustez frente a variações do barramento e do estado de carga da bateria.

2.6.1. Características desejáveis em controladores *buck* para carregadores de baterias

Em aplicações de carregamento, especialmente em ambiente embarcado, algumas características tornam-se relevantes para o controlador *buck* (HART, 2011; RASHID, 2014):

- a) Faixa ampla de tensão de entrada, permitindo operação mesmo com oscilações do barramento (neste projeto, V_{in} de 30 V a 60 V).
- b) Possibilidade de operação em condução contínua (CCM), com

comportamento previsível e projeto visando baixa ondulação de corrente no indutor.

c) Recursos de supervisão e proteção integrados, como proteção contra sobrecorrente (OCP, do inglês *overcurrent protection*), subtensão (UVLO) e, quando disponível, sobretensão (OVP, do inglês *overvoltage protection*) e desligamento por falha.

d) Controle estável de tensão, com possibilidade de limitação de corrente, contribuindo para operação segura da bateria.

e) Documentação e suporte ao projeto, incluindo notas de aplicação, recomendações de layout e ferramentas de simulação.

f) Viabilidade de aquisição, considerando custo e disponibilidade no mercado nacional.

Com base nesses critérios, foram analisados controladores de fabricantes consolidados, com ênfase em soluções da Texas Instruments e da Analog Devices, visando selecionar o CI mais adequado aos requisitos do carregador proposto. A Tabela 2 apresenta os critérios considerados e a Tabela 3 sintetiza a comparação dos controladores avaliados.

Tabela 2: Critérios para escolha do controlador.

Critério	Descrição do que foi considerado
Faixa de tensão de entrada	Capacidade de operar com V_{in} variável (30–60 V) e margem para transientes
Corrente máxima de carga	Capacidade de limitar/fornecer corrente (até 3 A) com estabilidade
Complexidade do circuito externo	Quantidade de componentes externos e sensibilidade a dimensionamento e ajustes

Critério	Descrição do que foi considerado
Ferramentas de simulação	Ferramentas acessíveis para dimensionamento/validação (ex.: WEBENCH)
Custo no mercado brasileiro	Preço unitário e impacto no orçamento do protótipo
Disponibilidade nacional	Estoque em fornecedores nacionais e prazos de entrega

Fonte: Autoria própria.

Tabela 3: Comparação dos controladores considerados para o carregador.

CI	Tipo / foco	Adequação ao projeto	Características técnicas relevantes	Decisão
LM5166	<i>Buck</i> síncrono (potência moderada)	Atende à faixa de entrada; pode operar no envelope do projeto	Menor margem prática para 3 A (potência e aspecto termo-mecânico)	Descartado
LM5146	<i>Buck</i> síncrono (controle avançado)	Atende à faixa e oferece alto desempenho	Projeto mais exigente (compensação e layout) para o prazo	Descartado
LTC4013	Carregador dedicado	Recursos	Custo e	Descartado

CI	Tipo / foco	Adequação ao projeto	Características técnicas relevantes	Decisão
	(multiestágio/multi-química)	avançados; adequação depende da aplicação	complexidade maiores que o necessário no escopo	
LTC4020	Controlador carregador (alta integração)	Solução robusta; adequação depende da aplicação	Maior custo e complexidade para implementação e validação	Descartado

Fonte: Autoria própria.

Os valores de faixa de operação e recursos foram verificados nos respectivos *datasheets*, e a Tabela 3 resume a comparação utilizada para seleção do LM5116 no carregador desenvolvido (TEXAS INSTRUMENTS, 2026). Embora controladores da Analog Devices possam apresentar vantagens técnicas em cenários específicos, a combinação de custo, disponibilidade e complexidade favoreceu soluções da Texas Instruments no contexto acadêmico e no prazo do projeto, com destaque para a disponibilidade do WEBENCH Power Designer para apoio ao dimensionamento.

A Tabela 4 resume como o LM5116 atende aos principais requisitos funcionais e elétricos do carregador proposto, justificando sua seleção.

Tabela 4: Conformidade do LM5116 com os requisitos funcionais e elétricos do projeto.

Requisito do projeto	Como o LM5116 atende
Operação com V_{in} amplo (30–60 V)	Controlador com ampla faixa de entrada, compatível com o barramento do barco (TEXAS INSTRUMENTS, 2026)
Limitação de corrente de carga	Permite implementar limitação de corrente por detecção/monitoramento, adequada ao limite de 3 A (TEXAS INSTRUMENTS, 2026)
Eficiência e perdas reduzidas	Topologia <i>buck</i> síncrona reduz perdas associadas ao diodo e favorece eficiência elevada (TEXAS INSTRUMENTS, 2026)
Controle estável em ampla faixa de carga	Possibilita ajuste de compensação e parâmetros de controle conforme a aplicação (TEXAS INSTRUMENTS, 2026)
Projeto e validação acelerados	Dimensionamento e simulação com WEBENCH e documentação de suporte (TEXAS INSTRUMENTS, 2026)
Componentes acessíveis	Viabiliza implementação com componentes disponíveis no mercado nacional (critério de projeto)

Fonte: Autoria própria.

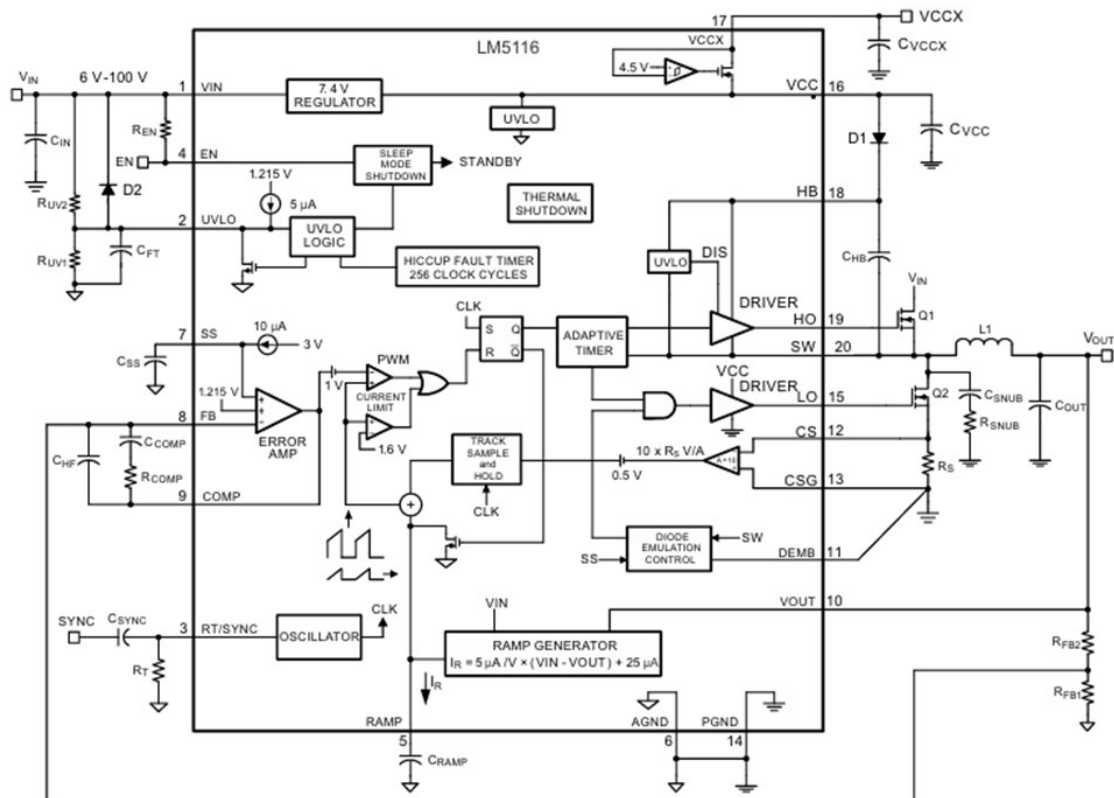
O LM5116 oferece recursos de ajuste de controle (por exemplo, rampa ajustável e rede de compensação configurável), permitindo adequar a resposta do conversor às condições do carregamento e às variações de V_{in} , mantendo V_o regulada e a corrente limitada. Do ponto de vista acadêmico e econômico, o LM5116 mostrou-se a alternativa mais adequada para o desenvolvimento do carregador embarcado do barco do IFSC, combinando a faixa de entrada compatível com o

sistema (30–60 V), recursos de proteção e suporte a ferramentas de dimensionamento e simulação que reduzem o tempo de desenvolvimento.

2.6.2. Seleção do controlador LM5116 e recursos internos

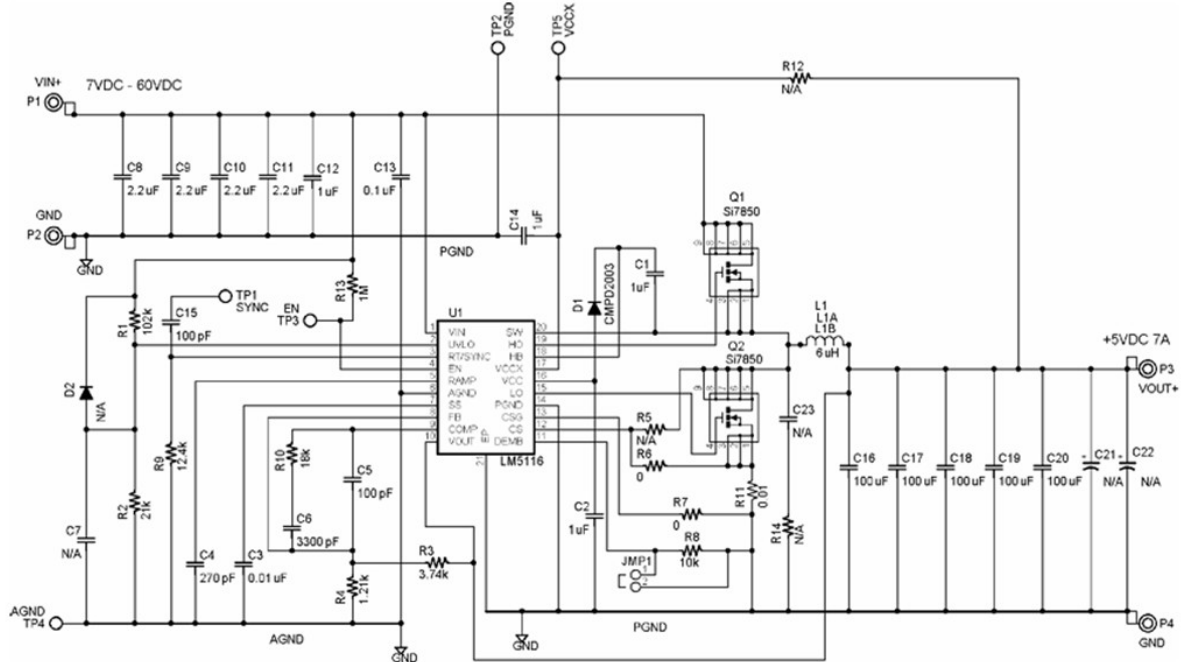
O diagrama em blocos do LM5116 evidencia os principais recursos internos do controlador, incluindo regulador interno, oscilador, amplificador de erro, modulação PWM, limitação de corrente e *drivers* para as chaves do estágio *buck* síncrono. A Figura 4 apresenta essa arquitetura. A Figura 5 mostra um circuito típico de aplicação do LM5116, utilizado como referência para a organização dos blocos externos — realimentação, compensação, *bootstrap* e filtros de entrada e saída — durante o desenvolvimento do carregador (TEXAS INSTRUMENTS, 2026).

Figura 4: Diagrama em blocos do controlador LM5116.



Fonte: Texas Instruments (2026).

Figura 5: Circuito típico de aplicação do LM5116 (*buck* síncrono).



Fonte: Texas Instruments (2026).

2.7. FERRAMENTAS DE SIMULAÇÃO E PROJETO ASSISTIDO POR COMPUTADOR

O desenvolvimento de conversores CC-CC envolve também o uso de ferramentas de simulação e de projeto assistido por computador (*computer-aided design* – CAD). Neste trabalho, o fluxo de desenvolvimento foi apoiado principalmente por: (i) fontes primárias do fabricante (*datasheet*, notas de aplicação e modelos), (ii) a ferramenta WEBENCH Power Designer (síntese e simulação de referência) e (iii) o ambiente CAD KiCad 9.0.6 (esquemático e layout).

Adicionalmente, foram consultadas obras de referência em eletrônica de potência, utilizadas para checagem de ordem de grandeza, verificação cruzada de equações e interpretação de parâmetros de projeto (HART, 2011; MOHAN; UNDELAND; ROBBINS, 2003; RASHID, 2014).

Essas fontes e ferramentas permitem obter uma solução coerente com os requisitos elétricos, estimar perdas e tendências térmicas, validar escolhas de componentes e limites operacionais com base na documentação, além de traduzir o circuito em esquemático e *layout* de placa de circuito impresso (PCI) compatíveis com boas práticas de eletrônica de potência.

2.7.1. WEBENCH Power Designer (Texas Instruments)

O WEBENCH Power Designer é uma plataforma de apoio ao projeto e simulação desenvolvida pela Texas Instruments, utilizada para síntese de conversores chaveados. A ferramenta integra bancos de dados de componentes e rotinas de otimização para gerar uma solução de referência a partir dos requisitos informados (TEXAS INSTRUMENTS, 2026).

No projeto deste carregador, foram utilizados como requisitos principais V_{in} de 30 V a 60 V, V_{out} ajustada em 13,5 V e corrente máxima de 3 A, além de parâmetros de comutação e condições ambientais. Como resultados típicos, o WEBENCH fornece uma arquitetura de referência com valores iniciais de componentes, estimativas de ondulação, perdas e eficiência, além de formas de onda simuladas e relatórios.

Neste trabalho, o WEBENCH foi utilizado como referência para definição inicial de componentes do estágio de potência e da rede de compensação, comparação preliminar de alternativas e estimativa de tendências de eficiência e aquecimento. Ressalta-se que os resultados devem ser interpretados como referência, pois a implementação física — especialmente sob restrições de montagem e layout — influencia perdas, interferência eletromagnética e estabilidade, podendo exigir ajustes na etapa de prototipagem e validação experimental.

3. METODOLOGIA

Neste capítulo, apresentam-se os procedimentos adotados para o desenvolvimento, implementação e validação do protótipo de conversor CC-CC. A abordagem metodológica divide-se em etapas que compreendem desde o levantamento de requisitos e projeto assistido por computador até a validação experimental em bancada.

3.1. PROCEDIMENTO METODOLÓGICO E REQUISITOS

O projeto foi guiado por requisitos técnicos específicos para garantir a compatibilidade entre o banco principal e a bateria auxiliar. Definiu-se uma faixa de tensão de entrada (V_{in}) de 30 V a 60 V, com saída regulada em 13,5 V (V_{out}) e capacidade de corrente máxima de 3 A (I_{out}). O sistema prevê a unidirecionalidade do fluxo de energia e conta com um mecanismo de habilitação manual (*enable*).

A estratégia de projeto seguiu o fluxo ilustrado abaixo:

Dimensionamento e Simulação: Utilizou-se a ferramenta WEBENCH Power Designer para a obtenção dos parâmetros iniciais e da lista de materiais (BOM) de referência, focando na topologia síncrona.

Consistência Técnica: Os dados gerados foram validados frente aos *datasheets* dos fabricantes, garantindo que os limites de operação dos componentes selecionados não fossem excedidos.

Implementação de Hardware: O desenho do esquemático e o projeto do layout da placa de circuito impresso (PCB) foram realizados no software KiCad 9.0.6. No layout, priorizou-se a integridade dos sinais críticos, o dimensionamento das trilhas de potência e a otimização dos caminhos de retorno (planos de terra).

3.2. FERRAMENTAS E INSTRUMENTAÇÃO

Para a execução experimental, o laboratório foi equipado com instrumentos de precisão capazes de registrar o comportamento dinâmico e térmico do conversor:

Alimentação e Carga: Utilizou-se uma fonte CC ajustável para emular a variação da tensão de entrada. Como carga resistiva, foram empregados três resistores de potência (10 Ω / 50 W), associados para obter resistências

equivalentes de 10 Ω , 5 Ω e 3,3 Ω .

Medição e Captura: As formas de onda e o *ripple* foram analisados com um osciloscópio Tektronix MDO4054B-3. As correntes foram monitoradas via ponteira de corrente Tektronix A622.

Análise Térmica: O monitoramento da temperatura nos componentes críticos foi realizado por meio de um termômetro infravermelho.

3.3. PROCEDIMENTO EXPERIMENTAL E MÉTRICAS DE AVALIAÇÃO

A validação consistiu em ensaios comparativos entre as versões assíncrona e síncrona do conversor, mantendo-se condições idênticas de teste. O procedimento seguiu as etapas de inspeção visual, conferência de polaridade e teste de sinal de habilitação antes da energização plena.

A avaliação do desempenho foi fundamentada nas seguintes métricas:

Eficiência Energética (η): determinada pela razão entre a potência de saída e a de entrada (P_{out}/P_{in}), medidas após a estabilização do regime permanente (10 minutos de operação).

Regulação de Tensão e Corrente: verificou-se a manutenção da saída em 13,5 V sob diferentes cargas e a transição para o regime de limitação de corrente ao atingir o limiar de 3 A.

Ripple de Saída ($\Delta V_{out,pp}$): medido em regime permanente com limitador de banda de 20 MHz.

Perfil Térmico: registro da evolução da temperatura dos semicondutores e indutores desde o instante inicial ($t = 0$) até a estabilização durante o carregamento da bateria auxiliar.

4. PROJETO DO CARREGADOR *BUCK*

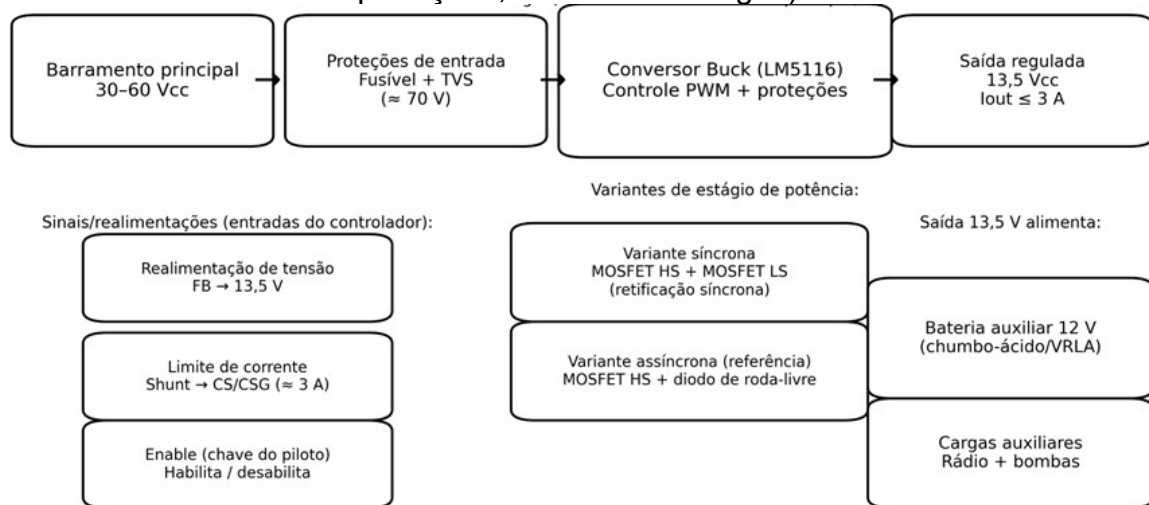
Este capítulo descreve o projeto do carregador CC-CC do tipo *buck* destinado a converter a tensão do barramento principal do barco (30 V a 60 V) para uma tensão de saída V_{out} ajustada em 13,5 V, com limitação de corrente de saída em até 3 A, para recarga da bateria auxiliar. Apresentam-se a arquitetura do carregador e as topologias avaliadas (*buck* assíncrono e síncrono), os critérios e cálculos de dimensionamento do estágio de potência (indutor L, capacitor de entrada C_{in} , capacitor de saída C_{out} e semicondutores) e a parametrização do controlador LM5116 (divisor de realimentação, detecção/limitação de corrente, *soft-start*, UVLO, oscilador e frequência de chaveamento, rede de rampa e compensação). Também são registradas diretrizes de layout consideradas críticas para operação estável, com ênfase na redução de laços de comutação, posicionamento de desacoplamentos e organização de retornos de potência e de sinal, visando operação em frequência de chaveamento da ordem de 500 kHz.

4.1. ARQUITETURA DO SISTEMA E TOPOLOGIAS AVALIADAS

O carregador foi implementado por um conversor *buck* controlado pelo LM5116. Antes do estágio de potência, foram previstos elementos de proteção de entrada (fusível e diodo TVS), visando reduzir o risco de danos em condições de falha e transientes no barramento.

A Figura 6 apresenta uma visão em blocos do sistema, destacando o caminho de energia desde o barramento principal até a saída regulada, as proteções de entrada, as interfaces de realimentação e comando do controlador (realimentação de tensão, detecção de corrente e *enable*) e as duas variantes de estágio de potência que foram avaliadas (assíncrona e síncrona).

Figura 6: Diagrama em blocos do carregador e interfaces do sistema (barramento, proteções, conversor e cargas).



Fonte: Autoria própria.

Foram consideradas duas variantes de estágio de potência:

a) *Buck* assíncrono (retificação por diodo): a corrente do indutor no intervalo de roda-livre é conduzida por um diodo. A implementação é mais simples; porém, as perdas no intervalo de roda-livre aumentam devido à queda direta do diodo, sobretudo quando $(1 - D)$ é elevado, condição típica para V_{in} alto.

b) *Buck* síncrono (retificação por MOSFET *low-side*): substitui o diodo por um MOSFET controlado, reduzindo perdas de condução no intervalo de roda-livre (queda resistiva associada a $R_{DS(on)}$). Em contrapartida, exige maior rigor de acionamento, layout e controle de ruído no nó de comutação.

4.2. PARÂMETROS DE PROJETO E FREQUÊNCIA DE CHAVEAMENTO

A escolha da frequência de chaveamento f_{sw} influencia diretamente o dimensionamento do indutor e dos capacitores, as perdas por comutação, o comportamento eletromagnético (EMI) e o esforço térmico dos semicondutores. No LM5116, a frequência pode ser configurada por meio do resistor de temporização (pino RT/SYNC), permitindo selecionar valores na faixa de centenas de kHz até a ordem de MHz, conforme recomendações e limites descritos na documentação do fabricante (TEXAS INSTRUMENTS, 2026). Assim, é possível ajustar f_{sw} para um compromisso entre tamanho de componentes passivos (favorecido por f_{sw} mais

alta) e perdas de comutação/EMI (tendendo a aumentar com f_{sw}).

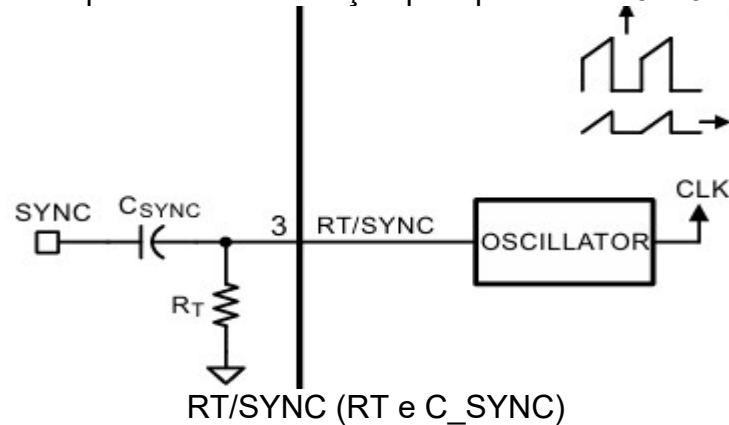
Além da escolha de f_{sw} , a razão cíclica D varia com a tensão de entrada. Em primeira ordem, para operação *buck* ideal, tem-se:

$$D \approx \frac{V_{out}}{V_{in}} \quad \text{Equação (4.1)}$$

Logo, quando V_{in} aumenta, D diminui e o intervalo de roda-livre ocupa uma fração maior do período, pois $(1 - D)$ aumenta. Esse comportamento impacta o projeto de duas maneiras principais: (i) a ondulação de corrente no indutor tende a aumentar no pior caso (tipicamente em V_{in} elevado), exigindo indutância maior ou f_{sw} maior para manter ΔI_L dentro do critério; e (ii) as perdas no intervalo de roda-livre tornam-se mais relevantes — especialmente no *buck* assíncrono — pois o diodo conduz por $(1 - D) \cdot T_s$, aumentando dissipação quando $(1 - D)$ é elevado. No *buck* síncrono, esse intervalo é conduzido por MOSFET *low-side*, reduzindo a perda equivalente por queda direta, porém com maior rigor de acionamento e maior sensibilidade a ruído no nó de comutação.

Neste projeto, adotou-se f_{sw} da ordem de 500 kHz como compromisso entre redução de volume de passivos e limitação de perdas de comutação, mantendo viabilidade de layout em protótipo fresado e montagem predominantemente PTH/SMD mista (TEXAS INSTRUMENTS, 2026). A Figura 7 ilustra o bloco de oscilador do LM5116 e a forma de programação da frequência de chaveamento por meio do pino RT/SYNC. Nesse arranjo, a escolha do resistor RT define f_{sw} em operação livre (*clock* interno), enquanto a entrada SYNC permite sincronizar o controlador a um *clock* externo, garantindo que o PWM opere em uma frequência imposta pelo sistema. Essa funcionalidade é útil para padronizar o espectro de comutação, facilitar a repetibilidade dos ensaios e reduzir interferências eletromagnéticas (EMI) por “batimento” entre frequências quando múltiplos conversores coexistem no mesmo barramento.

Figura 7: Configuração do oscilador e ajuste da frequência de comutação pelo pino do LM5116.



Fonte: Autoria própria.

4.3. ESTRATÉGIA DE DIMENSIONAMENTO E CRITÉRIOS ADOTADOS

O dimensionamento do carregador seguiu a sequência usual de projeto de conversores *buck*, iniciando pela definição do indutor a partir da ondulação de corrente desejada e, em seguida, pela escolha dos capacitores de saída e entrada considerando *ripple*, corrente RMS e fechamento dos laços de comutação. Na sequência, foram selecionados os semicondutores e discutidas as perdas associadas às variantes síncrona e assíncrona. Por fim, foram parametrizados os blocos do LM5116 (realimentação, limitação de corrente, UVLO, *soft-start*, oscilador/frequência de chaveamento, rede de rampa e compensação), conforme recomendações do fabricante (TEXAS INSTRUMENTS, 2026).

4.4. INDUTOR: ONDULAÇÃO DE CORRENTE E CORRENTE DE PICO

A ondulação de corrente no indutor, pico a pico, pode ser estimada a partir da tensão no indutor em cada intervalo de comutação. No intervalo em que a chave *high-side* conduz ($t_{on} = D \cdot T_s$), tem-se $V_{L,on} \approx V_{in} - V_{out}$; no intervalo de roda-livre ($t_{off} = (1 - D) \cdot T_s$), tem-se $V_{L,off} \approx -V_{out}$. Assim, o *ripple* pico a pico pode ser escrito de forma equivalente como:

$$\Delta I_L \approx \frac{(V_{in} - V_{out}) \cdot D}{(L \cdot f_{sw})} \quad \text{Equação (4.2)}$$

$$\Delta I_L \approx \frac{V_{out} \cdot (1-D)}{(L \cdot f_{sw})} \quad \text{Equação (4.3)}$$

Como prática de projeto, adotou-se ΔI_L entre 20% e 40% da corrente nominal de saída, faixa usualmente empregada para compromisso entre tamanho do indutor, corrente de pico e *ripple*/EMI, mantendo operação previsível em CCM em correntes mais elevadas (ERICKSON; MAKSIMOVIĆ, 2001; MOHAN; UNDELAND; ROBBINS, 2003). Para $I_{out,max} = 3$ A, isso corresponde a uma ondulação-alvo entre 0,6 A_{p-p} e 1,2 A_{p-p}.

O pior caso de ondulação ocorre próximo de $V_{in,max}$, pois $(1 - D)$ aumenta. Para $V_{out} = 13,5$ V, $V_{in} = 60$ V e $f_{sw} \approx 0,53$ MHz, obtém-se:

$$D \approx \frac{13,5}{60} \approx 0,225; \text{quad}(1-D) \approx 0,775 \quad \text{Equação (4.4)}$$

Aplicando a Equação (4.3), obtém-se a ondulação de corrente para os dois valores de indutância considerados:

a) Para $L = 22 \mu\text{H}$ (valor adotado):

$$\Delta I_{L,22} \approx \frac{13,5 \cdot 0,775}{(22 \mu\text{H} \cdot 0,53 \text{ MHz})} \approx 0,90 \quad \text{Equação (4.5)}$$

b) Para $L = 18 \mu\text{H}$ (valor de referência):

$$\Delta I_{L,18} \approx \frac{13,5 \cdot 0,775}{(18 \mu\text{H} \cdot 0,53 \text{ MHz})} \approx 1,10 \quad \text{Equação (4.6)}$$

Observa-se que, no pior caso, $L = 22 \mu\text{H}$ resulta em $\Delta I_L/I_{out} \approx 0,30$ ($\approx 30\%$), enquanto $L = 18 \mu\text{H}$ resulta em $\Delta I_L/I_{out} \approx 0,37$ ($\approx 37\%$), ambos dentro do critério de 20%–40%. Entretanto, o indutor de $22 \mu\text{H}$ reduz o *ripple* relativo e a excitação de parasitas do layout.

Considerando a variação observada de f_{sw} em bancada ($\sim 0,49$ – $0,55$ MHz), adota-se ΔI_L no pior caso na faixa de aproximadamente 0,90–0,95 A_{p-p}; nas estimativas seguintes utiliza-se 0,95 A_{p-p} como valor conservador.

A corrente de pico do indutor pode ser aproximada por:

$$I_{L,pk} \approx I_{out} + \frac{\Delta I_L}{2} \quad \text{Equação (4.7)}$$

No pior caso com $I_{out} = 3$ A, obtém-se:

$$I_{L,pk,22} \approx 3 + \frac{0.90}{2} \approx 3.45 \quad \text{Equação (4.8)}$$

$$I_{L,pk,18} \approx 3 + \frac{1.10}{2} \approx 3.55 \quad \text{Equação (4.9)}$$

Adotou-se margem para transientes e partida, selecionando indutor com corrente de saturação $I_{sat} \geq 5$ A. As perdas resistivas do indutor podem ser estimadas por:

$$P_L \approx I_{L,rms}^2 \cdot DCR \quad \text{Equação (4.10)}$$

Como referência de projeto, a ferramenta WEBENCH indicou indutância em torno de 18 μ H para a condição nominal. Entretanto, adotou-se $L = 22$ μ H no protótipo por critérios elétricos e construtivos. Do ponto de vista elétrico, o aumento de L reduz a ondulação de corrente do indutor no pior caso (V_{in} elevado), reduzindo corrente de pico, favorecendo previsibilidade do controle em modo de corrente emulada e tendendo a reduzir EMI. Do ponto de vista construtivo, optou-se por um indutor SMD Coilcraft de 22 μ H, com *datasheet* rastreável e parâmetros de I_{sat} e DCR especificados (COILCRAFT, s.d.), em substituição a um indutor toroidal sem documentação. Além disso, a montagem do indutor SMD na face inferior contribuiu para a organização do estágio de potência e para a redução da área efetiva dos laços de alta frequência que estão associados à comutação, estratégia particularmente relevante para operação em f_{sw} da ordem de 0,5 MHz.

4.5. CAPACITORES DE SAÍDA E ONDULAÇÃO DE TENSÃO

Em condução contínua (CCM), a ondulação de tensão na saída pode ser aproximada pela soma de uma componente capacitiva e outra associada à resistência série equivalente (ESR):

$$\Delta V_{out} \approx \Delta V_C + \Delta V_{ESR} \quad \text{Equação (4.11)}$$

A componente capacitiva pode ser estimada por:

$$\Delta V_C \approx \frac{\Delta I_L}{(8 \cdot f_{sw} \cdot C_{out})} \quad \text{Equação (4.12)}$$

E a componente associada ao ESR por:

$$\Delta V_{ESR} \approx ESR \cdot \Delta I_L \quad \text{Equação (4.13)}$$

Como critério de projeto, adotou-se como alvo de *ripple* de saída uma ondulação na ordem de dezenas de milivolts pico a pico, de modo a manter margem frente a ruídos de comutação e parasitas de layout e, ao mesmo tempo, não elevar excessivamente custo e volume do banco de capacitores. Com $\Delta I_L \approx 0,95 \text{ A}_{p-p}$ (pior caso, valor conservador) e $f_{sw} \approx 0,53 \text{ MHz}$, observa-se que a parcela capacitiva tende a ser pequena quando C_{out} é elevado.

No protótipo foi implementado um banco de saída composto por $4 \times 47 \mu\text{F}$ (SMD) em paralelo, posicionados próximos ao indutor de saída, com o objetivo de reduzir ESR equivalente, minimizar ESL (indutância série equivalente) e diminuir a impedância em alta frequência. Em paralelo a esse banco, foi mantido um capacitor eletrolítico de $22 \mu\text{F}$ (PTH, baixo ESR), contribuindo para sustentação de energia em baixa frequência e para amortecimento de variações mais lentas. Assim, obtém-se $C_{out(eq)} \approx 22 \mu\text{F} + 4 \times 47 \mu\text{F} \approx 210 \mu\text{F}$.

Substituindo $C_{out(eq)} \approx 210 \mu\text{F}$, $\Delta I_L \approx 0,95 \text{ A}_{p-p}$ e $f_{sw} \approx 0,53 \text{ MHz}$ na Equação (4.12), a parcela capacitiva resulta em aproximadamente 1 mV_{p-p} , indicando que, na prática, o *ripple* observado tende a ser dominado por ESR/ESL e

pelo layout do laço de comutação.

Para explicitar o impacto do ESR com valores, pode-se estabelecer um requisito direto para o banco de saída. Se o objetivo é manter a parcela resistiva abaixo de, por exemplo, 50 mV_{p-p}, então pela Equação (4.13) tem-se $ESR_{eq} \lesssim 50 \text{ mV} / 0,95 \text{ A} \approx 53 \text{ m}\Omega$. Logo, a associação em paralelo de múltiplos capacitores foi adotada não apenas para elevar C_{out} , mas principalmente para reduzir ESR_{eq} e ESL_{eq} , permitindo melhor fechamento do laço de corrente de alta frequência no entorno do indutor e do nó de saída.

Nota: capacitores locais permanecem necessários mesmo com a bateria conectada. Baterias e cabos apresentam indutância relevante em centenas de kHz; sem capacitores locais, a corrente pulsante de chaveamento circularia pelos cabos, elevando ripple e ruído. Assim, C_{in} e C_{out} locais fecham os laços de alta frequência e tornam o comportamento do conversor mais previsível.

4.6. CAPACITORES DE ENTRADA E DESACOPLAMENTOS DO CONTROLADOR

A corrente no capacitor de entrada é pulsante, pois o estágio *buck* demanda corrente do barramento principalmente durante o intervalo em que a chave *high-side* conduz. Em primeira ordem (CCM e conversor ideal), a corrente RMS no capacitor de entrada pode ser aproximada por:

$$I_{Cin,rms} \approx I_{out} \cdot \sqrt{D \cdot (1-D)} \quad \text{Equação (4.14)}$$

Visto que D é a razão cíclica do conversor, aproximada por $D \approx V_{out}/V_{in}$. Observa-se que o termo $D(1 - D)$ é máximo em $D = 0,5$; portanto, para o *buck* projetado, o pior caso de corrente RMS em C_{in} tende a ocorrer na condição de menor V_{in} (maior D).

Para $V_{in} = 30 \text{ V}$, com $V_{out} = 13,5 \text{ V}$, obtém-se:

$$D \approx \frac{13,5}{30} \approx 0,45; \quad quad(1-D) \approx 0,55 \quad \text{Equação (4.15)}$$

Aplicando a Equação (4.14) para $I_{out} = 3 \text{ A}$:

$$I_{Cin,rms} \approx 3 \cdot \sqrt{(0.45 \cdot 0.55)} \approx 1.49 \quad \text{Equação (4.16)}$$

Assim, o banco de entrada deve suportar corrente RMS nessa ordem e apresentar baixa impedância em alta frequência, sendo posicionado de modo a fechar o laço crítico de comutação (*hot loop*). Neste trabalho, o termo *hot loop* refere-se ao menor laço físico percorrido pela corrente pulsante de alta frequência durante a comutação, tipicamente envolvendo capacitor de entrada de alta frequência → MOSFET *high-side* → nó de comutação → retorno (PGND) ao capacitor de entrada. Minimizar a área desse laço reduz a indutância parasita, atenua picos de tensão no nó de comutação, diminui EMI e melhora a previsibilidade do comportamento dinâmico (TEXAS INSTRUMENTS, 2026).

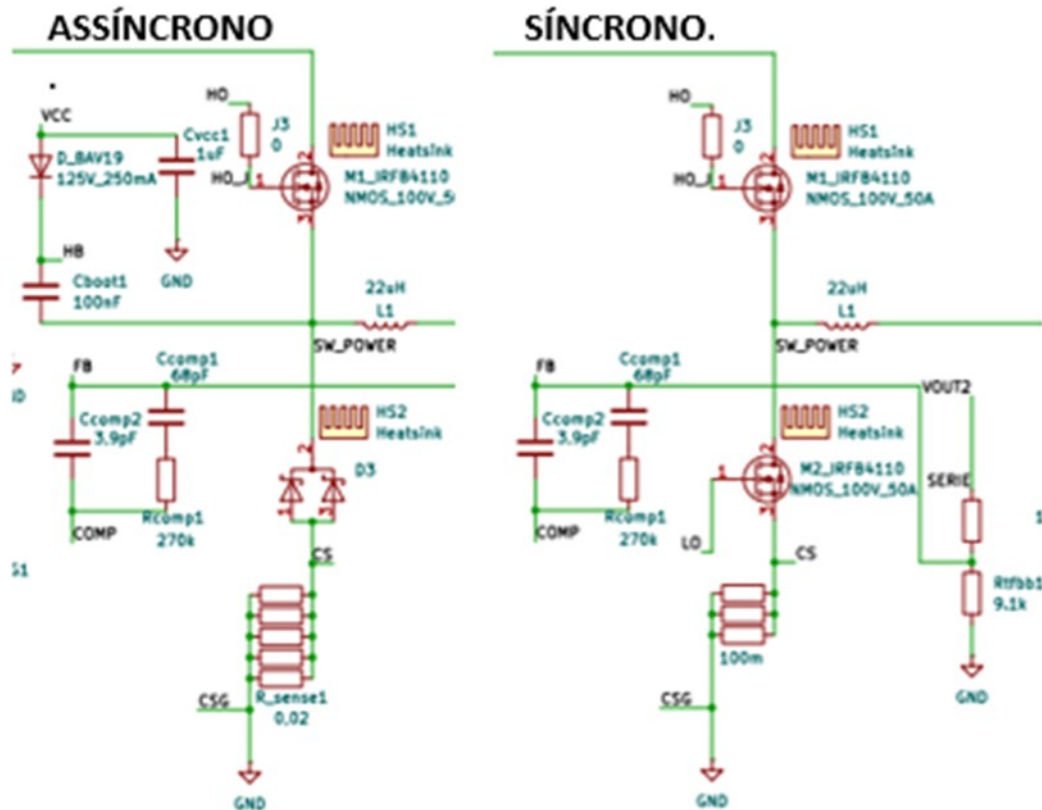
Os capacitores de entrada e os desacoplamentos do controlador foram definidos a partir do circuito típico e das recomendações de aplicação do LM5116, adotando-se os valores de referência indicados pelo fabricante e utilizados pelo WEBENCH, de modo a manter consistência com a solução de projeto e reduzir risco de instabilidade na prototipagem (TEXAS INSTRUMENTS, 2026). No protótipo, foram utilizados $C_{in} = 2,2 \mu\text{F}$ em paralelo com $C_{inx} = 100 \text{ nF}$, ambos posicionados para minimizar a área do laço crítico de comutação: o capacitor de maior valor contribui para sustentar o barramento e reduzir a ondulação em frequências mais baixas, enquanto o capacitor de 100 nF reduz a impedância em alta frequência, absorvendo componentes rápidas da corrente de comutação e atenuando picos de tensão associados a parasitas do layout (TEXAS INSTRUMENTS, 2026).

Para o controlador, foram mantidos os desacoplamentos recomendados: $C_{VCC} = 1 \mu\text{F}$ próximo ao CI (com reforço local de 100 nF no adaptador) e $C_{BOOT} = 100 \text{ nF}/100 \text{ V}$, com ligação curta entre HB e HS, assegurando a carga do *bootstrap* e reduzindo indutâncias parasitas no caminho de acionamento do MOSFET *high-side*, conforme circuito típico e diretrizes de layout do LM5116 (TEXAS INSTRUMENTS, 2026).

4.7. SEMICONDUTORES E PERDAS: SÍNCRONO VERSUS ASSÍNCRONO

Esta seção compara, em primeira ordem, as perdas associadas aos semicondutores nas topologias *buck* assíncrona e síncrona. A principal diferença está no elemento de retificação durante o intervalo de roda-livre, que ocupa uma fração $(1-D)$ do período de comutação: no assíncrono a corrente é conduzida por um diodo, enquanto no síncrono é conduzida por um MOSFET *low-side*. Em V_{in} elevado, D diminui e $(1-D)$ aumenta, tornando a etapa de roda-livre dominante por maior parte do período e ampliando a relevância comparativa entre diodo e MOSFET. A Figura 8 apresenta uma comparação direta entre as topologias *buck* assíncrona e *buck* síncrona, destacando o elemento responsável pela condução durante o intervalo de roda-livre $(1-D) \cdot T_s$. No conversor assíncrono, a corrente do indutor é desviada pelo diodo, impondo uma queda direta VF e, conseqüentemente, perdas de condução mais elevadas, especialmente em condições de V_{in} alto ($1-D$ aumenta). Já no conversor síncrono, a mesma corrente é conduzida pelo MOSFET *low-side*, substituindo a queda direta por uma queda resistiva $I \cdot R_{DS(on)}$, o que tende a reduzir significativamente as perdas e melhorar a eficiência em correntes mais altas, embora exija maior cuidado no acionamento e no controle do nó de comutação.

Figura 8: Diferença Assíncrono (DIODO) Síncrono (MOSFET).



Fonte: Autoria própria.

4.7.1. Critérios de seleção dos semicondutores

A seleção dos semicondutores considerou requisitos elétricos e práticos de implementação. Para os MOSFETs, buscou-se baixa resistência $R_{DS(on)}$ para reduzir perdas de condução, tensão V_{DS} com margem frente ao barramento (incluindo transientes), capacidade de corrente com margem para operação e partida, e viabilidade de acionamento em f_{sw} da ordem de 0,5 MHz, o que requer atenção à carga de gate Q_g e às perdas de acionamento. Adicionalmente, foram considerados disponibilidade e custo. No protótipo, foram utilizados MOSFETs IRFB4110, devido à baixa $R_{DS(on)}$ e à margem de tensão da classe de 100 V, adequadas às condições do sistema.

Para o retificador do *buck* assíncrono, buscou-se diodo com tensão reversa V_R com margem, corrente admissível compatível com a corrente de saída, baixa queda direta V_F e bom comportamento dinâmico. Por ser um diodo *Schottky*, o

MBR10100 apresenta ausência de recuperação reversa significativa, o que tende a reduzir perdas dinâmicas e ruído em comutação, além de facilitar o controle de EMI. Assim, adotou-se o diodo MBR10100 no protótipo, com dissipação térmica suportada por dissipador dedicado.

4.7.2. Perdas de condução: diodo *versus* MOSFET

Em primeira ordem, a perda de condução no retificador do *buck* assíncrono pode ser aproximada por:

$$P_D \approx V_F \cdot I_{out} \cdot (1 - D) \quad \text{Equação (4.17)}$$

Para o *buck* síncrono, a perda de condução na chave *low-side* (intervalo de roda-livre) pode ser aproximada por (em CCM, $I_{rms} \approx I_{out}$ em primeira ordem):

$$P_{LS} \approx I_{out}^2 \cdot R_{DS(on)} \cdot (1 - D) \quad \text{Equação (4.18)}$$

De forma análoga, a perda de condução na chave *high-side* pode ser aproximada por:

$$P_{HS} \approx I_{out}^2 \cdot R_{DS(on)} \cdot D \quad \text{Equação (4.19)}$$

Para evidenciar a ordem de grandeza das perdas no pior caso de roda-livre (V_{in} elevado), considera-se $V_{out} = 13,5$ V, $V_{in} = 60$ V e $I_{out} = 3$ A. Em primeira ordem:

$$D \approx \frac{V_{out}}{V_{in}} \approx \frac{13.5}{60} \approx 0.225; \quad quad(1 - D) \approx 0.775 \quad \text{Equação(4.20)}$$

a) Estimativa de perdas de condução no assíncrono (diodo). Adotando $V_F \approx 0,65$ V como valor típico de referência (ordem de grandeza) para diodo *Schottky*:

$$P_D \approx 0.65 \cdot 3 \cdot 0.775 \approx 1.51 \quad \text{Equação (4.21)}$$

b) Estimativa de perdas de condução no síncrono (MOSFET *low-side* e *high-side*). Adotando $R_{DS(on)} \approx 3,7 \text{ m}\Omega$ como referência típica para o IRFB4110 a 25 °C:

$$P_{LS} \approx 3^2 \cdot 0.0037 \cdot 0.775 \approx 0.026 \quad \text{Equação (4.22)}$$

$$P_{HS} \approx 3^2 \cdot 0.0037 \cdot 0.225 \approx 0.0075 \quad \text{Equação (4.23)}$$

No pior caso avaliado, a dissipação por condução no assíncrono (diodo) é da ordem de 1,5 W, enquanto no síncrono o termo de condução é da ordem de dezenas de miliwatts em 25 °C. Na prática, $R_{DS(on)}$ aumenta com a temperatura (e, portanto, as perdas no síncrono crescem), porém a tendência comparativa permanece: em V_{in} elevado, a condução no diodo pode dominar a dissipação do assíncrono, enquanto no síncrono o termo de condução tende a ser significativamente menor.

4.7.3. Perdas dinâmicas e acionamento de gate

Além das perdas de condução, em frequências da ordem de 0,5 MHz tornam-se relevantes as perdas dinâmicas. A perda de comutação do MOSFET (sobreposição V–I nas transições) pode ser aproximada por:

$$P_{sw} \approx \frac{1}{2} \cdot V_{in} \cdot I_{out} \cdot (t_r + t_f) \cdot f_{sw} \quad \text{Equação (4.24)}$$

em que t_r e t_f são os tempos efetivos de transição, dependentes do *driver*, das impedâncias parasitas no caminho de gate e potência e do layout do nó de comutação. Adicionalmente, a energia gasta no acionamento dos gates pode ser estimada por:

$$P_{gate} \approx Q_g \cdot V_{drive} \cdot f_{sw} \quad \text{Equação (4.25)}$$

Aplicando a Equação (4.21) e adotando $Q_g \approx 150 \text{ nC}$ como referência e $V_{drive} \approx 7,4 \text{ V}$ (*driver* alimentado por VCC), obtém-se por MOSFET:

$$P_{gate} \approx 150 \text{ nC} \cdot 7.4 \cdot 0.53 \text{ MHz} \approx 0.59 \quad \text{Equação (4.26)}$$

Como no conversor síncrono há dois MOSFETs comutando, a ordem de grandeza associada apenas ao acionamento de gate torna-se:

$$P_{gate, total} \approx 2 \cdot 0.59 \approx 1.18 \quad \text{Equação (4.27)}$$

Esse resultado ajuda a explicar por que o conversor síncrono pode perder rendimento em determinadas condições, especialmente em carga reduzida: as perdas de condução variam aproximadamente com I_{out}^2 , enquanto as perdas de acionamento (P_{gate}) e parte das perdas dinâmicas dependem principalmente de f_{sw} e V_{drive} , permanecendo relativamente pouco dependentes da carga. Assim, em correntes baixas, a fração de potência dissipada em acionamento e comutação pode se tornar dominante, reduzindo a eficiência do síncrono apesar da vantagem de condução na roda-livre. Esse efeito é menos pronunciado no assíncrono porque há apenas um MOSFET comutando (menor $P_{gate, total}$), embora o diodo imponha penalização de condução crescente quando $(1-D)$ é elevado.

4.7.4. Síntese comparativa

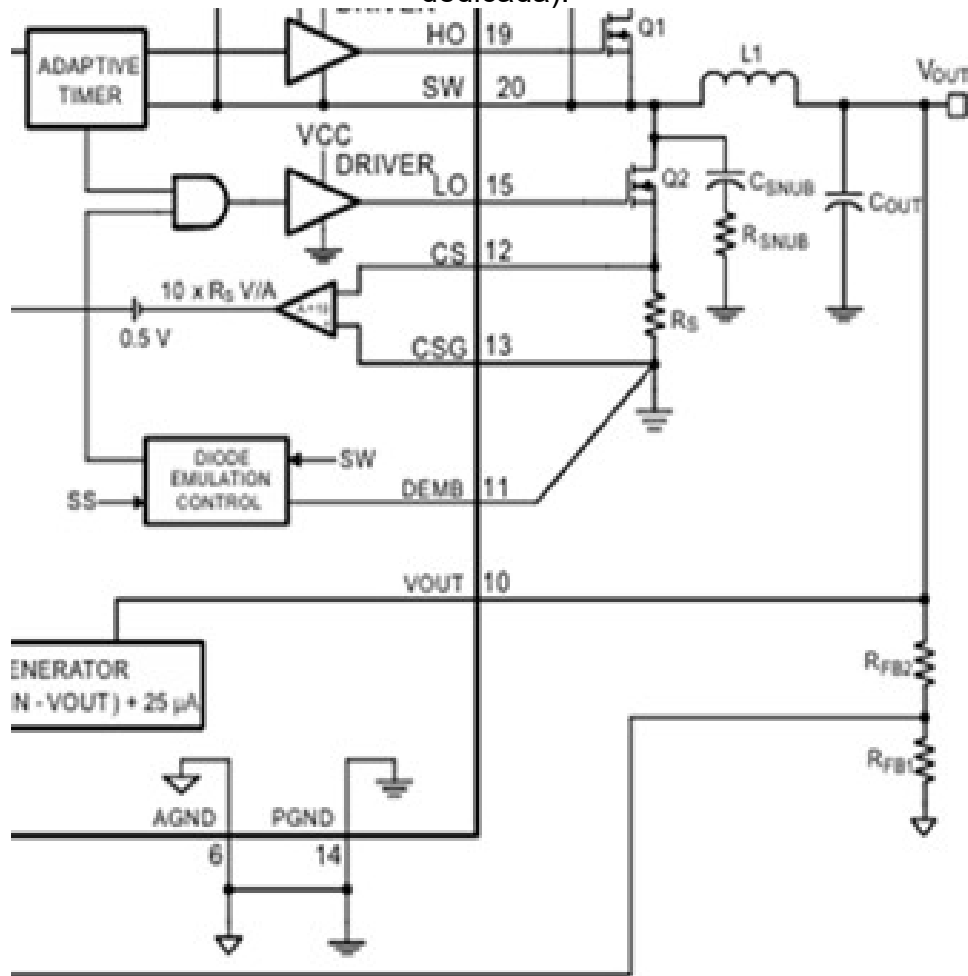
Em termos de tendência, mantendo componentes equivalentes, espera-se maior eficiência no síncrono em correntes mais altas e, principalmente, em V_{in} elevado, pois a fração $(1-D)$ cresce e a substituição da queda direta do diodo por uma queda resistiva reduz o termo dominante durante a maior parte do período. Em contrapartida, em cargas leves, perdas de acionamento e comutação podem reduzir a vantagem do síncrono, especialmente em f_{sw} elevado.

4.8. RESISTOR SHUNT E LIMITAÇÃO DE CORRENTE

A limitação de corrente do carregador foi implementada com o recurso de

comparação interna ciclo-a-ciclo do LM5116, que monitora a tensão diferencial entre os pinos CS e CSG. O pino CS recebe o sinal de *sense* de corrente, enquanto o pino CSG atua como referência/retorno do circuito de medição, permitindo que o comparador interno atue sobre a corrente instantânea do estágio de potência (TEXAS INSTRUMENTS, 2026). Como o limitador responde à corrente de pico no indutor, o dimensionamento de R_{sense} deve considerar a corrente de pico $I_{L,pk}$. A Figura 9 destaca o estágio de potência do conversor e o caminho de sensoriamento de corrente utilizado pelo LM5116 por meio dos pinos CS/CSG. A tensão diferencial gerada no resistor de *shunt* (R_S) é aplicada ao comparador interno, permitindo a implementação de limitação de corrente ciclo-a-ciclo (*current limit*), na qual o controlador monitora a corrente instantânea do indutor e interrompe o pulso de gate quando o limiar é atingido. Esse mecanismo protege o conversor e a bateria em condições de sobrecorrente e garante repetibilidade do limite de carga, porém torna o sistema mais sensível a ruído acoplado do nó SW, justificando o uso de roteamento Kelvin no *shunt* e de conexões curtas e referenciadas para CS/CSG.

Figura 9: Sensor de corrente por *shunt* Kelvin (ligação direta dedicada).



Fonte: Autoria própria (com base em TEXAS INSTRUMENTS, 2026).

Foi adotado $R_{sense}(eq) \approx 33,3 \text{ m}\Omega$, implementado por $3 \times 100 \text{ m}\Omega$ em paralelo. Para $I_{out} = 3 \text{ A}$, resulta:

$$V_{sense} \approx I_{out} \cdot R_{sense} \approx 3 \cdot 0.0333 \approx 0.100 \quad \text{Equação (4.28):}$$

$$P_{sense} \approx I_{out}^2 \cdot R_{sense} \approx 3^2 \cdot 0.0333 \approx 0.30 \quad \text{Equação (4.29):}$$

(valor repartido entre os resistores, idealmente $\approx 0,10 \text{ W}$ por elemento). As conexões dos pinos CS/CSG foram tratadas como sinal analógico (curtas e afastadas do nó de comutação), preferencialmente com roteamento Kelvin nos

terminais do *shunt*. Neste trabalho, roteamento Kelvin consiste em captar a tensão do *shunt* por trilhas dedicadas diretamente nos seus terminais, minimizando erro por queda de tensão nas trilhas de potência.

A corrente de pico no indutor pode ser aproximada por:

$$I_{L, pk} \approx I_{out} + \frac{\Delta I_L}{2} \quad \text{Equação (4.30):}$$

Considerando $\Delta I_L \approx 0,90-0,95$ A_p-p no pior caso (adotando 0,95 A_p-p como conservador) e $I_{out, max} = 3$ A:

$$I_{L, pk} \approx 3,0 + \frac{0,95}{2} \approx 3,48 \quad \text{Equação (4.31):}$$

Relacionando o limiar do comparador de corrente com o *shunt*, tem-se:

$$V_{CS(TH)} \approx I_{L, pk} \cdot R_{sense} \rightarrow R_{sense} \approx \frac{V_{CS(TH)}}{I_{L, pk}} \quad \text{Equação (4.32):}$$

Adotando $V_{CS(TH)}$ típico como valor de referência de projeto (ordem de grandeza do *datasheet*), por exemplo $V_{CS(TH)} \approx 122$ mV, obtém-se:

$$R_{sense} \approx \frac{0,122}{3,48} \approx 0,035 \approx 35 \text{ m}\Omega \quad \text{Equação (4.33):}$$

O valor implementado no protótipo ($R_{sense(eq)} \approx 33,3$ m Ω) é compatível com esse resultado e fornece margem prática para a meta de corrente. Com esse *shunt*, a corrente de pico aproximada no limiar fica:

$$I_{Lpklim} \approx \frac{V_{CS(TH)}}{R_{sense}} \approx \frac{0,122}{0,0333} \approx 3,66 \quad \text{Equação (4.34):}$$

Logo, no pior caso ($\Delta I_L \approx 0,95$ A_p-p), a corrente média máxima antes da limitação pode ser estimada por:

$$I_{out,max} \approx I_{Lpklim} - \frac{\Delta I_L}{2} \approx 3.66 - 0.48 \approx 3.18 \quad \text{Equação (4.35):}$$

Esse resultado é coerente com a meta de limitar a corrente em torno de 3 A, considerando tolerâncias de $V_{CS}(TH)$, variação de R_{sense} com temperatura e dispersões de *ripple*. Por fim, para reduzir a sensibilidade do limite a ruído e acoplamentos do nó de comutação, o roteamento *Kelvin* do *shunt* e o afastamento de CS/CSG de regiões de alta dv/dt foram tratados como requisito de layout.

4.9. REDE DE REALIMENTAÇÃO E AJUSTE DE VOUT

O LM5116 regula a tensão de saída por meio da realimentação no pino FB, mantendo-o em torno de uma referência interna $V_{ref} \approx 1,215$ V. Assim, o divisor resistivo conectado entre V_{out} e o pino FB define o valor de saída (TEXAS INSTRUMENTS, 2026). A Figura 10 apresenta o diagrama funcional completo do LM5116, evidenciando os principais blocos envolvidos no controle em modo de corrente emulada e no acionamento do estágio de potência. Observam-se o oscilador/*clock*, o gerador de rampa (utilizado na emulação de corrente), o comparador de corrente e o PWM, além dos *drivers* HO/LO responsáveis pelo acionamento das chaves *high-side* e *low-side*. O bloco DEMB (*diode emulation*) permite inibir a condução do MOSFET *low-side* em condições de corrente reduzida, favorecendo operação semelhante à retificação por diodo em carga leve e reduzindo a probabilidade de corrente reversa. Em conjunto, esses recursos determinam o comportamento dinâmico do conversor, a atuação da limitação ciclo-a-ciclo e a robustez frente a variações de carga, ruído no nó de comutação e condições de entrada.

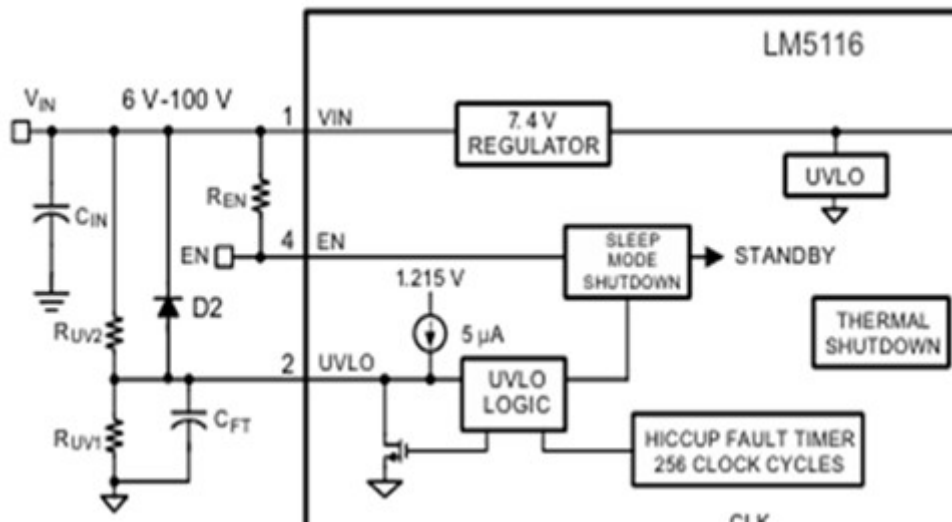
considerando a influência de I_{PU} .

Para o divisor com $R_{UV,TOP}$ e $R_{UV,BOT}$, a tensão de habilitação pode ser aproximada por:

$$V_{in}(on) \approx V_{UVLO,TH} \cdot \left(1 + \frac{R_{UV,TOP}}{R_{UV,BOT}}\right) - I_{PU} \cdot R_{UV,TOP} \quad \text{Equação (4.38)}$$

No protótipo adotou-se $R_{UV,TOP} = 68 \text{ k}\Omega$ e $R_{UV,BOT} = 3,3 \text{ k}\Omega$. Substituindo na Equação (4.42) e considerando valores típicos do *datasheet*, obtém-se $V_{in}(on) \approx 25,9 \text{ V}$ (ordem de 26 V). Dessa forma, garantiu-se que o conversor seja habilitado antes de atingir a faixa nominal mínima de operação do sistema (30 V), evitando comportamento indeciso próximo ao limiar e reduzindo a probabilidade de tentativas de partida em subtensão severa, condição que tende a aumentar estresse e instabilidade durante a energização. A Figura 11 apresenta o bloco de UVLO/EN do LM5116, responsável pela habilitação do controlador e pela definição dos estados de operação em função da tensão no pino UVLO. A partir de um divisor resistivo referenciado a V_{in} , o pino UVLO estabelece um limiar de ligamento ($V_{in}(on)$) e, por histerese, um limiar de desligamento ($V_{in}(off)$), evitando oscilações (“*chattering*”) quando o barramento se encontra próximo do ponto de partida. O diagrama também evidencia a lógica de *standby/shutdown* e o uso de temporização interna associada ao gerenciamento de habilitação, contribuindo para partidas mais previsíveis e reduzindo a probabilidade de tentativas repetidas em subtensão, condição que pode aumentar estresse do estágio de potência e degradar a estabilidade do sistema.

Figura 11: Divisor UVLO, garante funcionamento a partir de uma tensão mínima.



Fonte: Autoria própria (com base em TEXAS INSTRUMENTS, 2026).

4.11. PARTIDA SUAVE (SOFT-START)

O tempo de partida é programado por C_{SS} no pino SS. No protótipo foi adotado $C_{SS} = 33 \text{ nF}$, conforme referência do WEBENCH e recomendações do LM5116 para reduzir esforços de partida (TEXAS INSTRUMENTS, 2026). No LM5116, o capacitor no pino SS é carregado por uma fonte de corrente interna, produzindo uma rampa de tensão que eleva gradualmente o nível interno de controle. Como consequência, o *duty-cycle* e a corrente entregue ao indutor aumentam de forma progressiva durante a energização, reduzindo corrente de *inrush*, minimizando *overshoot* de tensão na saída e evitando entrada imediata em limitação de corrente ao conectar a bateria e o barramento.

Como estimativa de ordem de grandeza, considerando a corrente interna de carga do pino SS (I_{SS}) e a rampa até aproximadamente $V_{ref} \approx 1,215 \text{ V}$, o tempo pode ser aproximado por:

$$t_{SS} \approx \frac{C_{SS} \cdot V_{ref}}{I_{SS}} \quad \text{Equação (4.39)}$$

Para $C_{SS} = 33 \text{ nF}$ e $I_{SS} \approx 10 \text{ }\mu\text{A}$ (valor típico), obtém-se:

$$t_{ss} \approx \frac{33 \text{ nF} \cdot 1.215}{10 \text{ } \mu\text{A}} \approx 4.0 \text{ ms} \quad \text{Equação (4.40)}$$

Valores maiores de C_SS aumentam o tempo de rampa, reduzindo a corrente de partida e o *overshoot*, o que é desejável em sistemas com cabos e baterias.

4.12. COMPENSAÇÃO (COMP) E ESTABILIDADE

A rede de compensação no pino COMP (saída do amplificador de erro) foi implementada no formato tipo II, com R_COMP = 270 kΩ, C_COMP = 68 pF e C_HF = 3,9 pF. Os valores adotados partiram da referência do WEBENCH e foram mantidos no protótipo como ponto inicial de estabilidade, em linha com as recomendações do fabricante para operação em modo de corrente emulada na faixa de frequência de chaveamento definida (TEXAS INSTRUMENTS, 2026).

Como verificação de ordem de grandeza, os cantos principais da rede podem ser estimados por $f \approx 1/(2\pi RC)$. Assim, o zero dominante associado a R_COMP e C_COMP pode ser aproximado por:

$$f_z \approx \frac{1}{(2 \cdot \pi \cdot R_{COMP} \cdot C_{COMP})} \quad \text{Equação (4.41)}$$

Substituindo R_COMP = 270 kΩ e C_COMP = 68 pF, obtém-se:

$$f_z \approx \frac{1}{(2 \cdot \pi \cdot 270 \Omega \cdot 68 \text{ pF})} \approx 8.7 \text{ kHz} \quad \text{Equação (4.42)}$$

De forma análoga, o polo de alta frequência associado a R_COMP e C_HF pode ser aproximado por:

$$f_{HF} \approx \frac{1}{(2 \cdot \pi \cdot R_{COMP} \cdot C_{HF})} \quad \text{Equação (4.43)}$$

Substituindo C_HF = 3,9 pF, obtém-se:

$$f_{HF} \approx \frac{1}{(2 \cdot \pi \cdot 270 \text{ k}\Omega \cdot 3.9 \text{ pF})} \approx 151 \text{ kHz} \quad \text{Equação (4.44)}$$

Esses valores servem como referência para a posição dos cantos da compensação em relação à frequência de chaveamento $f_{sw} \approx 0,5 \text{ MHz}$, contribuindo para margem de estabilidade adequada ao longo da faixa de operação.

4.13. OSCILADOR (RT) E REDE DE RAMPA (RRAMP/CRAMP)

A frequência de chaveamento do LM5116 é programada pelo resistor R_T no pino RT/SYNC. Pelo procedimento do *datasheet*, pode-se aproximar R_T a partir do período $T = 1/f_{sw}$ por:

$$R_T \approx \frac{(T - 450 \text{ ns})}{284} \text{ pF} \quad \text{Equação (4.45)}$$

Para $f_{sw} \approx 0,5 \text{ MHz}$, tem-se $T = 2,0 \mu\text{s}$ e, portanto:

$$R_T \approx \frac{(2.0 \mu\text{s} - 0.45 \mu\text{s})}{284} \text{ pF} \approx 5.46 \text{ k}\Omega \quad \text{Equação (4.46)}$$

No protótipo foi montado $R_T = 5,1 \text{ k}\Omega$ (valor comercial), obtendo-se f_{sw} na ordem de $0,5 \text{ MHz}$, coerente com a faixa observada em bancada ($\sim 0,49\text{--}0,55 \text{ MHz}$), com variações atribuídas a tolerâncias e condições internas do CI.

A rede de rampa (pino RAMP) é utilizada para corrente emulada (*emulated current mode*) e para reduzir a sensibilidade do limite de corrente e da estabilidade ao longo da faixa de V_{in} . Para $L = 22 \mu\text{H}$ e $R_{sense}(eq) \approx 33,3 \text{ m}\Omega$, o procedimento do fabricante conduz a C_{RAMP} na ordem de centenas de picofarads; no protótipo foi montado $C_{RAMP} = 330 \text{ pF}$, em coerência com o dimensionamento e com a referência fornecida pelo WEBENCH.

Para saídas acima de $7,5 \text{ V}$, o *datasheet* recomenda o uso de R_{RAMP} entre o pino RAMP e VCC para melhorar a compensação de rampa e reduzir a variação do limite de corrente com V_{in} . Aplicando o método do fabricante para $V_{out} = 13,5 \text{ V}$, $V_{in}(\text{nom}) = 48 \text{ V}$, $f_{sw} \approx 0,5 \text{ MHz}$ ($T = 2 \mu\text{s}$), $C_{RAMP} = 330 \text{ pF}$ e $VCC \approx 7,4 \text{ V}$,

obtem-se $R_RAMP \approx 352 \text{ k}\Omega$; valores comerciais próximos são adequados. No protótipo foi montado $R_RAMP = 330 \text{ k}\Omega$, mantendo a mesma ordem de grandeza e margem para ajuste em bancada, caso necessário (TEXAS INSTRUMENTS, 2026).

4.14. DIRETRIZES DE LAYOUT E IMPLEMENTAÇÃO (FRESAGEM E MONTAGEM PTH)

O protótipo foi orientado para fabricação por fresagem e montagem predominantemente PTH, priorizando facilidade de montagem, inspeção e retrabalho. Como essa abordagem aumenta parasitas (indutâncias de terminais e laços de corrente), foram adotadas diretrizes práticas de layout para preservar estabilidade, reduzir ruído e limitar perdas em comutação. A Figura 12 destaca a disposição dos componentes de potência e regiões críticas do *layout*, enquanto a Figura 13 apresenta o protótipo implementado e a montagem, evidenciando restrições práticas do processo.

Figura 12: *Layout* do protótipo com identificação de regiões críticas (C_{in}/C_{inx}, MOSFETs, indutor e R_{sense}).

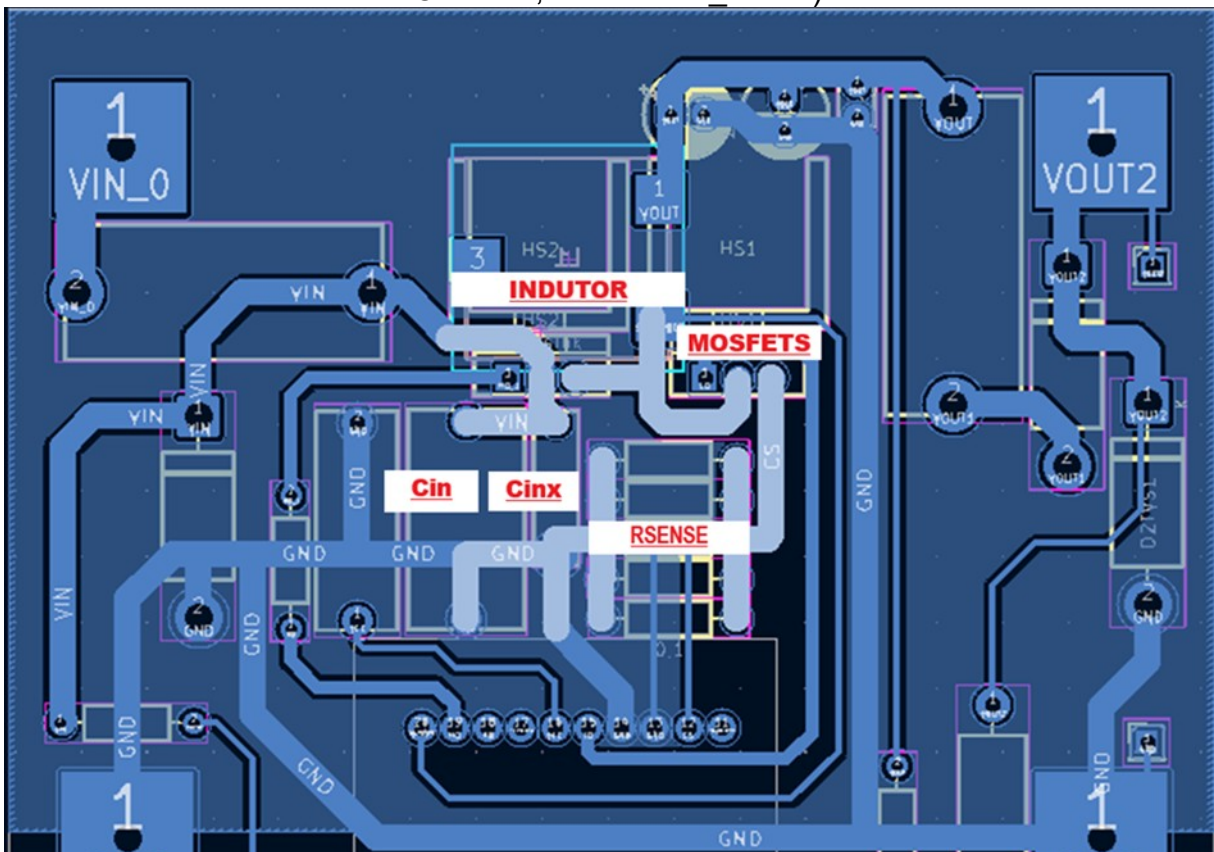
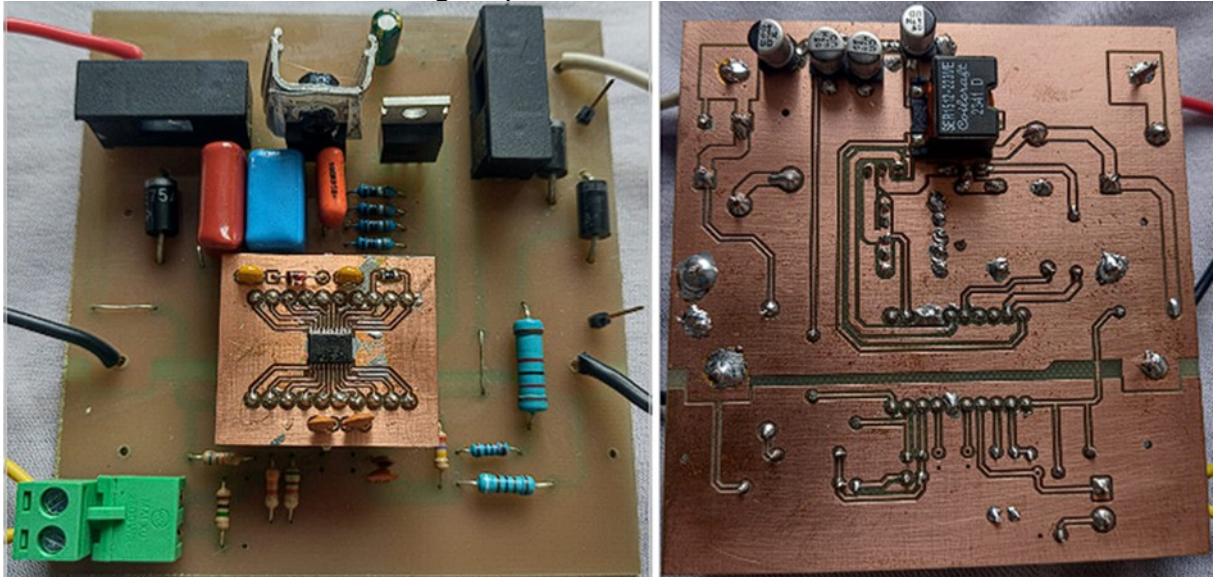


Figura 13: Protótipo do carregador: vista superior e inferior da PCB fresada e montagem predominantemente PTH.



Fonte: Autoria própria.

As principais diretrizes adotadas foram:

- minimizar o laço de alta di/dt (C_{in} de alta frequência \rightarrow chaves \rightarrow retorno), reduzindo a área de *loop*;
- reduzir a área de cobre do nó SW (alta dv/dt) e manter sinais sensíveis (FB, COMP, RT, SS) afastados dessa região;
- organizar retornos de potência e de sinal (PGND/AGND) para reduzir impedância comum e acoplamento de ruído;
- posicionar desacoplamentos críticos próximos aos pinos correspondentes (C_{VCC} e C_{BOOT}), com conexões curtas;
- rotear CS/CSG em *Kelvin*, isto é, captar a tensão do shunt por trilhas dedicadas diretamente nos seus terminais, com pares curtos e afastados do nó SW e das trilhas de gate.

4.15. DIMENSIONAMENTO TÉRMICO: ESTIMATIVA E CRITÉRIOS

O dimensionamento térmico foi conduzido por meio do modelo de resistências térmicas em série, em que a temperatura de junção é dada por:

$$T_j = T_a + P \cdot (R_{\theta JC} + R_{\theta CS} + R_{\theta SA})$$

Visto que T_a é a temperatura ambiente, P a potência dissipada, $R_{\theta JC}$ a resistência térmica junção–case, $R_{\theta CS}$ a resistência case–dissipador e $R_{\theta SA}$ a resistência dissipador–ambiente. Para o protótipo adotou-se $T_a = 40 \text{ °C}$ e $T_{j,max} = 125 \text{ °C}$ como referência de projeto, mantendo margem em relação ao limite do componente.

Para traduzir o critério térmico em requisito de dissipação, rearranja-se a equação para obter o limite máximo admissível para a resistência dissipador–ambiente:

$$R_{\theta SA,max} = (T_{j,max} - T_a)/P - (R_{\theta JC} + R_{\theta CS})$$

em que P é a potência dissipada considerada no pior caso de projeto. Esse requisito é usado como critério de seleção do(s) dissipador(es) e, posteriormente, validado experimentalmente no Capítulo 5.

Para o IRFB4110 (TO-220AB), considerando valores típicos $R_{\theta JC} \approx 0,4 \text{ °C/W}$ e uma interface simples com $R_{\theta CS} \approx 0,5 \text{ °C/W}$, pode-se estimar a exigência de dissipação para uma potência de referência $P \approx 2 \text{ W}$ (ordem de grandeza em operação contínua com alguns amperes e f_{sw} na ordem de 0,5 MHz):

$$R_{\theta SA,max} \approx (125 - 40)/2 - (0,4 + 0,5) \approx 41,6 \text{ °C/W}$$

Essa estimativa fornece o requisito de ordem de grandeza do dissipador para manter $T_j < 125 \text{ °C}$ em $T_a = 40 \text{ °C}$, ressaltando que P varia com corrente, tensão de entrada, perdas dinâmicas e temperatura (via aumento de $R_{DS(on)}$).

No conversor *buck* assíncrono, a dissipação tende a se concentrar no retificador, pois o intervalo de roda-livre ocupa fração $(1 - D)$ do período e aumenta com V_{in} . Em primeira ordem, a perda no diodo pode ser aproximada por:

$$P_D \approx V_F \cdot I_{out} \cdot (1 - D)$$

Considerando $V_F \approx 0,75 \text{ V}$ (valor conservador de ordem de grandeza) e $I_{out} = 3 \text{ A}$, obtêm-se, para diferentes tensões de entrada:

$$V_{in} = 30 \text{ V} \rightarrow D \approx 0,45 \rightarrow P_D \approx 0,75 \cdot 3 \cdot 0,55 \approx 1,24 \text{ W}$$

$$V_{in} = 45 \text{ V} \rightarrow D \approx 0,30 \rightarrow P_D \approx 0,75 \cdot 3 \cdot 0,70 \approx 1,58 \text{ W}$$

$$V_{in} = 60 \text{ V} \rightarrow D \approx 0,225 \rightarrow P_D \approx 0,75 \cdot 3 \cdot 0,775 \approx 1,74 \text{ W}$$

Para o MBR10100 (TO-220), adotando $R_{\theta JC} \approx 2 \text{ °C/W}$ e $R_{\theta CS} \approx 0,5 \text{ °C/W}$, no pior caso ($V_{in} = 60 \text{ V}$, $P_D \approx 1,74 \text{ W}$) tem-se:

$$R_{\theta SA,max} \approx (125 - 40)/1,74 - (2,0 + 0,5) \approx 46 \text{ °C/W}$$

Esses resultados reforçam a tendência de maior aquecimento do retificador no assíncrono em V_{in} elevado, justificando margem térmica adicional para aplicação embarcada, especialmente em operação contínua e com ventilação limitada. Observa-se, entretanto, que as estimativas anteriores são de primeira ordem e destacam os termos dominantes de condução. Em prática, sobretudo em f_{sw} da ordem de 0,5 MHz e com implementação por fresagem/montagem PTH (maiores parasitas), perdas dinâmicas e efeitos de acionamento podem se tornar predominantes. Em particular, o MOSFET *high-side* tende a concentrar perdas de comutação e de carregamento do nó SW (capacitâncias parasitas e C_{oss}), além de perdas associadas ao acionamento via *bootstrap*, podendo elevar sua dissipação mesmo quando as perdas de condução são baixas. Esses efeitos são fortemente dependentes do layout, das impedâncias parasitas no caminho de gate e potência, do *deadtime* e de *ringing* no nó SW, e são discutidos à luz dos resultados experimentais no Capítulo 5.

4.16. SÍNTESE DOS VALORES FINAIS DO PROTÓTIPO

Para facilitar a rastreabilidade do projeto e a reprodução dos ensaios, as Tabelas 5 a 9 consolidam os requisitos e parâmetros de projeto, os principais passivos de potência, as configurações do controlador LM5116, os semicondutores empregados em cada topologia e as proteções externas implementadas no protótipo.

Tabela 5: Requisitos e parâmetros de projeto.

Item	Símbolo	Valor	Observações
Tensão de entrada	V_{in}	30–60 V	Faixa do sistema
Tensão de saída	V_{out}	13,5 V	Ajustada por divisor de realimentação
Corrente (limite)	I_{out}	até 3 A	Limitada por <i>shunt</i> + LM5116

Item	Símbolo	Valor	Observações
Potência nominal	P _{out}	40,5 W	13,5 × 3
Frequência de chaveamento	f _{sw}	~0,5 MHz	Programada por R _T

Fonte: Autoria própria.

Tabela 6: Passivos de potência (L, C_{in}, C_{out}).

Função	Identificação	Valor	Observações
Indutor	L	22 μ H	$I_{sat} \geq 5$ A; $\Delta I_L/I_{out} \sim 32\%$ em $V_{in} = 60$ V
Saída (banco)	C _{out(eq)}	~210 μ F	22 μ F + 4 × 47 μ F em paralelo
Entrada (bulk local)	C _{in}	2,2 μ F	Filme/PTH
Entrada (HF)	C _{inx}	100 nF	Em paralelo com C _{in}

Fonte: Autoria própria.

Tabela 7: Configurações do LM5116 (controle e proteção).

Função	Identificação	Valor	Observações
Divisor FB (<i>top</i>)	R_FBT	92 k Ω	82 k Ω + 10 k Ω
Divisor FB (<i>bottom</i>)	R_FBB	9,1 k Ω	V _o \approx 13,49 V
<i>Shunt</i> equivalente	R_sense(eq)	33,3 m Ω	3 \times 100 m Ω em paralelo
<i>Soft-start</i>	C_SS	33 nF	Rampa de partida (referência WEBENCH)
UVLO (<i>top</i>)	R_UV, TOP	68 k Ω	V _{in} \rightarrow UVL
UVLO (<i>bottom</i>)	R_UV, BOT	3,3 k Ω	UVLO \rightarrow GND (V _{in(on)} \approx 26 V)
Compensação	R_COMP/C_COMP/ C_HF	270 k Ω / 68 pF / 3,9 pF	f _Z \approx 8,7 kHz; f _{HF} \approx 151 kHz
Oscilador	R_T	5,1 k Ω	f _{sw} \approx 0,5 MHz
Rampa (corrente emulada)	C_RAMP	330 pF	Calculado \approx 330 pF; montado 330 pF (coerente com WEBENCH)
Rampa (melhor desempenho)	R_RAMP	330 k Ω	RAMP \rightarrow VCC (cálculo \approx 352 k Ω)

Fonte: Autoria própria.

Tabela 8: Semicondutores por topologia.

Elemento	Síncrono	Assíncrono	Observações
Chave <i>high-side</i>	IRFB4110	IRFB4110	Mesmo MOSFET (comparabilidade)
Retificador (roda-livre)	IRFB4110 (<i>low-side</i>)	Diodo <i>Schottky</i> (MBR10100)	Relevante quando $(1 - D)$ é elevado

Fonte: Autoria própria.

Tabela 9: Proteções externas.

Região	Componente	Valor/modelo	Observações
Entrada	Fusível	2 A (lento)	Em série com V_{in}
Entrada	TVS	75 V	Após fusível
Saída	TVS	15 V	Nos terminais de V_o
Saída	Fusível	4 A (rápido)	Em série com a linha de saída

Fonte: Autoria própria.

5. RESULTADOS

Este capítulo apresenta e discute os resultados obtidos por simulação e por ensaios experimentais em bancada para as implementações *buck* assíncrona e síncrona, sob condições equivalentes de tensão de entrada e carga. São avaliadas as métricas definidas na metodologia: regulação de V_{out} em 13,5 V, atuação da

limitação de corrente em torno de 3 A, eficiência, *ripple* de tensão na saída e aquecimento de componentes críticos. Os resultados são organizados por pontos representativos de operação ($V_{in} = 30\text{ V}$, 45 V e 60 V) e por níveis de carga obtidos com resistores de potência ($10\ \Omega$, $5\ \Omega$ e $3,3\ \Omega$), além do ensaio de carregamento da bateria auxiliar, permitindo comparação entre as topologias e verificação do atendimento aos requisitos do projeto.

As simulações desta seção foram realizadas na plataforma WEBENCH Power Designer (Texas Instruments) como referência inicial de comportamento do conversor *buck* síncrono com LM5116. Ressalta-se que os resultados de simulação correspondem ao design de referência do WEBENCH (valores e modelos próprios) e são utilizados principalmente para verificação funcional e de tendências (regulação, formas de onda e estabilidade). A comparação quantitativa e as conclusões finais de desempenho são baseadas nos ensaios experimentais apresentados nas seções seguintes.

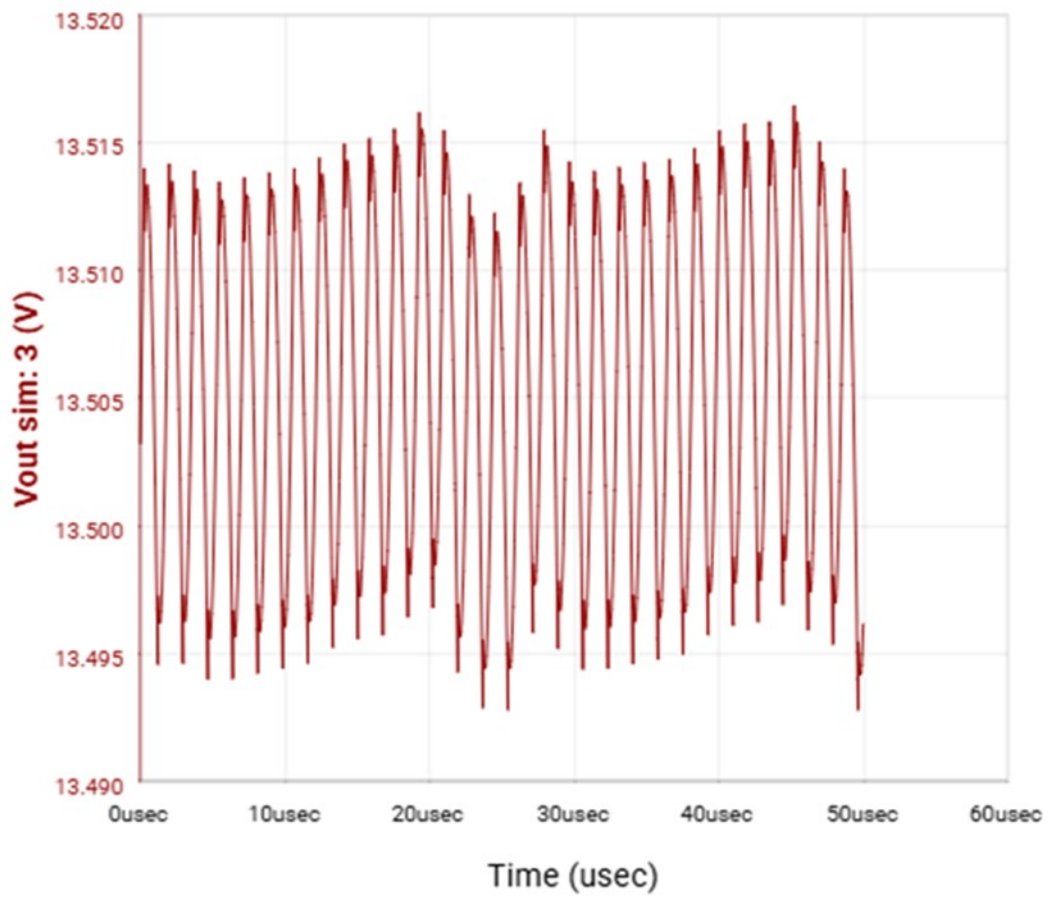
5.1. CONFIGURAÇÃO DAS SIMULAÇÕES

As simulações foram configuradas para representar a faixa de operação do barramento do barco ($V_{in} = 30\text{ V}$ a 60 V) com saída regulada em $V_{out} = 13,5\text{ V}$ e corrente de carga até 3 A. Foram analisados: (i) regime permanente em $I_{out} = 3\text{ A}$, comparando $V_{in} = 30\text{ V}$, 45 V e 60 V ; (ii) resposta a degrau de carga em $V_{in} = 60\text{ V}$; e (iii) resposta em frequência (Bode) em $V_{in} = 60\text{ V}$, como condição crítica do ponto de vista dinâmico.

5.2. RESULTADOS ELÉTRICOS DO CONVERSOR *BUCK* VIA SIMULAÇÃO

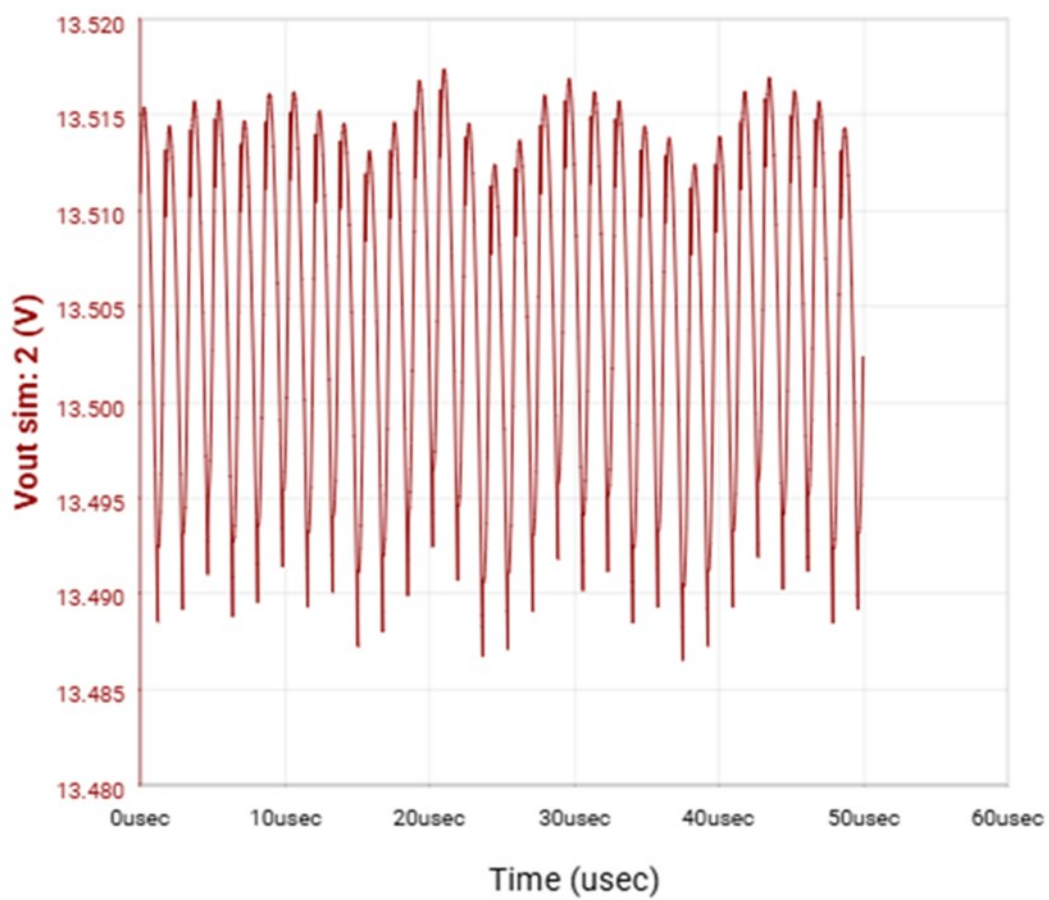
As simulações em regime permanente foram realizadas para $I_{out} = 3\text{ A}$, com $V_{in} = 30\text{ V}$, 45 V e 60 V . As Figuras 14 a 16 apresentam a tensão de saída para cada condição, verificando a regulação em torno de $13,5\text{ V}$ ao longo da faixa de entrada analisada. Além do nível médio regulado, observa-se *ripple* baixo em regime permanente (ordem de dezenas de milivolts), conforme indicado nas Figuras 14 a 16.

Figura 14: Tensão de saída V_{out} em regime permanente (simulação WEBENCH), $V_{in} = 30\text{ V}$ e $I_{out} = 3\text{ A}$.



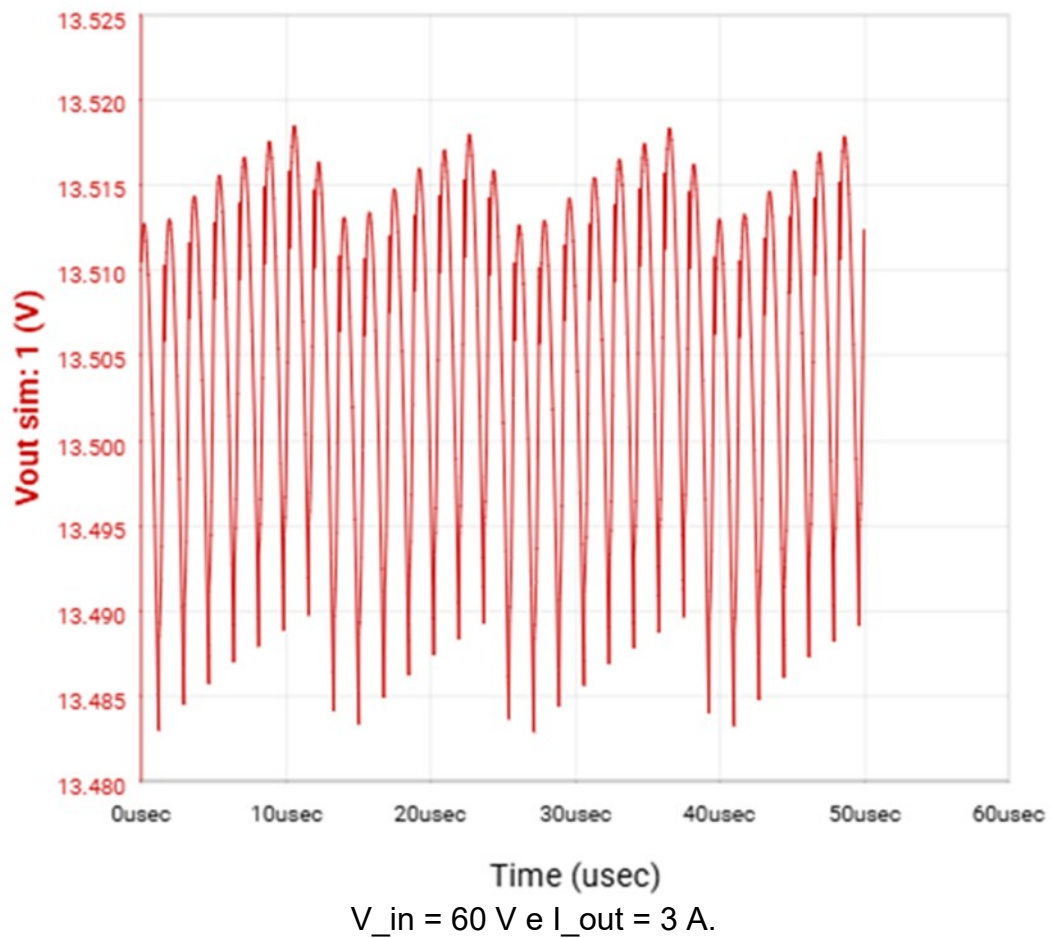
Fonte: Autoria própria.

Figura 15: Tensão de saída V_{out} em regime permanente (simulação WEBENCH), $V_{in} = 45\text{ V}$ e $I_{out} = 3\text{ A}$.



Fonte: Autoria própria.

Figura 16: Tensão de saída V_{out} em regime permanente (simulação WEBENCH),

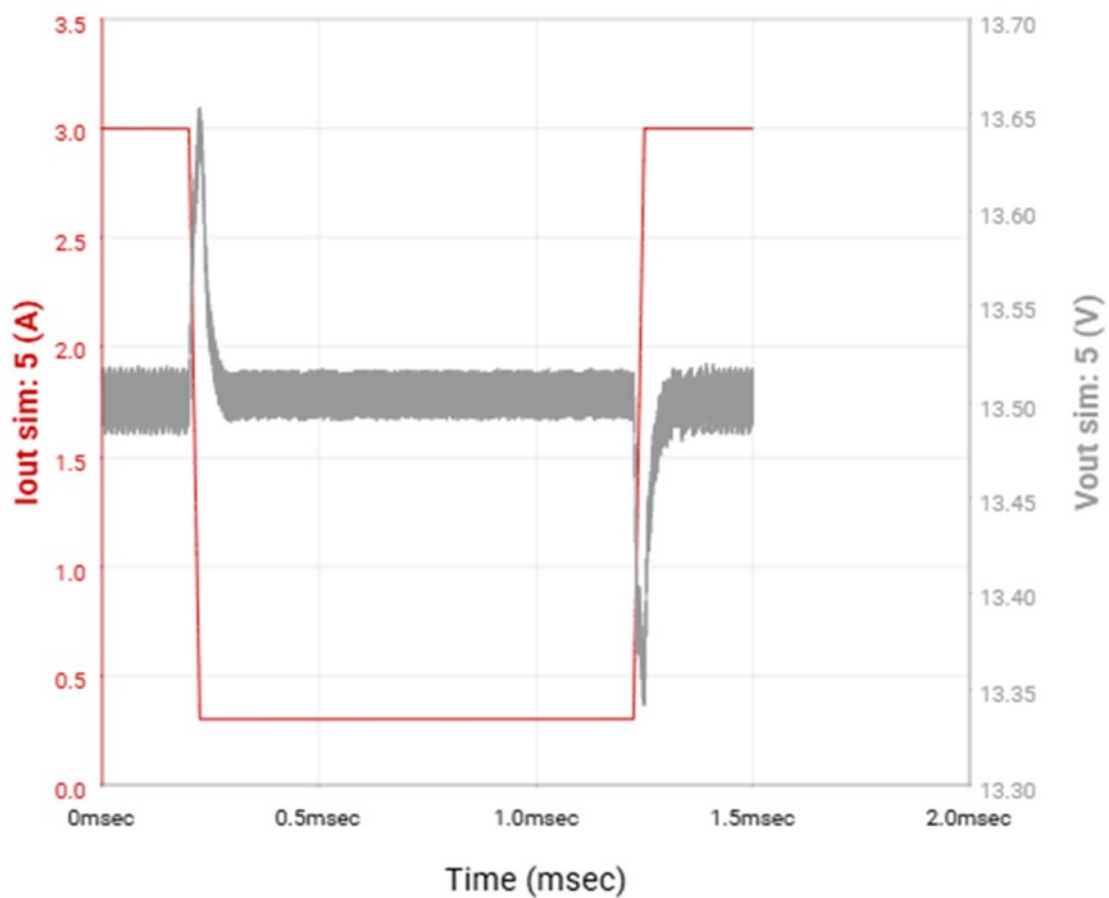


Fonte: Autoria própria.

5.3. RESPOSTA DINÂMICA E ESTABILIDADE (SIMULAÇÃO)

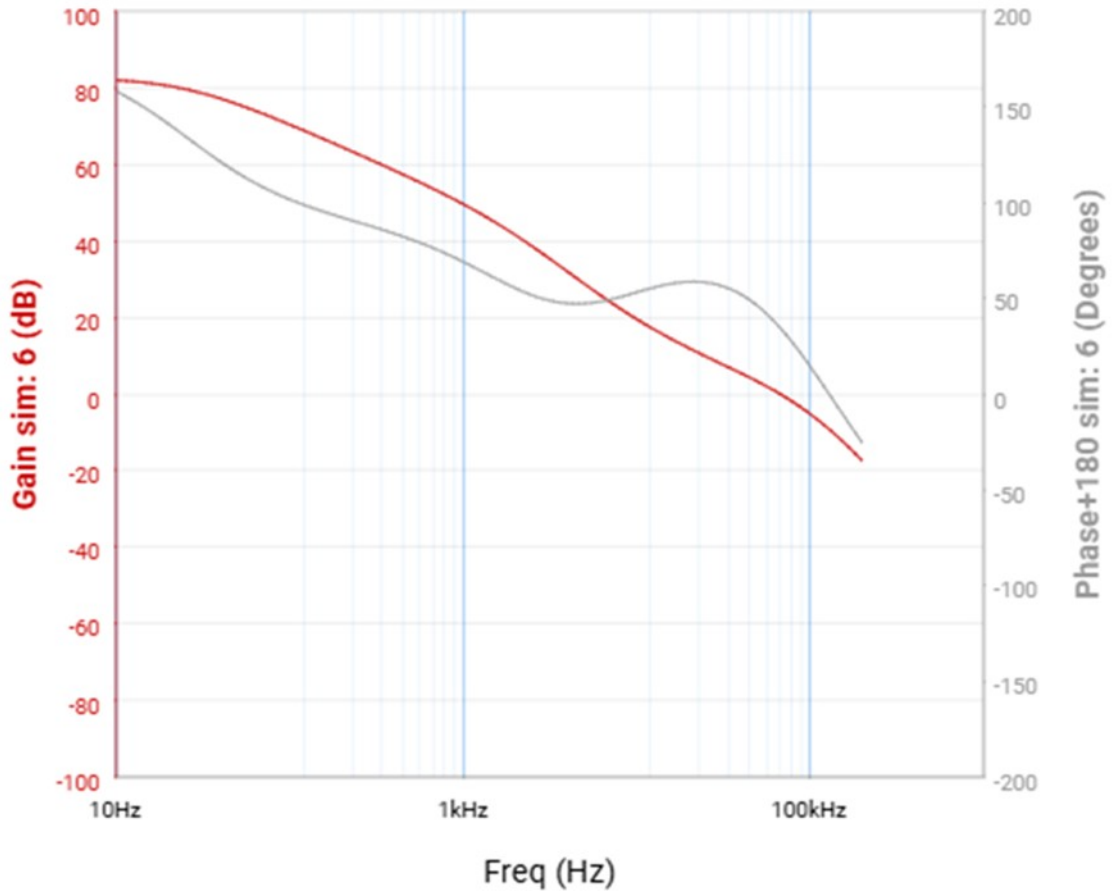
A resposta transitória e a estabilidade em pequenos sinais foram avaliadas em $V_{in} = 60 \text{ V}$. A Figura 17 apresenta a recuperação de V_{out} após um degrau de carga, e a Figura 18 apresenta o diagrama de Bode, fornecendo verificação de estabilidade em pequenos sinais para a condição de entrada elevada.

Figura 17: Resposta a degrau de carga: I_{out} e V_{out} (simulação WEBENCH), $V_{in} = 60\text{ V}$.



Fonte: Autoria própria.

Figura 18: Diagrama de Bode do conversor (simulação WEBENCH), $V_{in} = 60\text{ V}$.



Fonte: Autoria própria.

5.4. COMPLEMENTO ANALÍTICO: COMPARAÇÃO COM A TOPOLOGIA ASSÍNCRONA

O WEBENCH foi utilizado apenas para a versão síncrona com LM5116. Para a topologia assíncrona, a comparação é complementada por estimativas das perdas de condução no intervalo de roda-livre, que ocupa fração aproximada $(1-D)$ do período, com $D \approx V_{out}/V_{in}$. Em primeira ordem:

$$P_D \approx V_F \cdot I_{out} \cdot (1-D) \quad \text{Equação (5.1)}$$

$$P_{LS} \approx I_{out}^2 \cdot R_{DS(on)} \cdot (1-D) \quad \text{Equação (5.2)}$$

Visto que V_F é a queda direta do diodo no intervalo de roda-livre, $R_{DS(on)}$ é a resistência de condução do MOSFET *low-side* e D é a razão cíclica aproximada

por $D \approx V_{out}/V_{in}$. As expressões são aproximações de primeira ordem e não incluem perdas de comutação, acionamento de gate e parasitas do layout. Como $(1-D)$ aumenta com V_{in} , a penalidade de condução do diodo tende a ser mais relevante em V_{in} elevado. No síncrono, a substituição do diodo por MOSFET reduz as perdas de condução na roda-livre, porém surgem perdas adicionais por comutação e por acionamento de gate, além de maior sensibilidade a parasitas de layout e ao acionamento do nó de comutação. Essas estimativas são usadas como referência para a discussão dos resultados experimentais apresentados nas seções seguintes.

5.5. SÍNTESE

As simulações confirmam regulação de V_{out} em torno de 13,5 V para $V_{in} = 30$ V, 45 V e 60 V. Em $V_{in} = 60$ V, o degrau de carga e o Bode indicam comportamento controlado e estabilidade. A comparação com a topologia assíncrona é complementada por estimativa analítica de perdas na roda-livre, usada como referência para discussão dos resultados experimentais.

5.6. RESULTADOS EXPERIMENTAIS E PLANO DE VALIDAÇÃO

Os resultados experimentais obtidos em bancada para os protótipos do conversor *buck* baseado no controlador LM5116 são apresentados para duas implementações: (i) topologia assíncrona (retificação por diodo) e (ii) topologia síncrona (retificação por MOSFET *low-side*). Foram realizados ensaios com cargas resistivas de 10 Ω , 5 Ω e 3,3 Ω sob tensões de entrada $V_{in} = 30$ V, 45 V e 60 V, com registro de eficiência, tensões e correntes de entrada e saída. Adicionalmente, foram caracterizados o *ripple* de tensão na saída e os eventos de proteção (limitação de corrente e resposta a curto-circuito). Por fim, apresentam-se as curvas de carregamento de uma bateria de 12 V para ambas as versões, bem como o pico de temperatura nos dispositivos de potência durante o ensaio de carga.

5.7. ATERRAMENTO, RUÍDO DE COMUTAÇÃO E AQUECIMENTO DO CONTROLADOR

Durante as primeiras iterações do protótipo, observou-se sensibilidade a retornos de corrente e a acoplamentos entre o nó de comutação (SW) e a referência analógica do controlador. Retornos compartilhados entre potência e sinal aumentaram a impedância comum e introduziram ruído em pinos sensíveis (CS/CSG, RAMP/CRAMP, FB e COMP), o que pode degradar a estabilidade e elevar perdas de acionamento, contribuindo para aquecimento local do CI. A mitigação adotada consistiu em: reduzir ao máximo o laço crítico de alta di/dt (*hot loop*), posicionar $C_{in}/C_{VCC}/C_{BOOT}$ próximos ao CI, separar retornos de potência (PGND) e sinal (AGND) e realizar a união em ponto único de baixa impedância, conforme recomendação do fabricante, além de manter o nó SW afastado de trilhas de sinal.

A Figura 19 apresenta a forma de onda no nó de comutação do protótipo assíncrono, evidenciando a frequência de chaveamento medida em bancada ($f \approx 543,4$ kHz) e a presença de transientes associados à comutação. A Figura 20 apresenta a forma de onda correspondente no protótipo síncrono, evidenciando frequência de chaveamento medida em bancada ($f \approx 517,6$ kHz) e elevada taxa de variação de tensão (dv/dt) nas transições.

Figura 19: Forma de onda no nó de comutação do conversor *buck* assíncrono, evidenciando $f \approx 543,4$ kHz e transientes associados à comutação.



Fonte: Autoria própria.

Figura 20: Forma de onda no nó de comutação do conversor *buck* síncrono, evidenciando $f \approx 517,6$ kHz e elevada dv/dt nas transições.



Fonte: Autoria própria.

As figuras acima ilustram o comportamento do nó de comutação, caracterizado por bordas rápidas e transientes típicos de conversores chaveados. No protótipo assíncrono, observou-se frequência em torno de 543,4 kHz e excursão de aproximadamente 46,0 V pico a pico no ponto de medição, enquanto no protótipo síncrono a frequência ficou em torno de 517,6 kHz, com aproximadamente 29,4 V pico a pico. Esse comportamento reforça a criticidade das diretrizes de layout adotadas, pois acoplamentos provenientes do nó SW podem aumentar o ruído em referências e sinais sensíveis, afetar a estabilidade e contaminar medições de *ripple* na saída. Mesmo com essas medidas, foi necessário utilizar alimentação de VCC por fonte externa para que os carregadores pudessem atuar com cargas maiores e tensão maior na entrada; esse ponto é indicado como melhoria futura com base nas

orientações do fabricante.

5.8. PROCEDIMENTOS DE ENSAIO E INSTRUMENTAÇÃO

Os ensaios foram conduzidos em bancada com fonte CC ajustável para V_{in} (30 V, 45 V e 60 V), cargas resistivas de potência (10 Ω , 5 Ω e 3,3 Ω) e osciloscópio digital Tektronix (MDO4054B-3) para registro de formas de onda e medições de ripple. As grandezas V_{in} , I_{in} , V_{out} e I_{out} foram medidas diretamente no osciloscópio (funções RMS e médias), e a eficiência foi calculada por meio da expressão $\eta = P_{out}/P_{in}$, com $P_{in} = V_{in} \cdot I_{in}$ e $P_{out} = V_{out} \cdot I_{out}$. Na carga de 3,3 Ω observou-se atuação do limitador de corrente do circuito, resultando em redução de V_{out} para a faixa de aproximadamente 9–11 V, condição registrada nas capturas de tela e discutida na análise.

5.9. RESULTADOS DO CONVERSOR *BUCK* ASSÍNCRONO

Esta seção apresenta os resultados obtidos com o protótipo assíncrono, incluindo ensaios de eficiência com cargas resistivas, medições de *ripple*, registros de eventos de proteção e, na sequência, a curva de carga de uma bateria de 12 V.

5.9.1. Ensaio com cargas resistivas (10 Ω , 5 Ω e 3,3 Ω)

Foram executados nove pontos de operação com o conversor assíncrono, combinando $V_{in} = 30$ V, 45 V e 60 V com as cargas de 10 Ω , 5 Ω e 3,3 Ω . Nas condições de 10 Ω e 5 Ω o conversor manteve regulação próxima de 13,5 V. Já em 3,3 Ω , em função da limitação de corrente, V_{out} reduziu-se para a faixa de 9–11 V, mantendo a corrente limitada.

A Tabela 10 apresenta a consolidação numérica dos ensaios do conversor assíncrono, permitindo comparar eficiência, tensões, correntes e *ripple* de tensão na saída nos diferentes pontos de operação.

Tabela 10: Resultados experimentais de bancada do conversor *buck* assíncrono: eficiência e *ripple* de tensão na saída (V_{out} p-p) em função da carga e da tensão de entrada ($V_{in} = 30\text{ V}$, 45 V e 60 V).

Carga (Ω)	I_{in} (A)	V_{in} (V)	P_{in} (W)	I_{out} (A)	V_{out} (V)	P_{out} (W)	Eficiência η (%)	<i>Ripple</i> V_{out} (mVpp)
10,0	0,61	30,0	18,30	1,20	13,4	16,08	87,9	188
5,0	1,20	30,5	36,72	2,40	13,1	31,44	85,6	202
3,3	0,96	30,3	28,94	2,57	9,5	24,41	84,4	104
3,3	0,76	45,5	34,63	2,74	10,1	27,67	80,0	144
5,0	0,83	45,6	37,62	2,40	13,1	31,44	83,7	194
10,0	0,42	45,4	18,84	1,20	13,3	15,96	85,0	228
10,0	0,31	60,4	18,91	1,20	13,4	16,08	85,3	218
5,0	0,66	60,2	39,43	2,42	13,2	31,94	81,1	250
3,3	0,73	60,2	43,65	2,97	10,8	32,08	73,5	132

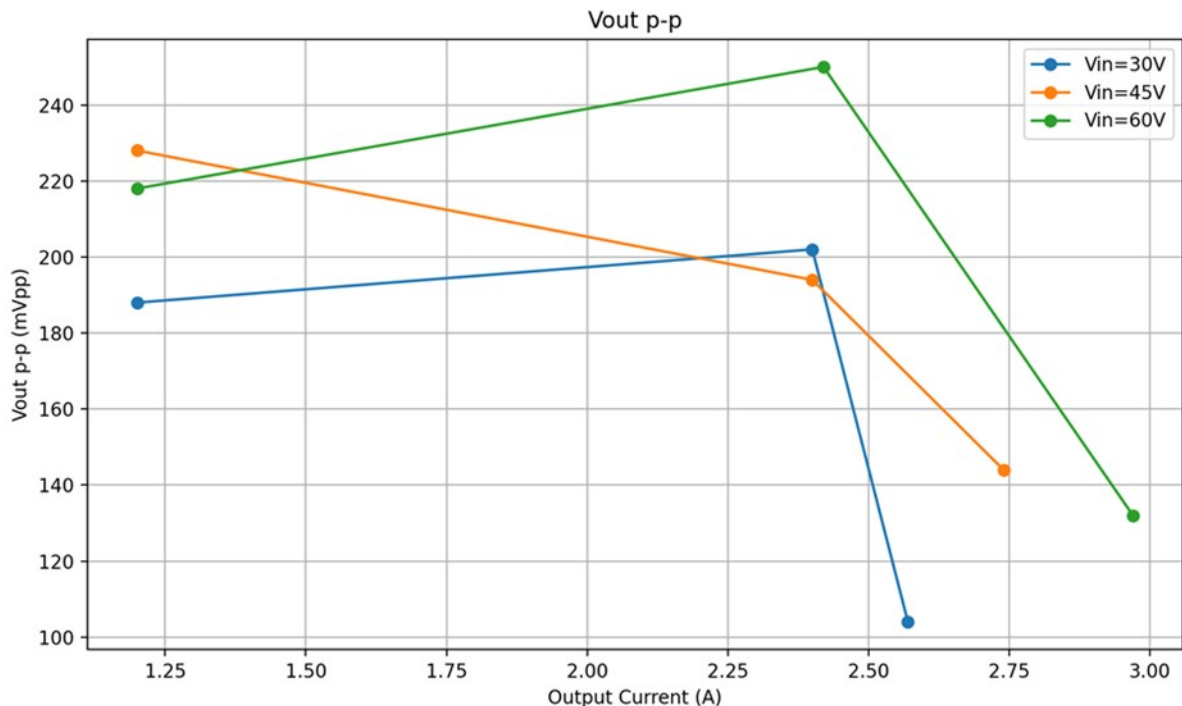
Fonte: Autoria própria.

5.9.2. *Ripple* de tensão na saída e eficiência (conversor *buck* assíncrono)

A Figura 21 apresenta o *ripple* de tensão na saída (V_{out} p-p), medido em mVpp, em função da corrente de saída, para três valores de tensão de entrada (V_{in}

= 30 V, 45 V e 60 V). Observa-se que o *ripple* permaneceu, em geral, na faixa de aproximadamente 100 mVpp a 250 mVpp nos pontos ensaiados, com valores mais elevados nas condições de maior solicitação, especialmente em torno de $I_{out} \approx 2,4$ A.

Figura 21: *Ripple* de tensão na saída (V_{out} p-p) em função da corrente de saída (I_{out}), com séries por tensão de entrada ($V_{in} = 30$ V, 45 V e 60 V) – topologia assíncrona.



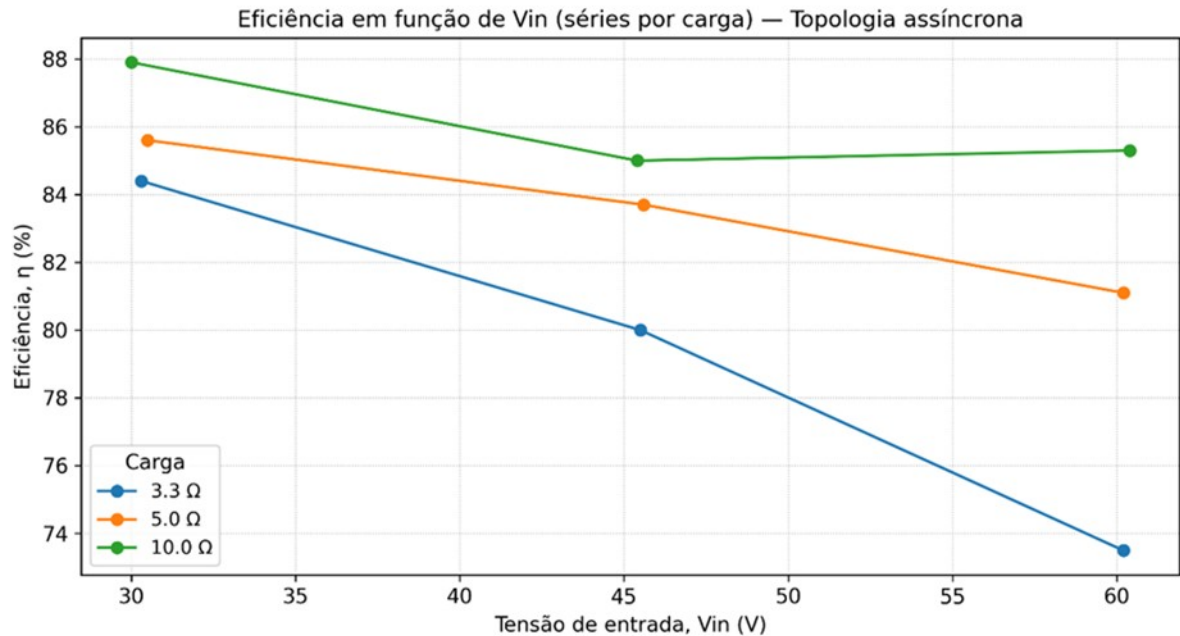
Fonte: Autoria própria.

Um aspecto relevante ocorre nos ensaios com carga de 3,3 Ω , em que houve atuação do limitador de corrente, com redução de V_{out} para a faixa de aproximadamente 9–11 V (Tabela 10). Nessa condição, o conversor deixa de operar estritamente em regulação de tensão e passa a operar em regime de limitação de corrente, alterando o ponto de operação e influenciando o *ripple* medido.

A Figura 22 apresenta a eficiência do conversor assíncrono em função de V_{in} , com séries por carga. Para a carga de 10 Ω , a eficiência manteve-se mais elevada e pouco sensível ao aumento de V_{in} , variando em torno de 85% a 88%. Para 5 Ω , observou-se redução moderada com o aumento de V_{in} . Já para 3,3 Ω , a eficiência apresentou queda mais acentuada conforme V_{in} aumentou, atingindo o menor valor em $V_{in} = 60$ V, condição associada ao regime de maior corrente e à

atuação do limitador.

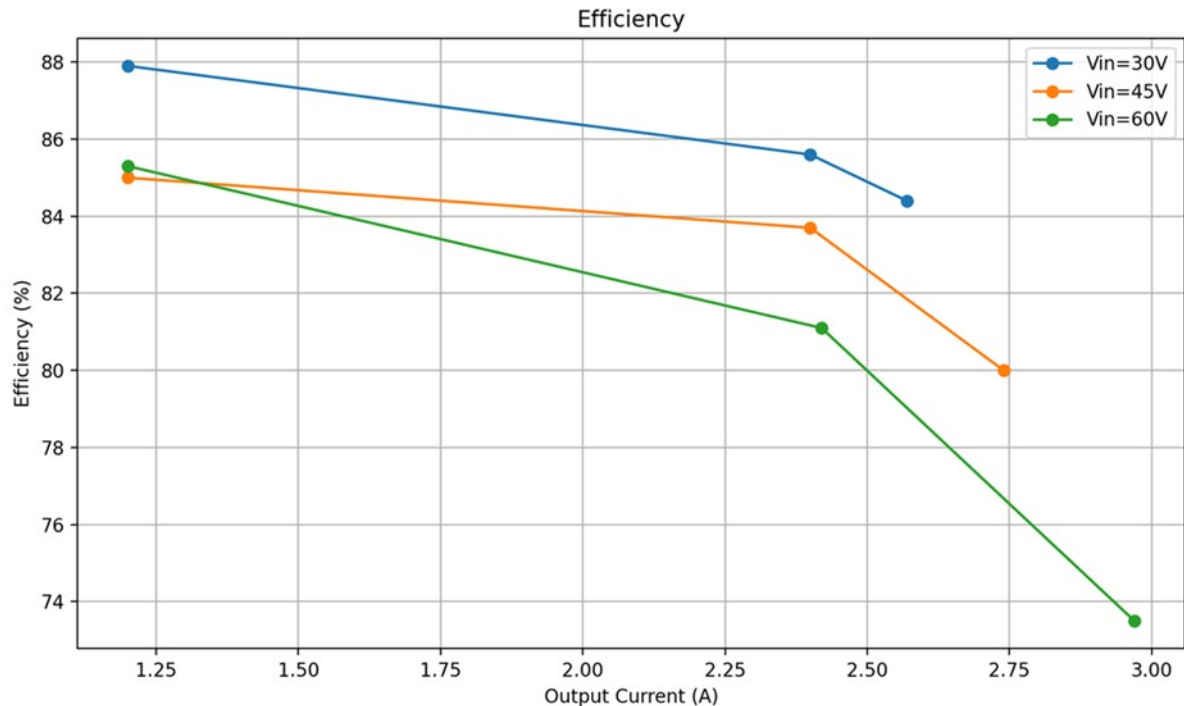
Figura 22: Eficiência em função da tensão de entrada (V_{in}), com séries por carga (3,3 Ω ; 5,0 Ω ; 10 Ω) – topologia assíncrona.



Fonte: Autoria própria.

A Figura 23 relaciona a eficiência com a corrente de saída, evidenciando que as maiores eficiências ocorreram nas condições de menor corrente (associadas à carga de 10 Ω , $I_{out} \approx 1,2$ A). À medida que a corrente aumenta, especialmente na condição de 3,3 Ω , observa-se redução da eficiência, com queda mais pronunciada para V_{in} elevado.

Figura 23: Eficiência em função da corrente de saída (I_{out}), com séries por tensão de entrada ($V_{in} = 30\text{ V}$, 45 V e 60 V) – topologia assíncrona.



Fonte: Autoria própria.

Em síntese, os resultados indicam que o conversor *buck* assíncrono manteve regulação adequada nas cargas de $10\ \Omega$ e $5\ \Omega$, com *ripple* na saída dentro da faixa observada para o protótipo em bancada. Nas condições de $3,3\ \Omega$, a atuação do limitador de corrente alterou o regime de operação, refletindo-se tanto nos valores de *ripple* quanto na redução de eficiência, como esperado para proteção do estágio de potência.

A interpretação física das curvas de rendimento e a discussão de como as condições de ensaio afetam os resultados são apresentadas na Seção 5.11, válida para ambas as topologias.

5.9.3. Formas de onda de *ripple* de tensão na saída (conversor *buck* assíncrono)

As Figuras 24 a 26 apresentam exemplos de formas de onda de *ripple* das tensões observadas na saída do conversor *buck* assíncrono para diferentes valores de V_{in} e carga resistiva. Em todos os casos, observa-se um *ripple* com componente dominante associado ao filtro de saída, sobreposto por componentes de alta

frequência e picos estreitos relacionados às transições de comutação e ao acoplamento do nó SW para a medição.

Figura 24: Forma de onda do *ripple* de tensão na saída (V_{out}), $V_{in} = 30\text{ V}$, carga resistiva de $10\ \Omega$ (topologia assíncrona).



Fonte: Autoria própria.

Figura 25: Forma de onda do *ripple* de tensão na saída (V_{out}), $V_{in} = 60\text{ V}$, carga resistiva de $10\ \Omega$ (topologia assíncrona).



Fonte: Autoria própria.

Figura 26: Forma de onda do *ripple* de tensão na saída (V_{out}), $V_{in} = 30\text{ V}$.

Fonte: Autoria própria.

A Tabela 11 consolida os valores de *ripple* de tensão na saída V_{out} p-p) obtidos para a topologia assíncrona. De modo geral, a tabela confirma que, para os pontos avaliados, o *ripple* do conversor assíncrono permanece na ordem de centenas de milivolts pico a pico, com tendência de variação conforme V_{in} e I_{out} , o que é coerente com a maior severidade das condições de comutação em entrada elevada e com o aumento da corrente pulsante circulante no entorno dos capacitores de saída e do nó SW.

Tabela 11: Síntese do *ripple* de tensão na saída (V_{out} p-p) – topologia assíncrona

V_{in} (V)	Carga (Ω)	I_{out} (A)	V_{out} (V)	<i>Ripple</i> V_{out} (mVpp)
30,0	10,0	1,35	13,5	188,0
60,0	10,0	1,35	13,5	218,0
30,0	5,0	2,70	13,5	202,0

Fonte: Autoria própria.

5.9.4. Eventos de proteção: limitação de corrente e resposta a curto-circuito

Além dos ensaios em regime permanente com cargas resistivas, foram registrados eventos transitórios para verificar o comportamento de proteção do conversor *buck* assíncrono, com foco na atuação da limitação de corrente e na resposta a curto-circuito na saída.

A Figura 27 apresenta a resposta do conversor a uma variação brusca de carga, evidenciando a transição para o regime de limitação de corrente.

Figura 27: Resposta do conversor *buck* assíncrono à variação brusca de carga, evidenciando atuação da limitação de corrente.



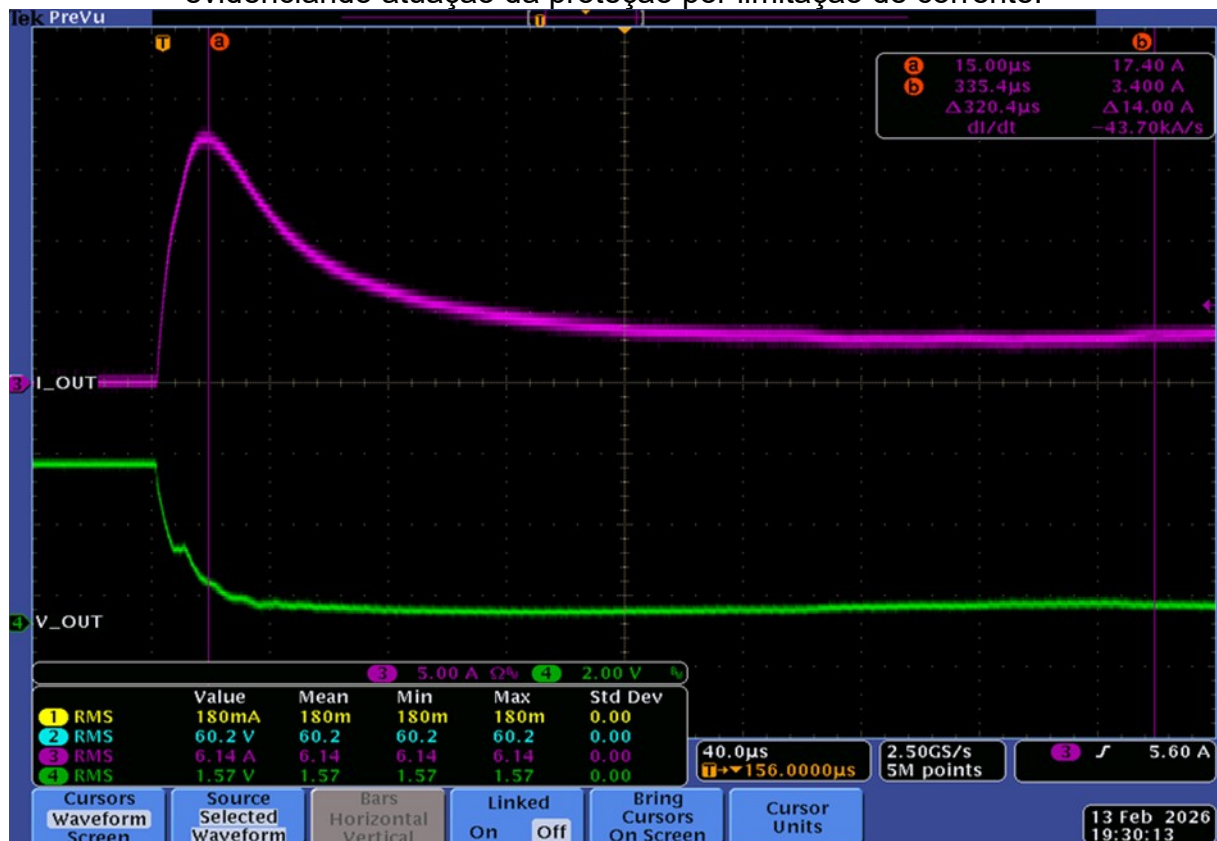
fonte: Autoria própria.

Na Figura 27 observa-se a resposta do conversor *buck* assíncrono a uma variação brusca de carga. A corrente de saída eleva-se de aproximadamente 1,38 A até cerca de 3,22 A, em um intervalo de $\Delta t \approx 2,50$ ms ($\Delta I \approx 1,84$ A), correspondendo a uma taxa média $di/dt \approx 735$ A/s, evidenciando a transição para o regime de limitação de corrente ajustado na ordem de 3 A. Durante o transitório, registrou-se $V_{in} \approx 61,1$ V (RMS), $V_{out} \approx 12,5$ V (RMS) e $I_{out} \approx 2,65$ A (RMS) no intervalo

observado.

A Figura 28 apresenta a resposta do conversor quando a saída é submetida a curto-circuito, evidenciando atuação do mecanismo de limitação após o transitório inicial.

Figura 28: Resposta do conversor *buck* assíncrono a curto-circuito na saída, evidenciando atuação da proteção por limitação de corrente.



Fonte: Autoria própria.

Na Figura 28 observa-se que a tensão de saída colapsa para aproximadamente 1,57 V (RMS), enquanto a corrente de saída apresenta pico inicial de cerca de 17,4 A, seguido de redução rápida até aproximadamente 3,4 A em $\Delta t \approx 320 \mu\text{s}$, com taxa média $di/dt \approx -43,7 \text{ kA/s}$. Na captura, registrou-se $V_{in} \approx 60,2 \text{ V}$ (RMS) e $I_{out} \approx 6,14 \text{ A}$ (RMS) no intervalo observado. O comportamento indica atuação do mecanismo de limitação de corrente após o transitório inicial do curto, contribuindo para a proteção do estágio de potência.

5.9.5. Ensaio de carregamento da bateria auxiliar (conversor *buck* assíncrono)

Esta seção apresenta o ensaio de carregamento da bateria auxiliar de 12 V utilizando o conversor *buck* assíncrono, com V_{out} ajustada em 13,5 V e limitação de corrente na ordem de 3 A. O ensaio foi conduzido em bancada com V_{in} mantida aproximadamente constante na faixa de 45 V, condição escolhida por representar ponto intermediário do barramento e facilitar repetibilidade. A bateria foi iniciada em condição descarregada, com tensão nos terminais na casa de 10,4 V sob carga resistiva (Figura 29).

Figura 29: Condição inicial do ensaio: bateria conectada a carga resistiva, indicando tensão nos terminais na faixa de 10,4 V.



Fonte: Autoria própria.

A Figura 30 apresenta uma captura representativa do osciloscópio utilizada para registro das grandezas elétricas durante o ensaio de carga.

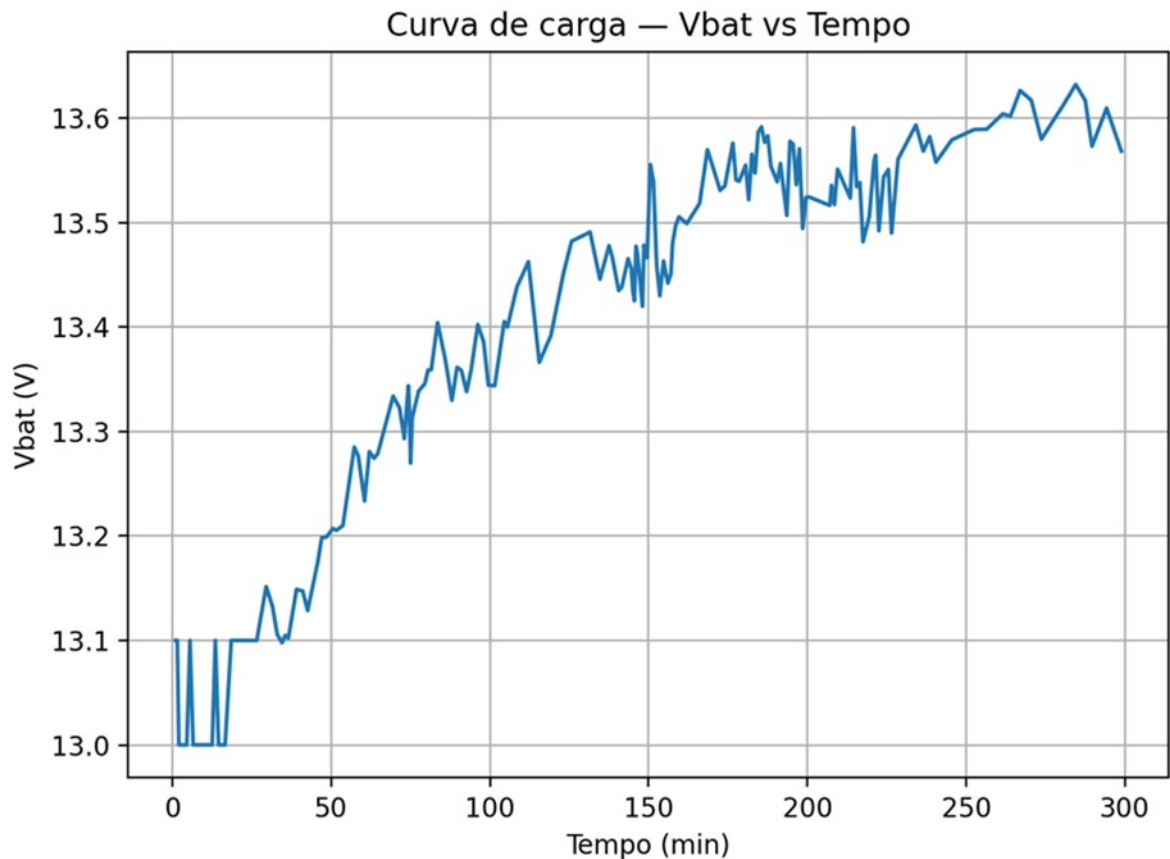
Figura 30: Captura representativa do osciloscópio durante o ensaio de carga com o conversor *buck* assíncrono: V_{in} , I_{in} , V_{out} e I_{out} .



Fonte: Autoria própria.

A Figura 31 apresenta a curva de carga da bateria (V_{bat} em função do tempo). Observa-se elevação progressiva de V_{bat} desde o patamar inicial até a região de 13,5–13,6 V ao longo de aproximadamente 300 minutos, indicando convergência para o regime de tensão constante ajustado no carregador.

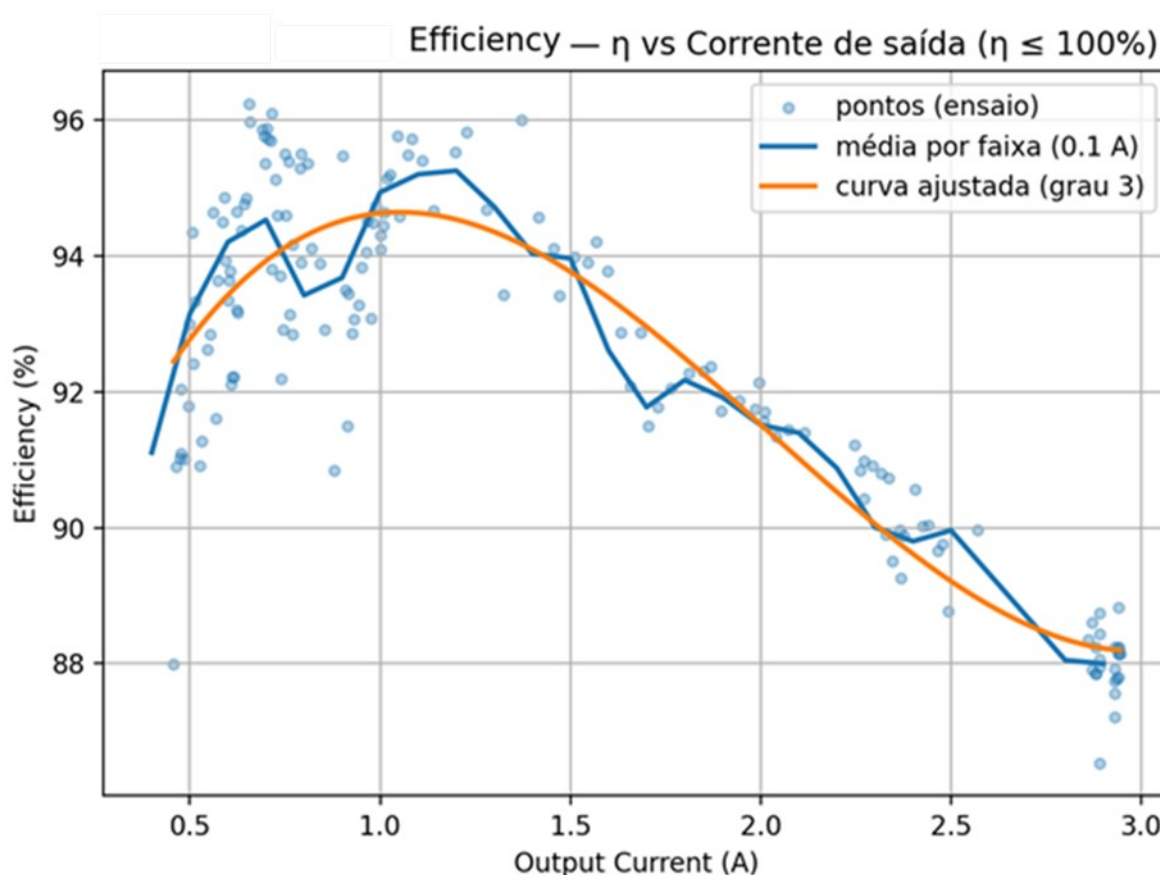
Figura 31: Curva de carga com o conversor *buck* assíncrono: tensão da bateria (V_{bat}) em função do tempo.



Fonte: Autoria própria.

Para consolidar a relação entre eficiência e corrente de saída ao longo de todo o ensaio, a Figura 32 apresenta a eficiência em função de I_{out} , incluindo os pontos medidos e uma curva ajustada. Observa-se um patamar de maior eficiência na faixa intermediária de corrente (aproximadamente 1,0–1,5 A) e redução nas extremidades, especialmente em correntes mais elevadas próximas ao limite do carregador e em correntes mais baixas no final do carregamento. Esse comportamento é compatível com o aumento das perdas por condução em correntes altas e com a maior influência relativa de perdas aproximadamente constantes (acionamento e comutação) em correntes baixas.

Figura 32: Eficiência em função da corrente de saída (I_{out}) durante o ensaio de carga (topologia assíncrona).



Fonte: Autoria própria.

Em síntese, o ensaio confirmou o comportamento esperado para carregamento com tensão ajustada em 13,5 V e limitação de corrente na ordem de 3 A: elevação gradual da tensão da bateria até a região de tensão constante, com corrente de carga decaindo ao longo do tempo e eficiência variando conforme o ponto de operação se desloca durante o processo. Esses resultados servem como base para a comparação posterior entre as topologias.

A discussão sobre as condições do ensaio de curva de carga e o comportamento esperado em outras condições é apresentada na Seção 5.11, válida para ambas as topologias.

5.10. RESULTADOS DO CONVERSOR *BUCK* SÍNCRONO

Esta seção apresenta os resultados obtidos com o protótipo síncrono, incluindo ensaios de eficiência com cargas resistivas, medições de *ripple*, registros

de eventos de proteção e o ensaio de carregamento da bateria auxiliar de 12 V. Os procedimentos, pontos de operação e métricas avaliadas foram mantidos equivalentes aos aplicados na topologia assíncrona, de modo a permitir comparação posterior entre as implementações.

5.10.1. Ensaio com cargas resistivas (10 Ω , 5 Ω e 3,3 Ω)

Foram executados nove pontos de operação com o conversor síncrono, combinando $V_{in} = 30\text{ V}$, 45 V e 60 V com as cargas de $10\ \Omega$, $5\ \Omega$ e $3,3\ \Omega$. Nas condições de $10\ \Omega$ e $5\ \Omega$ o conversor manteve regulação próxima de $13,5\text{ V}$. Já em $3,3\ \Omega$, em função da limitação de corrente, V_{out} reduziu-se para a faixa de aproximadamente $9\text{--}11\text{ V}$, mantendo a corrente limitada.

A Tabela 12 apresenta a consolidação numérica dos ensaios do conversor síncrono, permitindo comparar eficiência, tensões, correntes e *ripple* de tensão na saída nos diferentes pontos de operação.

Tabela 12: Resultados experimentais de bancada do conversor *buck* síncrono: eficiência e *ripple* de tensão na saída (V_{out} p-p) em função da carga e da tensão de entrada ($V_{in} = 30\text{ V}$, 45 V e 60 V).

Carga (Ω)	I_{in} (A)	V_{in} (V)	P_{in} (W)	I_{out} (A)	V_{out} (V)	P_{out} (W)	Eficiência η (%)	<i>Ripple</i> V_{out} (mVpp)
3,3	1,14	30,0	34,32	2,90	10,6	30,74	89,6	308
5,0	1,20	30,1	36,12	2,45	13,3	32,59	90,2	484
10,0	0,56	29,6	16,81	1,15	13,4	15,41	91,7	348
3,3	0,73	44,8	32,79	2,84	10,5	29,82	90,9	264
5,0	0,79	44,9	35,65	2,44	13,2	32,21	90,3	360

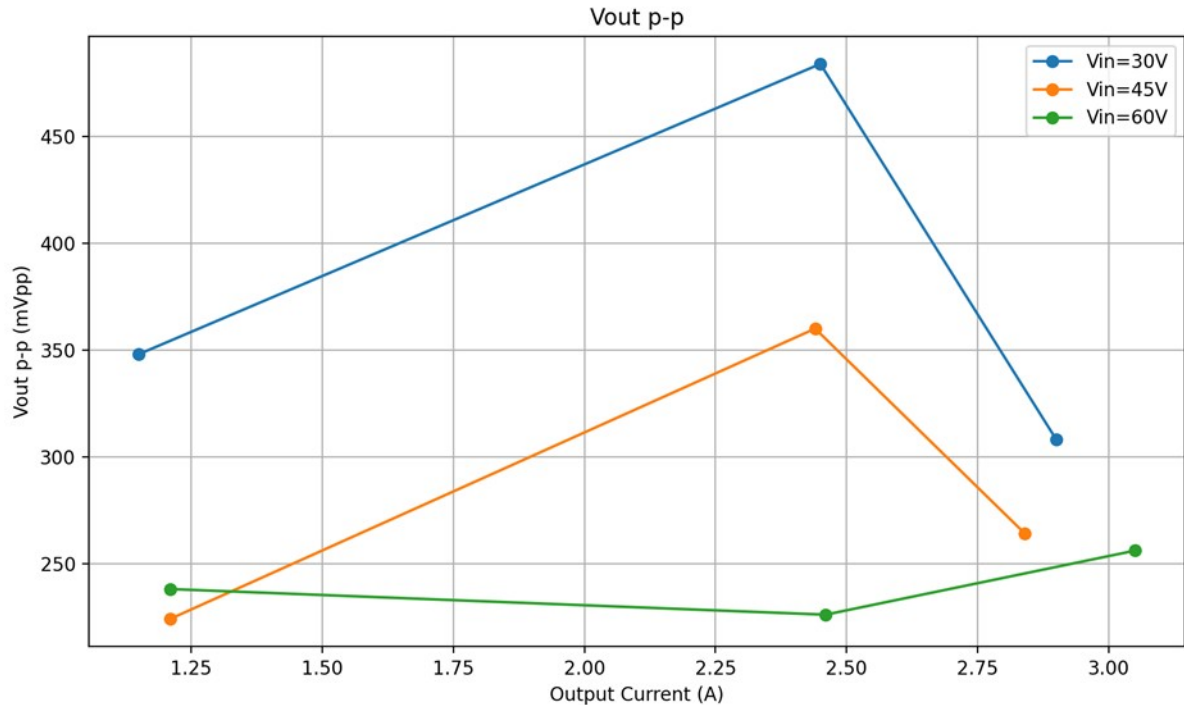
Carga (Ω)	I_{in} (A)	V_{in} (V)	P_{in} (W)	I_{out} (A)	V_{out} (V)	P_{out} (W)	Eficiência η (%)	<i>Ripple</i> V_{out} (mVpp)
10,0	0,40	44,9	17,87	1,21	13,4	16,21	90,7	224
3,3	0,64	60,0	38,64	3,05	11,2	34,16	88,4	256
5,0	0,61	60,3	36,84	2,46	13,3	32,72	88,8	226
10,0	0,32	60,2	17,70	1,21	13,4	16,21	91,6	238

Fonte: Autoria própria.

5.10.2. *Ripple* de tensão na saída e eficiência (conversor *buck* síncrono)

A Figura 33 apresenta o *ripple* de tensão na saída (V_{out} p-p), medido em mVpp, em função da corrente de saída, para três valores de tensão de entrada (V_{in} = 30 V, 45 V e 60 V). Observa-se que o *ripple* permaneceu na faixa observada nos pontos ensaiados, com variações associadas às condições de entrada e ao nível de corrente.

Figura 33: *Ripple* de tensão na saída (V_{out} p-p) em função da corrente de saída (I_{out}), com séries por tensão de entrada ($V_{in} = 30\text{ V}$, 45 V e 60 V) – topologia síncrona.



Fonte: Autoria própria.

Tabela 13: Síntese do *ripple* de tensão na saída (V_{out} p-p) – topologia síncrona.

V_{in} (V)	Carga (Ω)	I_{out} (A)	V_{out} (V)	<i>Ripple</i> V_{out} (mVpp)
30,0	10,0	1,35	13,5	348,0
60,0	10,0	1,35	13,5	238,0
30,0	5,0	2,70	13,5	484,0

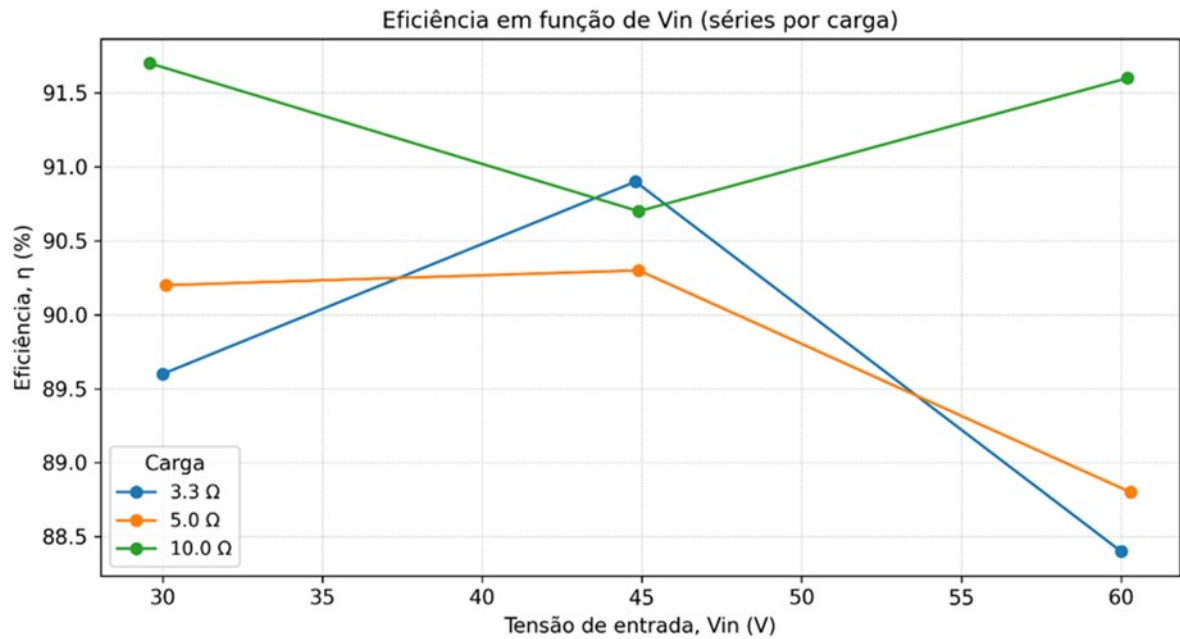
Fonte: Autoria própria.

Um aspecto relevante ocorre nos ensaios com carga de $3,3\ \Omega$, em que houve atuação do limitador de corrente, com redução de V_{out} para a faixa de aproximadamente 9–11 V (Tabela 13). Nessa condição, o conversor deixa de operar estritamente em regulação de tensão e passa a operar em regime de limitação de corrente, alterando o ponto de operação e influenciando o *ripple* medido.

A Figura 34 apresenta a eficiência do conversor síncrono em função de V_{in} , com séries por carga. Observa-se comportamento consistente com a variação de perdas ao longo da faixa de entrada e corrente, permitindo comparação posterior

com a topologia assíncrona nas mesmas condições.

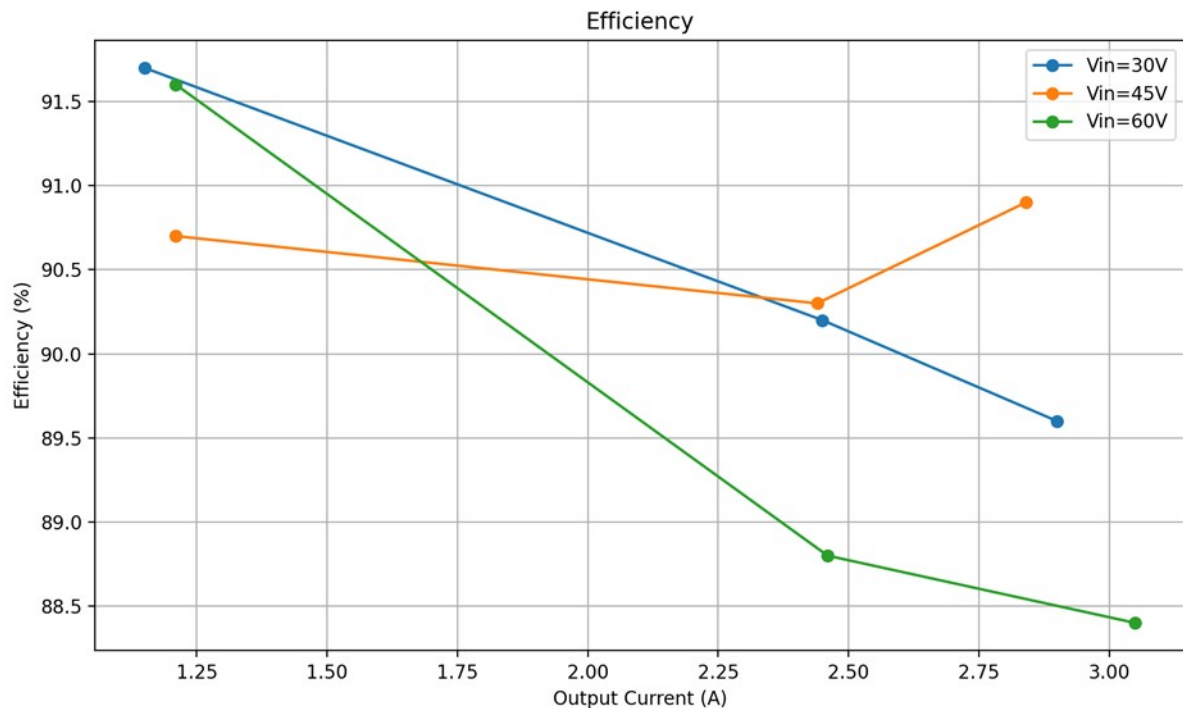
Figura 34: Eficiência em função da tensão de entrada (V_{in}), com séries por carga (3,3 Ω ; 5,0 Ω ; 10 Ω) – topologia síncrona.



Fonte: Autoria própria.

A Figura 35 relaciona a eficiência com a corrente de saída, evidenciando a tendência de variação da eficiência ao longo da faixa de corrente, com alterações mais pronunciadas nas regiões de maior solicitação de corrente e em condições de entrada elevada.

Figura 35: Eficiência em função da corrente de saída (I_{out}), com séries por tensão de entrada ($V_{in} = 30\text{ V}$, 45 V e 60 V) – topologia síncrona.



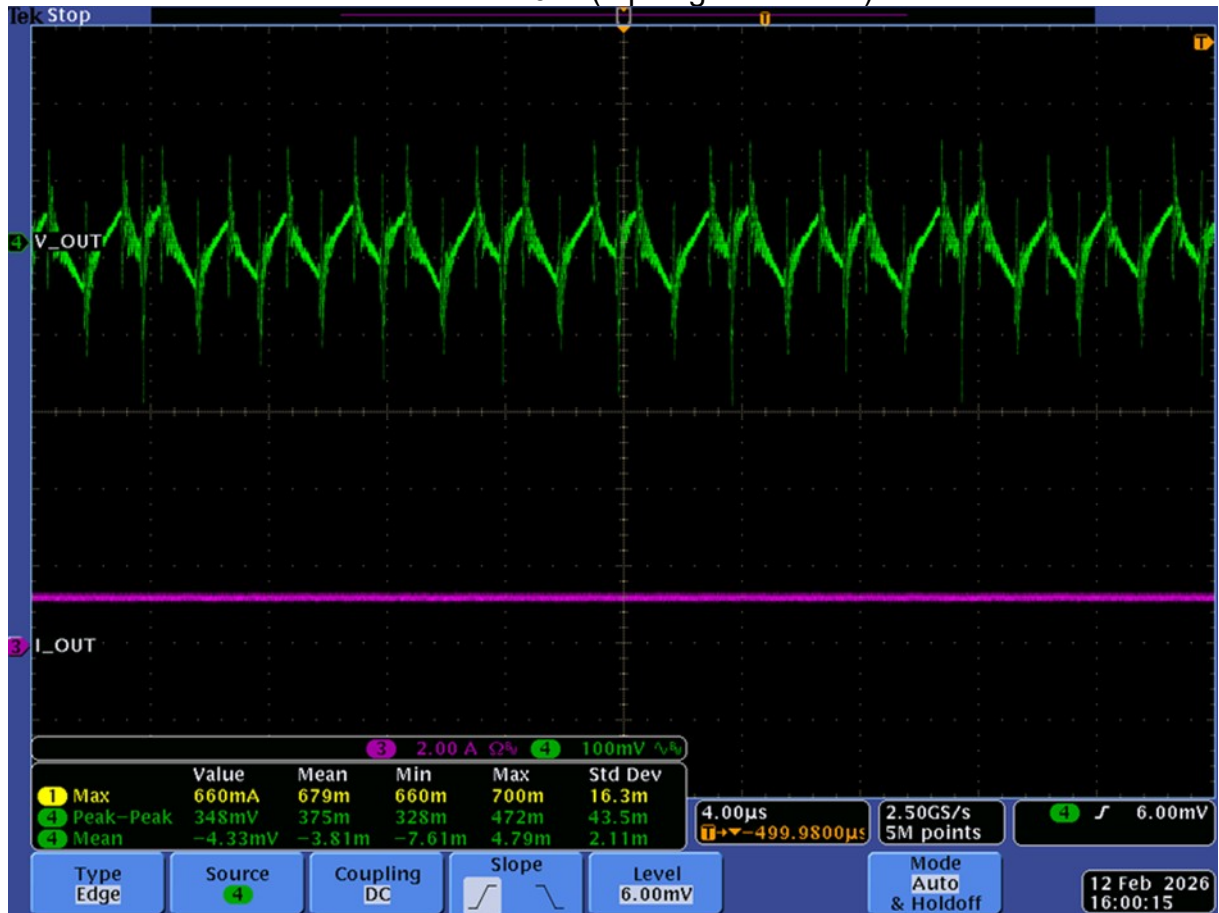
Fonte: Autoria própria.

A interpretação física das curvas de rendimento e a discussão de como as condições de ensaio afetam os resultados são apresentadas na Seção 5.11, válida para ambas as topologias.

5.10.3. Formas de onda de *ripple* de tensão na saída (conversor *buck* síncrono)

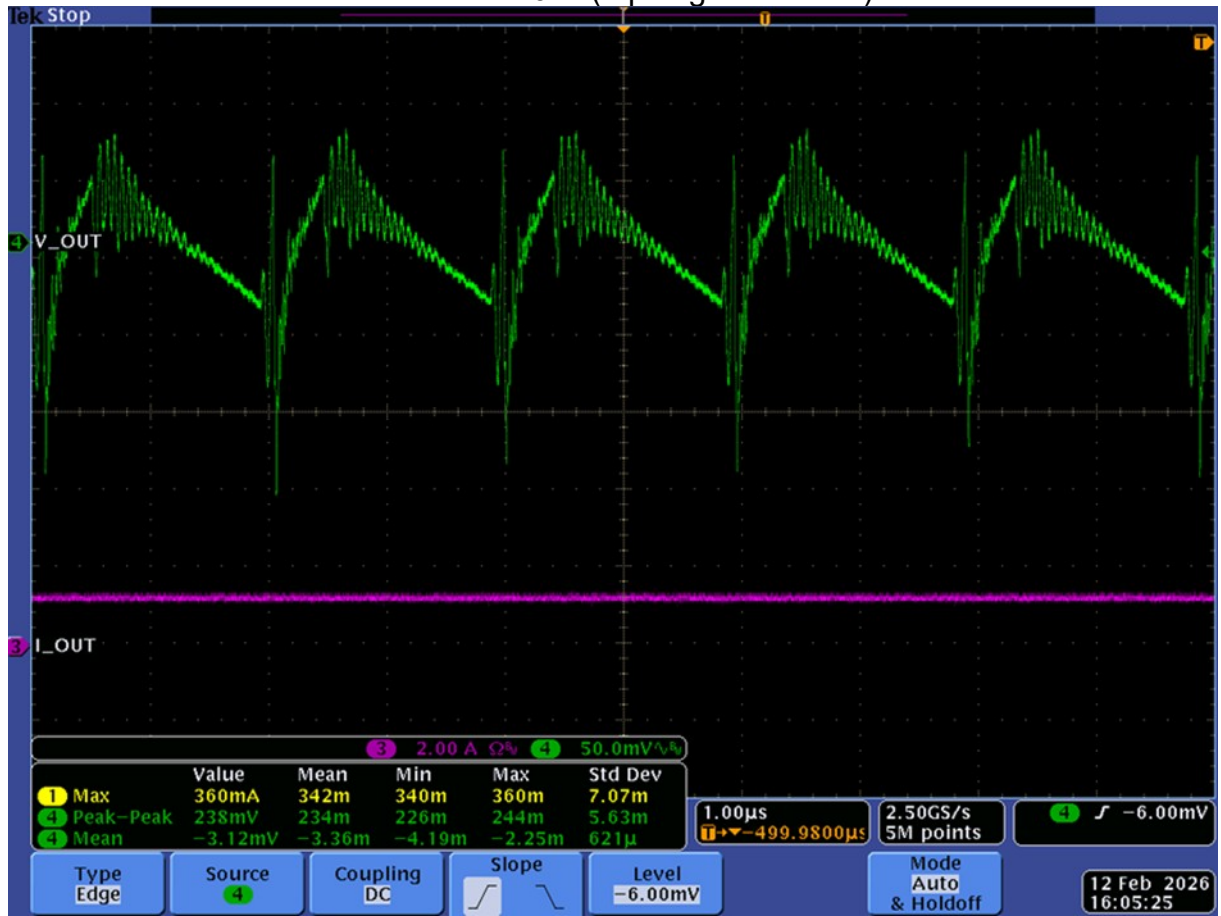
As Figuras 36 a 38 apresentam exemplos de formas de onda de *ripple* das tensões observadas na saída do conversor *buck* síncrono para diferentes valores de V_{in} e carga resistiva. Em todos os casos, observa-se um *ripple* com componente dominante associado ao filtro de saída, sobreposto por componentes de alta frequência e picos estreitos relacionados às transições de comutação e ao acoplamento do nó SW para a medição.

Figura 36: Forma de onda do *ripple* de tensão na saída (V_{out}), $V_{in} = 30\text{ V}$, carga resistiva de $10\ \Omega$ (topologia síncrona).



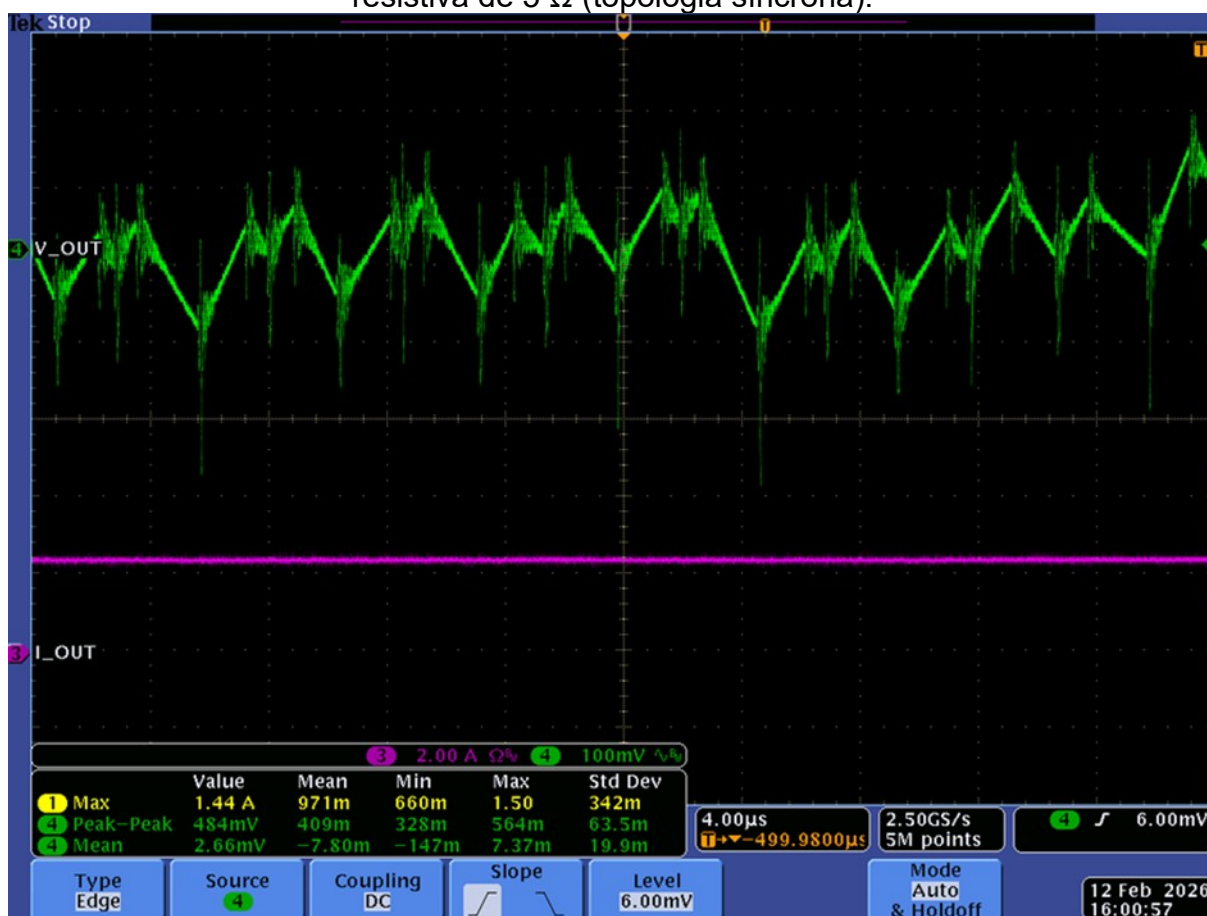
Fonte: Autoria própria.

Figura 37: Forma de onda do *ripple* de tensão na saída (V_{out}), $V_{in} = 60\text{ V}$, carga resistiva de $10\ \Omega$ (topologia síncrona).



Fonte: Autoria própria.

Figura 38: Forma de onda do *ripple* de tensão na saída (V_{out}), $V_{in} = 30\text{ V}$, carga resistiva de $5\ \Omega$ (topologia síncrona).



Fonte: Autoria própria.

De forma geral, os resultados confirmam que o *ripple* de tensão na saída do conversor síncrono permaneceu na faixa observada nos pontos apresentados, com variações atribuídas às condições de V_{in} , ao nível de corrente e à presença de componentes de alta frequência que são associadas à comutação.

5.10.4. Eventos de proteção: limitação de corrente e resposta a curto-circuito

Além dos ensaios em regime permanente com cargas resistivas, foram registrados eventos transitórios para verificar o comportamento de proteção do conversor *buck* síncrono, com foco na atuação da limitação de corrente e na resposta a curto-circuito na saída.

A Figura 39 apresenta a resposta do conversor a uma variação brusca de

carga, evidenciando a transição para o regime de limitação de corrente.

Figura 39: Resposta do conversor *buck* síncrono à variação brusca de carga, evidenciando atuação da limitação de corrente.



Fonte: Autoria própria.

A Figura 40 apresenta a resposta do conversor quando a saída é submetida a curto-circuito, evidenciando atuação do mecanismo de limitação após o transitório inicial.

Figura 40: Resposta do conversor *buck* síncrono a curto-circuito na saída, evidenciando atuação da proteção por limitação de corrente.



Fonte: Autoria própria.

Os registros indicam comportamento controlado frente a sobrecarga e curto, com atuação do limitador de corrente e recuperação da operação após remoção da condição de falha, conforme observado nas capturas.

5.10.5. Ensaio de carregamento da bateria auxiliar (conversor *buck* síncrono)

Esta seção apresenta o ensaio de carregamento da bateria auxiliar de 12 V utilizando o conversor *buck* síncrono, com V_{out} ajustada em 13,5 V e limitação de corrente na ordem de 3 A. O ensaio foi conduzido em bancada sob o mesmo procedimento adotado para a topologia assíncrona, com V_{in} mantida aproximadamente constante na faixa de 45 V e condição inicial de bateria equivalente, de modo a manter equivalência de procedimento e permitir comparação posterior entre as topologias.

Figura 41: Condição inicial do ensaio de carga: bateria em pré-teste, indicando tensão nos terminais no início do procedimento.



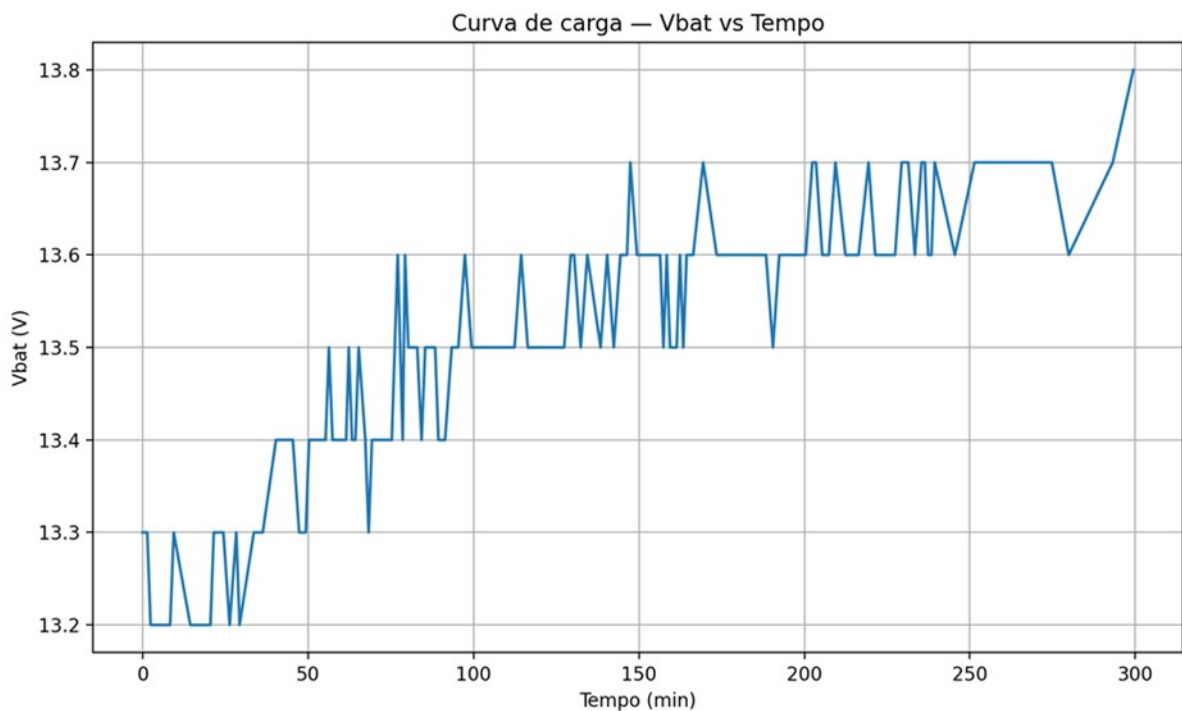
Fonte: Autoria própria.

Figura 42: Captura representativa do osciloscópio durante o ensaio de carga com o conversor *buck* síncrono: V_{in} , I_{in} , V_{out} e I_{out} .



Fonte: Autoria própria.

Figura 43: Curva de carga com o conversor *buck* síncrono: tensão da bateria (V_{bat}) em função do tempo.

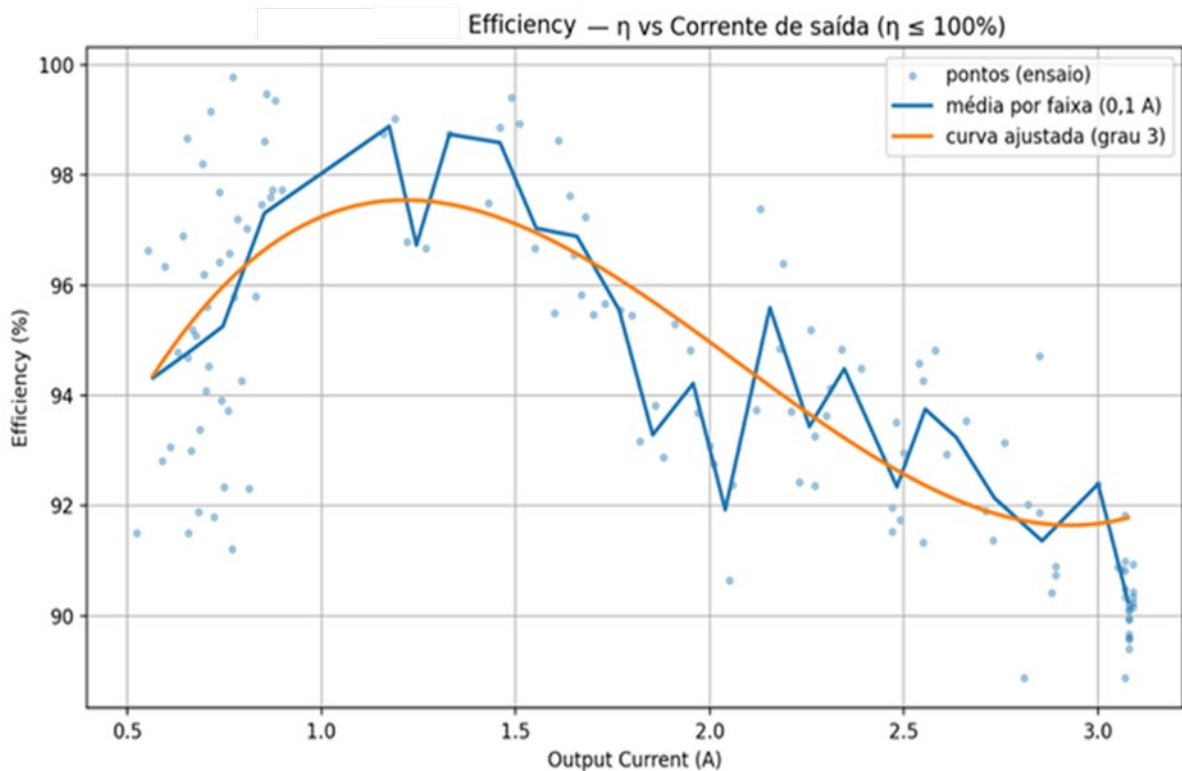


Fonte: Autoria própria.

A Figura 43 apresenta a curva de carga da bateria (V_{bat} em função do tempo). Observa-se elevação progressiva de V_{bat} até a região de tensão constante ajustada no carregador, evidenciando convergência para o patamar de 13,5–13,6 V.

A Figura 44 consolida a relação entre eficiência e corrente de saída ao longo do ensaio, permitindo visualizar o comportamento da eficiência ao longo da faixa de corrente explorada durante o carregamento.

Figura 44: Eficiência em função da corrente de saída (I_{out}) durante o ensaio de carga (topologia síncrona).



Fonte: Autoria própria.

Em síntese, o ensaio confirmou o comportamento esperado para carregamento com tensão ajustada em 13,5 V e limitação de corrente na ordem de 3 A: elevação gradual da tensão da bateria até a região de tensão constante, com corrente de carga decaindo ao longo do tempo e eficiência variando conforme o ponto de operação se desloca durante o processo.

A discussão sobre as condições do ensaio de curva de carga e o comportamento esperado em outras condições é apresentada na Seção 5.11, válida

para ambas as topologias.

5.11. DISCUSSÃO GERAL DAS CURVAS DE RENDIMENTO E CONDIÇÕES DOS ENSAIOS

A forma das curvas de rendimento pode ser explicada pelo balanço entre perdas aproximadamente constantes e perdas dependentes do ponto de operação. Em correntes baixas, perdas quase constantes (consumo do controlador, acionamento e perdas auxiliares) tornam-se dominantes em relação à potência entregue, reduzindo a eficiência. Em correntes intermediárias, a potência útil cresce e essas perdas passam a ter menor peso relativo, elevando a eficiência. Em correntes elevadas, aumentam as perdas por condução (proporcionais a $I^2 \cdot R$ em condutores, indutor e semicondutores), reduzindo novamente o rendimento. Além disso, em tensões de entrada mais altas, perdas associadas à comutação tendem a aumentar, contribuindo para queda adicional do rendimento em pontos de V_{in} elevada. Na topologia assíncrona, soma-se a contribuição da retificação por diodo durante o intervalo de roda-livre; na topologia síncrona, a substituição por MOSFET reduz essa parcela, porém permanecem perdas de condução e perdas associadas ao acionamento de gate.

Os ensaios de curva de carga foram realizados com tensão de saída ajustada em 13,5 V e limitação de corrente na ordem de 3 A, mantendo V_{in} aproximadamente constante na faixa de 45 V, condição escolhida por representar ponto intermediário do barramento e facilitar repetibilidade. A condição inicial da bateria foi registrada antes do início do carregamento (tensão inicial nos terminais na casa de 10,4 V sob carga resistiva, conforme registrado no início de cada ensaio), e as grandezas elétricas foram monitoradas por capturas representativas do osciloscópio e pelo pós-processamento dos dados ao longo do tempo.

Em outras condições de ensaio, a curva de carga pode apresentar variações previsíveis. Com V_{in} mais elevada, tende a aumentar a contribuição de perdas de comutação, alterando o rendimento e o aquecimento; com V_{in} mais baixa, para a mesma potência, as correntes no estágio de entrada tendem a aumentar. Se a bateria iniciar com tensão mais alta (menos descarregada), a corrente inicial tende a ser menor e o ensaio entra mais rapidamente no regime de tensão constante; se

iniciar mais descarregada, o conversor permanece por mais tempo em corrente limitada. A temperatura ambiente e o aquecimento dos semicondutores também impactam o desempenho, elevando resistências de condução e alterando perdas ao longo do tempo. A Tabela 14 apresenta uma comparação resumida dos resultados obtidos em bancada para as topologias *buck* assíncrona e *buck* síncrona, considerando as principais métricas de desempenho observadas nos ensaios com cargas resistivas. A síntese permite visualizar, de forma direta, o comportamento de regulação, a atuação da limitação de corrente no ponto de $3,3 \Omega$, além das ordens de grandeza de eficiência e *ripple* de tensão na saída. Também é indicada a tendência esperada com V_{in} elevado, evidenciando a penalização adicional do diodo no intervalo de roda-livre no assíncrono e, por outro lado, o aumento relativo das perdas de comutação/acionamento no síncrono.

Tabela 14: Comparação resumida de desempenho em bancada (assíncrono vs. Síncrono).

Métrica	Assíncrono	Síncrono	Observações
Regulação em 10Ω e 5Ω	$V_{out} \approx 13,5 V$	$V_{out} \approx 13,5 V$	Ambos atenderam o requisito nas cargas sem limitação.
Limitação em $3,3 \Omega$	Atua; $V_{out} \approx 9-11 V$	Atua; $V_{out} \approx 9-11 V$	Regime de proteção; ponto não é de regulação.
Eficiência (ordem de grandeza)	$\approx 74\%-88\%$	$\approx 88\%-92\%$	Valores típicos dos pontos medidos; comparar por V_{in} e carga.
<i>Ripple</i> V_{out} (ordem de grandeza)	Centenas de mVpp	Centenas de mVpp	Inclui componentes de alta frequência e efeito de medição/layout.
Tendência com V_{in} elevado	Penaliza mais (diodo em $(1-D)$)	Penaliza menos na roda-livre	No síncrono crescem perdas de gate/comutação.

Fonte: Autoria própria.

A Tabela 15 verifica a aderência das condições de ensaio às recomendações do fabricante da bateria, confrontando os valores ajustados no

carregador (tensão de referência e limite de corrente) com os parâmetros indicados para operação em flutuação a 25 °C. Além disso, a tabela contextualiza o *ripple* de tensão observado em bancada, destacando que o manual não estabelece um limite explícito para essa grandeza, e que, em operação real com a bateria conectada, o acumulador tende a atenuar parte da ondulação. Essa verificação reforça que os ajustes adotados são conservativos e compatíveis com o uso pretendido, preservando a bateria e mantendo a robustez do protótipo.

Tabela 15: Verificação de aderência a recomendações do fabricante da bateria e expectativa de *ripple*.

Item	Valor/ condição no ensaio	Referência do fabricante	Avaliação
Tensão de referência do carregador	V _{out} ajustada em 13,5 V	Flutuação a 25 °C: 13,62 V (2,27 V/elemento) e faixa 13,5–13,8 V (2,25–2,30 V/elemento)	Ajuste conservativo; dentro da faixa de flutuação indicada.
Corrente máxima de carga (limite)	≈ 3 A	Critério adotado a partir do manual da bateria e do requisito do sistema	Limite atende ao requisito e reduz estresse em partida.
<i>Ripple</i> de tensão na saída	Centenas de mVpp em bancada (medição no ponto)	Manual não especifica limite de <i>ripple</i>	Compatível com protótipo; com bateria conectada, a bateria tende a atenuar parte do <i>ripple</i> . Recomendável manter capacitores locais e técnica de medição adequada.

Fonte: Autoria própria

5.12. SÍNTESE COMPARATIVA ENTRE AS TOPOLOGIAS ASSÍNCRONA E SÍNCRONA

Com base nos ensaios em bancada que são realizados sob condições equivalentes de tensão de entrada e carga, observa-se que ambas as implementações atenderam aos requisitos principais de operação: regulação de V_{out} próxima de 13,5 V nas cargas de 10 Ω e 5 Ω , e atuação da limitação de corrente na condição mais severa (3,3 Ω), com redução de V_{out} para a faixa aproximada de 9–11 V, comportamento esperado para proteção do estágio de potência.

Em termos de eficiência, os resultados indicam vantagem da topologia síncrona nos pontos avaliados, com valores típicos na faixa de aproximadamente 88% a 92%, enquanto a topologia assíncrona apresentou aproximadamente 74% a 88% nos pontos medidos. A diferença torna-se mais evidente nas condições de maior solicitação e/ou V_{in} elevada, nas quais as perdas associadas ao intervalo de roda-livre tendem a penalizar mais a versão assíncrona (retificação por diodo), conforme a análise de primeira ordem apresentada anteriormente.

Quanto ao *ripple* de tensão na saída, ambas as versões apresentaram valores na ordem de centenas de milivolts pico a pico nos pontos ensaiados, com variações conforme V_{in} , carga e regime de operação (regulação de tensão versus limitação de corrente). Ressalta-se que parte do *ripple* medido em bancada pode incluir componentes de alta frequência e picos estreitos associados à comutação e ao método de medição, além de efeitos de parasitas de layout, conforme discutido na seção de aterramento e ruído de comutação.

No ensaio de carregamento da bateria, as curvas obtidas para as duas topologias apresentaram o comportamento esperado para carregamento com tensão ajustada em 13,5 V e limitação de corrente na ordem de 3 A: elevação gradual da tensão da bateria até a região de 13,5–13,6 V e redução progressiva da corrente ao longo do tempo, caracterizando a transição para regime de baixa corrente conforme a bateria se aproxima da tensão de referência. Os resultados consolidam que as duas soluções são funcionais para a aplicação proposta, com indicação de melhor desempenho energético para a topologia síncrona nas condições avaliadas, mantendo-se válidas as limitações de implementação e de instrumentação.

6. CONCLUSÕES E TRABALHOS FUTUROS

6.1. CONCLUSÕES

Este trabalho apresentou o desenvolvimento de um carregador para bateria auxiliar de 12 V baseado em conversor CC-CC do tipo *buck*, dimensionado para fornecer 13,5 V com limitação de corrente na ordem de 3 A a partir de um barramento de entrada na faixa de 30 V a 60 V. O projeto foi conduzido com foco em aplicação embarcada e prototipagem prática, considerando restrições de fabricação por fresagem e montagem predominantemente PTH, além de diretrizes de layout relevantes para eletrônica de potência.

A etapa de simulação, realizada na plataforma WEBENCH (Texas Instruments) para a topologia *buck* síncrona com o controlador LM5116, indicou regulação adequada da tensão de saída na faixa de entrada analisada, ondulação compatível com o filtro LC dimensionado e comportamento dinâmico controlado nas condições simuladas. Como a ferramenta não disponibilizou, para este caso, um fluxo equivalente de simulação para a versão assíncrona com o mesmo controlador, a comparação entre as topologias foi complementada por análise de primeira ordem das perdas de condução no intervalo de roda-livre (diodo na versão assíncrona versus MOSFET na versão síncrona).

Do ponto de vista experimental, os protótipos assíncrono e síncrono foram montados e operaram em bancada para V_{in} entre 30 V e 60 V, mantendo regulação próxima de 13,5 V nas cargas de 10 Ω e 5 Ω . Na carga de 3,3 Ω observou-se a atuação do limitador de corrente, com redução de V_{out} para a faixa aproximada de 9–11 V, comportamento coerente com o objetivo de proteção do estágio de potência. A caracterização com cargas resistivas mostrou eficiências típicas da ordem de 74% a 88% na topologia assíncrona e de 88% a 92% na topologia síncrona nos pontos medidos, além de *ripple* de saída na ordem de centenas de milivolts pico a pico nos ensaios apresentados. No ensaio de carregamento da bateria, partindo de condição inicial de tensão na casa de 10,4 V sob carga, observou-se elevação gradual da tensão até a região de 13,5–13,6 V, com tendência de redução progressiva da corrente ao longo do tempo, comportamento esperado para carregamento com tensão ajustada e limitação de corrente.

6.2. LIMITAÇÕES DO TRABALHO

- Os resultados de simulação dependem dos modelos de perdas e de componentes disponibilizados pelo WEBENCH, os quais podem divergir do comportamento real, especialmente em alta frequência e quando os parasitas de layout são relevantes.

- A prototipagem por fresagem e a montagem PTH impõem restrições de posicionamento e aumentam indutâncias de interconexão, podendo elevar *ripple*/EMI e alterar margens de estabilidade em relação a um layout otimizado.

- A presença de um diodo em série na saída (requisito de unidirecionalidade do sistema) reduz a eficiência medida em relação ao conversor ideal, pois introduz queda de tensão adicional e perdas por condução.

- O pino VCC do LM5116 precisou ser alimentado por fonte externa devido a limitações de implementação do adaptador do CI (vias com alívio térmico e área de cobre insuficiente para dissipação), o que comprometeu a operação autônoma do regulador interno em condições de maior solicitação térmica.

6.3. TRABALHOS FUTUROS

- Revisar a implementação do controlador (LM5116) com adaptador dedicado que integre, em SMD e com interconexões curtas, os componentes da parte sensível (CVCC, *bootstrap* e rede associada), melhorando retornos e reduzindo acoplamentos do nó de comutação.

- Reprojetar a placa de potência visando melhor separação de AGND e PGND, união em ponto único de baixa impedância e redução do *hot-loop*, com posicionamento otimizado de capacitores de entrada/*driver*.

- Investigar estratégias para maior eficiência em baixa carga, considerando perdas de acionamento (gate drive), perdas de comutação e eventual uso de modos de operação com redução de frequência/consumo.

- Aprimorar proteções e diagnósticos (subtensão/sobretensão com histerese, monitoramento térmico e registro de falhas) e, se necessário ao sistema, avaliar a implementação de perfil de carga mais completo (ex.: IUoU).

- Substituir o diodo de bloqueio de saída (ex.: SB560) por solução de “diodo ideal” com MOSFET, mantendo a unidirecionalidade com menor queda de tensão, visando reduzir perdas e melhorar o rendimento.

- Realizar validação complementar em ambiente embarcado, incluindo influência de cabos, ruído, ventilação/dissipação e interação com o sistema do barco.

6.4. CONSIDERAÇÕES FINAIS

De forma geral, o trabalho consolida um processo completo de engenharia aplicado à eletrônica de potência, integrando requisitos, dimensionamento, simulação, implementação e validação experimental em bancada. Os resultados obtidos indicam atendimento aos requisitos principais de regulação, limitação de corrente e operação na faixa de entrada estabelecida, além de fornecerem base objetiva para continuidade do desenvolvimento. A próxima etapa recomendada é a consolidação das melhorias de implementação (especialmente VCC/layout e bloqueio de saída com menor perda) e a caracterização em ambiente embarcado, a fim de confirmar o desempenho sob condições reais de integração e operação.

7. REFERÊNCIAS

ANALOG DEVICES. AN-1119: Printed circuit board layout guidelines for step-down regulators, optimizing for low noise design with dual channel switching controllers. Application note. Disponível em: <https://www.analog.com/en/resources/app-notes/an-1119.html>. Acesso em: 18 fev. 2026.

ERICKSON, Robert W.; MAKSIMOVIĆ, Dragan. Fundamentals of power electronics. 2. ed. New York: Springer, 2001.

HART, Daniel W. Power electronics. New York: McGraw-Hill, 2011.

INFINEON TECHNOLOGIES. IRFB4110PbF: HEXFET Power MOSFET, datasheet. Disponível em: <https://www.infineon.com/dgdl/irfb4110pbf.pdf?fileId=5546d462533600a401535615a9571e0b>. Acesso em: 18 fev. 2026.

KICAD DEVELOPMENT TEAM. KiCad 9.0.6 Release. KiCad Blog, 30 out. 2025. Disponível em: <https://www.kicad.org/blog/2025/10/KiCad-9.0.6-Release/>. Acesso em: 18 fev. 2026.

MOHAN, Ned; UNDELAND, Tore M.; ROBBINS, William P. Power electronics: converters, applications, and design. 3. ed. Hoboken: John Wiley & Sons, 2003.

MOURA (ACUMULADORES MOURA S.A.). Manual técnico Moura VRLA: linha estacionária, série MVA. Versão 5.0, 18 dez. 2024. Belo Jardim, PE: Acumuladores Moura S.A., 2024. Disponível em: arquivo digital (PDF) "MANUAL_TECNICO_MOURA_VRLA_MVA_V5_18_DEZEMBRO_2024_ANATEL.pdf". Acesso em: 18 fev. 2026.

RASHID, Muhammad H. Power electronics: circuits, devices, and applications. 4. ed. Boston: Pearson, 2014.

ROHM. PCB layout essential check sheet for switching regulator. Application note, 20 jul. 2023. Disponível em: https://fscdn.rohm.com/en/products/databook/applinote/ic/power/switching_regulator/swregpcb_layout_essentialchecksheets_an-e.pdf. Acesso em: 18 fev. 2026.

TEXAS INSTRUMENTS. AN-1149 layout guidelines for switching power supplies (SNVA021C). Application report, rev. abr. 2013. Disponível em: <https://www.ti.com/lit/pdf/snva021>. Acesso em: 18 fev. 2026.

TEXAS INSTRUMENTS. LM5116 wide input range synchronous buck controller. Datasheet. Disponível em: <https://www.ti.com/lit/gpn/LM5116>. Acesso em: 18 fev. 2026.

TEXAS INSTRUMENTS. WEBENCH Power Designer. Ferramenta on-line para projeto de conversores CC-CC. Disponível em: <https://www.ti.com/design->

114

resources/design-tools-simulation/webench-power-designer.html. Acesso em: 18 fev. 2026.

VISHAY GENERAL SEMICONDUCTOR. MBR10100: High-Voltage Schottky Rectifier (TMBS). Datasheet. Disponível em: <https://www.vishay.com/docs/89193/mbr10100.pdf>. Acesso em: 18 fev. 2026.